

Ing. Bătrâna Ioan-Gheorghe

TEZA DE DOCTORAT

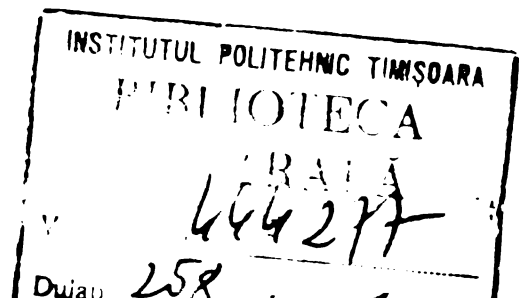
BIBLIOTECA CENTRALĂ
UNIVERSITATEA "POLITEHNICA"
TIMIȘOARA

Conducător Stiințific

Prof. Dr. ing. Alexandru Rogoian

Ministerul Educației și Invățămîntului
Institutul Politehnic "Traian Vuia" Timișoara
Facultatea de Electrotehnică

Timișoara - 1981



CERCETARI PRIVIND STRUCTURA MEMORIILOR
SISTEMELOR DE CALCUL INTERACTIVE

CUPRINSUL LUCRĂRII

	<u>PAG.</u>
	3
Cap.1	9
Cap.2	16
	19
Cap.3	27
	28
	31
Cap.4	36
Cap.5	49
Cap.6	69
Cap.7	96
	97
	107
	118
Cap.8	130
Anexa 1	136
Anexa 2	160

INTRODUCERE

Dezvoltarea a numeroase tehnologii prin care se realizează funcția de memorare în calculatoarele numerice, a determinat apariția mai multor tipuri de unități de memorii, cu denumiri care sugerează locul acestora în configurațiile sistemelor de calcul.

Memoriile operative, memoriile tampon, memoriile arhivale, subsistemele de memorare (N1) și ierarhiile de memorii (N2), au apărut în timp, prin progresul structurilor sistemelor de calcul (N3), în care memoriile s-au dezvoltat de la două unități (memoria operativă și memoria auxiliară) la nivel de ierarhii de unități de memorie realizate prin diverse tehnologii (cu inele de ferite, cu circuite integrate, cu discuri magnetice, cu benzi magnetice, cu film magnetic, cu bule (domenii) magnetice, etc.), unități care se dimensionează și se repartizează în ierarhie pe baza calculului de optimizare (N4) a memorării datelor programelor aplicative și operative.

Progresul tehnologiilor elementelor semiconductoare de memorare, a asigurat memoriilor viteze de funcționare comparabile cu vitezele de funcționare ale unităților aritmetice dar la costuri mari, care limitează creșterea capacității memoriei rapide la nivelul necesar programelor de calcul.

Compromisul "timp de acces - costuri" este realizat prin studii de optimizare a ierarhiilor de memorare, care în funcție de complexitatea aplicației și de dinamica cererilor de memorie pentru executarea programelor aplicative, determină riguros caracteristici cum sînt: numărul de nivele ale ierarhiei, capacitatea pe fiecare nivel al ierarhiei și tehnologia (viteză și costuri/cit memorat

-
- N1 - parte funcțională a structurii sistemelor de calcul;
 - N2 - organizarea echipamentelor de memorie ale unui sistem de calcul, pe nivele diferite ale unei ierarhii în funcție de capacitatea și viteza de lucru a fiecăruia, în vederea formării unei memorii cu performanțe superioare;
 - N3 - organizarea echipamentului de calcul pe bază de unități funcționale numite în general module funcționale și/sau constructive;
 - N4 - proiectarea sau modificarea unui sistem sau subsistem în scopul obținerii unei eficiențe maxime în raport cu un criteriu dat, de exemplu: timpul de execuție, memoria consumată, costul, etc.;

prin care se realizează memoria din fiecare nivel al ierarhiei de memorare, astfel că o ierarhie optimizată are corelate la maximum toate aceste caracteristici tehnice și economice, cu gama de aplicații pentru care se proiectează sistemul de calcul.

Lucrările care au tratat probleme de analiză sau sinteză a structurilor calculatoarelor numerice, sînt indicate în bibliografia tezei la [27, 41, 46, 48] și au orientat cercetările numai spre aspectele funcționale ale calculatoarelor; acestea au fost aspecte primare pentru generațiile de calculatoare care nu au utilizat circuite larg integrate (LSI) sau circuite VLSI, iar problemele costurilor erau aspecte secundare tratabile în fazele de comercializare a produselor industriale (aceste generații de calculatoare au fost produse în serie în perioade de concurență lejeră, cînd între costurile de fabricație și prețurile de vînzare existau diferențe suficiente pentru asigurarea beneficiilor scontate). În acelaș timp, producătorii care au condus competiția și progresul tehnologic al calculatoarelor, ca IBM (N5) pentru calculatoarele mari și DEC (N6) pentru minicalculatoare, au elaborat structuri noi de calculatoare prin concepte care au legat din primele faze de elaborare performanțele funcționale de costurile din fabricația și din utilizarea calculatoarelor.

Lucrarea [32] elaborată pentru IBM, încă din anul 1974 cînd succesele economice ale utilizării circuitelor integrate LSI erau certitudini, asociază sistemelor de calcul funcții matematice care cuprind atît costurile cît și performanțele funcționale.

Producătorii cu resurse financiare mai mici ca ale firmei IBM (care nu pot organiza fabricații în serii mari), au orientat progresul structurilor de calculatoare spre realizarea de sisteme de calcul cu "funcții cost-performanță" superioare celor obținute cu calculatoarele IBM, pentru anumite clase de aplicații.

Astfel, CDC (N7) - pentru aplicații în cercetări științifice și DEC pentru aplicații de conducere a unor procese tehnologice, și-au asigurat viabilitatea produselor, în condițiile progresului tehnologic susținut la firma IBM cu resurse mult mai mari.

N5 - INTERNATIONAL BUSINESS MACHINES CORPORATION - SUA

N6 - DIGITAL EQUIPMENT CORPORATION - SUA

N7 - COMBAC DATA CORPORATION - SUA

În anii 1978 și 1979 au apărut lucrările [48] și [33] editate pentru firma DFC, care prezintă conceptele noi ale structurilor de calculatoare realizate cu circuite integrate VLSI, în care performanțele necesare utilizării sînt cuplate cu costurile admise de competiție, încă din faza de proiectare a structurilor de calculatoare.

Lucrările care pe baza rezultatelor tehnico-economice ale tehnologiilor circuitelor integrate analizează implicațiile acestora în evoluția structurii calculatoarelor, sînt indicate în bibliografia tezei la [21, 22, 33, 34, 38, 42] promovînd rezultate economice și soluții tehnologice valabile numai pentru industriile electronice avansate, care disponibilizează fără restricții toate tipurile de circuite integrate LSI și VLSI.

Țările în curs de dezvoltare nu au resurse financiare sau materiale pentru a aplica conceptele marilor producători de calculatoare electronice, dar pe baza strategiei generale adoptate pentru dezvoltare, asigurarea necesarului de calculatoare are nuanțe specifice strategiilor stabilite pentru dezvoltarea industriilor în aceste țări.

Țările în curs de dezvoltare dependente economic, își asigură desfășurarea și tehnologiile (componentele) prin cooperări cu marii parteneri care direct sau indirect le subvenționează dezechilibrul balanțelor valutare; țările în curs de dezvoltare care practică politici proprii (independente) pentru dezvoltarea economiei naționale sînt nevoite ca în paralel cu efortul de realizare a unor sisteme informatice necesare reducerii decalajelor tehnologice față de țările avansate, să își asigure prin mijloace proprii și echilibrarea balanțelor de venituri și cheltuieli valutare, prin exporturi de calculatoare.

Teza de doctorat tratează optimizarea subsistemelor de memorare din calculatoarele electronice, într-un mod adecvat transformării economiei "în curs de dezvoltare" în "economie dezvoltată" pentru care reducerea prețurilor sistemelor de calcul necesare economiei naționale la nivelele competitive și asigurarea echilibrării bugetelor locale de venituri și cheltuieli ale fabricației de calculatoare electronice sînt obiective esențiale ale existenței industriei de calculatoare electronice.

Deciziile pentru dezvoltarea unor calculatoare noi și a unor capacități noi de fabricație a calculatoarelor din economiile în curs de dezvoltare, necesită analize științifice pentru optimizări tehnico-economice.

Progresul cercetărilor de îmbunătățire a conducerii șirurilor de date (N8) între nivelele ierarhiei de memorare a asigurat condiții functionale (relații riguros determinate între amplasările și reamplasările datelor în unitățile de memorie), iar progresul tehnologiilor a asigurat costuri/bit memorat specifice tipului de memorie, pentru că memorarea într-un sistem de calcul să poată fi proiectată prin sinteze științifice și să se poată determina cu anticipație modificările structurii ierarhiilor de memorii pe intervale de cinci sau zece ani.

Ciclul redus de înnoire a componentelor semiconductoare pentru memorii (2 - 3 ani), pe care îl asigură industriile electronice avansate, se realizează prin frecvente transformări tehnologice în domeniul componentelor, care devin factori ce influențează optimizările sistemelor și subsistemelor de calcul; aceste influențe apar atât în cazurile în care se asigură cu investiții mari o urmărire a progresului tehnologic al partenerilor avansați (în care optimizările se calculează asupra unor tehnologii mai mult integrate - N9), cât și în cazurile la care resursele financiare pentru investiții sînt reduse (în aceste cazuri optimizările conduc la organizarea unor tehnologii mai puțin integrate în industria electronică proprie).

În mod deosebit pentru industriile electronice în curs de dezvoltare (aflate în decalaj tehnologic (N10) față de industriile mature optimizările se actualizează periodic pentru verificarea nivelului tehnologic al produselor și a viabilității prin eficiență economică a unei producții de calculatoare sau de memorii ale acestora.

-
- N8 - mulțime formată din datele programelor memorate, grupate în pagini de date, articole de date, octeți, etc, care se amplasează și reamplasează în memorie pentru a fi servite unității aritmetice sau altor unități dintr-un sistem de calcul, pe baza unor algoritmi de conducere;
- N9 - gradul de integrare este determinat de proporția în care materialele, subansamblele sau subsistemele unui produs (sistem) sînt realizate într-o unitate tehnologică sau economică;
- N10 - intervalul de timp între momentele de apariție a două produse industriale de aceeași clasă, realizate în două unități tehnologice, care sînt comparate și se consideră echivalente

Pentru ca optimizarea să fie cât mai riguroasă (soluțiile rezultate să fie valabile un timp cât mai îndelungat) a fost necesară o definire a domeniului în care se consideră intercon condiționate performanțele tehnice și cele economice ale sistemelor și prin deducție, și ale subsistemelor acestora (sistemele de calcul și ierarhiile de memorii ale acestora).

În teza de doctorat se consideră că o fabricație de serie a unui produs industrial este domeniul care implică toți factorii unei optimizări prin care produsul industrial dă rezultatele scontate atât la utilizator (pentru care devine un obiect de investiție - de asigurare a productivității scontate a prelucrărilor de date), cât și la fabricantul de calculatoare electronice (pentru care producția are ca scop realizarea beneficiului planificat sau a celui necesar continuării fabricației).

Cu aceste considerații "structura unui sistem de calcul" se extinde ca domeniu de optimizat, la sfera "macrostructurii fabricației sistemelor de calcul" - (N11).

Macrostructura fabricației sistemelor de calcul este prezentată în teza de doctorat ca o funcție cu variabile pe două coordonate: (1) - a activităților necesare unei fabricații (tehnologia - care cuprinde conducerea fabricației și structura produselor, politica economică a dezvoltării fabricației și eficiența economică a executării fabricatelor) și (2) - coordonata timului în care se dezvoltă fabricația, timp ce intervine în tehnologiile industriei electronice determinându-și dinamici incomparabile cu ale celorlalte industrii ale căror decalaje tehnologice față de industriile avansate se pot rezolva în intervale de timp mai mari.

Lucrarea demonstrează că optimizarea macrostructurii fabricației de sisteme informatice în dezvoltare, se face pe criteriul costurilor minime, iar aplicarea optimizării cu acest criteriu cuprinde domeniul unei tehnologii elastice care poate înlănțui următoarele segmente tehnologice: (1) utilizarea unor echipamente și programe importate (gradul cel mai redus al integrării tehnologiei în industria electronică națională), (2) realizarea sistemelor informatice cu echipamente importate, (3) realizarea subsistemelor

N11 - organizarea activităților care asigură prezentul și viitorul unei fabricații de sisteme de calcul;

acestora cu piese și circuite integrate importate și (4) realizarea subsistemelor cu importuri reduse la materialele de puritate electronică necesare fabricației de circuite integrate și de circuite imprimare (gradul cel mai înalt al integrării tehnologiei calculatoarelor în industria electronică națională).

Tema tezei de doctorat "structura memoriilor calculatoarelor interactive" se referă la "structura produsului - memoriile sistemelor de calcul interactive" (M12) pentru care, din optimizarea macrostructurii fabricației se deduce criteriul optimizării structurii produsului, se precizează restricțiile optimizării și se execută calcule de optimizare pentru ierarhiile liniare, rezultând relații matematice utile sintezei ierarhiilor de memorii, când se dau: timpul de acces maxim admis, capacitatea maximă necesară, tehnologiile disponibile pentru realizarea unităților de memorii și dinamica cererilor de memorie rezultate din fluxul de date ale programului de calcul; rezultă, valorile optime ale următoarelor elemente ale ierarhiei: numărul nivelelor ierarhiei, distribuția capacităților de memorare pe nivelele ierarhiei și distribuția tehnologiilor (a costurilor/bit memorat) pe nivelele ierarhiei.

Rezultatele tezei de doctorat susțin pentru industriile de calculatoare "în curs de dezvoltare" necesitatea optimizărilor în raport cu criteriul costurilor minime (optimizări de structuri ale produselor, de organizări și conduceri ale tehnologiilor și de organizări ale circuitelor integrate pe suprafața pastilelor de siliciu); lucrarea precizează restricțiile minimizării costurilor, ca fiind: performanțele funcționale ale calculatoarelor, ce se corelează cu dinamica și complexitatea aplicațiilor principale și tehnologiile disponibile pentru fabricarea unităților necesare de memorie.

M12 - memoriile sistemelor informatice care prelucrează cererile utilizatorilor imediat ce au fost lansate, și permit programatorilor încercarea în mod conversațional a mai multor variante de programe în scopul atingerii eficienței performanțelor aplicației;

Efectele economice puternice ale circuitelor larg integrate (N13) asupra structurii ierarhiilor de memorare impun calcule de optimizare cu concluzii asupra gradului de integrare a tehnologiei care asigură competitivitatea (N14) calculatoarelor interactive pe piața externă.

Teza de doctorat propune conceptul "tehnologiei sistemelor optim integrate" (N15) oferind modul de optimizare a ansamblului tehnologiei unui sistem și a părților sale componente, în condițiile utilizării circuitelor integrate LSI și VLSI.

Studiind problemele tehnologiilor de asamblare a blocurilor de memorii sau a unităților centrale ale calculatoarelor electronice și problemele tehnologiilor circuitelor larg integrate (între aceste tehnologii se produc mutații de eforturi în deceniul 1980-1990), în lucrare cele două tehnologii sînt cuplate într-unul singur - al "tehnologiei sistemelor optim integrate", pentru care "structura produsului" este studiată pînă la nivelul structurii circuitelor integrate în siliciu, rezultînd o accentuare a problemelor "eficienței economice" (N16) a fabricației produselor-calculatoarele electronice sau memoriile acestora.

Teza de doctorat cuplează deasemenea condițiile aplicației și resursele tehnologice disponibile la un moment dat, rezultînd că tehnologia se poate restrînge sau extinde pentru a se asigura continuu produsele (sistemele informatice) necesare economiei naționale și exportului planificat, la indicatori de eficiență acceptabili (curs de revenire și aport valutar).

-
- N13 - circuitele integrate LSI, VLSI și MSI sînt cele considerate pentru memorii ca avînd densitățile:
(LSI) - 1 kb - 16 kb/pastilă,
(VLSI) - 64 kb - 1 Mb/pastilă și
(MSI) - un modul de memorie realizat prin interconectarea mai multor pastile VLSI pe aceeași plachetă de siliciu.
- N14 - echivalență, prin compararea într-un moment dat cu calculatoarele reprezentative pentru o anumită clasă de aplicații;
- N15 - tehnologia care asigură gradul optim de integrare rezultat prin calcule de optimizarea macrostructurii fabricației de sisteme.
- N16 - rezultate economice pozitive, obținute în producția de serie a calculatoarelor electronice.

Condițiile aplicației calculatoarelor și resursele disponibile dezvoltării fabricației la un moment dat, sau cele planificate pentru o anumită perioadă, devin restricții ale minimizării costurilor pe subsistemele structurii produsului (ierarhia memoriilor).

Rezultatele cercetărilor prezentate în teza de doctorat, conțin elemente originale utilizabile în proiectările de sisteme de calcul, cum sînt:

- funcția multivariabilă a costurilor minimize ale subsistemelor de memorare;
- numărul optim de nivele ale ierarhiei subsistemelor de memorare;
- timpii de acces pentru fiecare nivel din ierarhia optimizată;
- capacitățile blocurilor de memorie din ierarhia optimizată;
- decalajul tehnologic maxim admis în utilizarea circuitelor integrate LSI și VLSI;
- obiectivele și restricțiile specifice fiecărei trepte de integrare a realizării sistemelor informatice;
- modul de dezvoltare a tehnologiilor sistemelor informatice, integrate în economiile naționale în curs de dezvoltare și susținute de politica dezvoltării independente.

Această metodă de optimizare a structurii subsistemului de memorie asigură realizarea de sisteme informatice bazate pe minicalculatoare interactive distribuite (N17), cu "funcții cost - performanță" superioare celor realizate de calculatoarele mari.

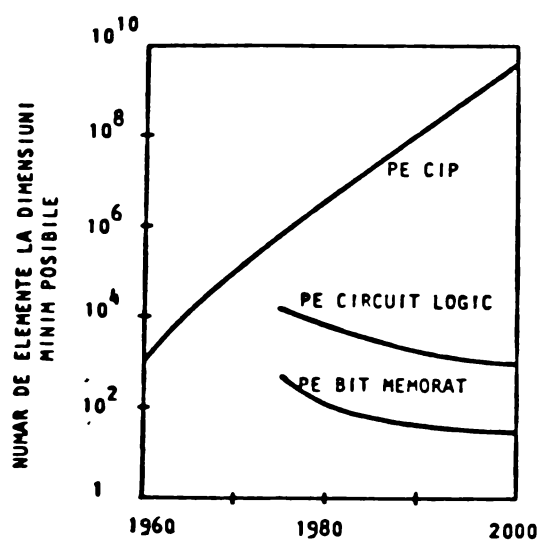
N17 - sistem informatic în care se produce o descentralizare a activității în cadrul unei rețele (prelucrarea, bazele de date și comunicațiile).

CAP. 1

MEMORIILE - DOMENIU DE JONCTIUNE A TEHNOLOGIEI
SISTEMELOR DE CALCUL CU TEHNOLOGIILE COMPO-
NENTELOR ELECTRONICE

"inteligența artificială presupune înmagazi-
narea și prelucrarea unui volum foarte mare
de date, de simboluri suportul ei îl
constitue memoriile electronice de mare
capacitate în volum fizic mic și calculatoare-
le electronice.... Inteligența artificială
rezidă în dinamica simbolurilor, deci în pro-
grame informaționale și date, dar suportul
ei este microelectronic" [4]

Tehnologiile electronice moderne se perfecționează concurându-se în realizări progresive de circuite electronice (FIG. 1-1) cu dimensiuni în continuă scădere (se înjumătățesc la fiecare



EVOLUTIA DENSITATII ELEMENTELOR
CIRCUITELOR ELECTRONICE
INTEGRATE IN SILICIU

FIG. 1-1

5 ani), viteze maxime de funcționare (FIG. 1-2) și costuri cât mai reduse (cu 28% la fiecare dublare a volumului producției),

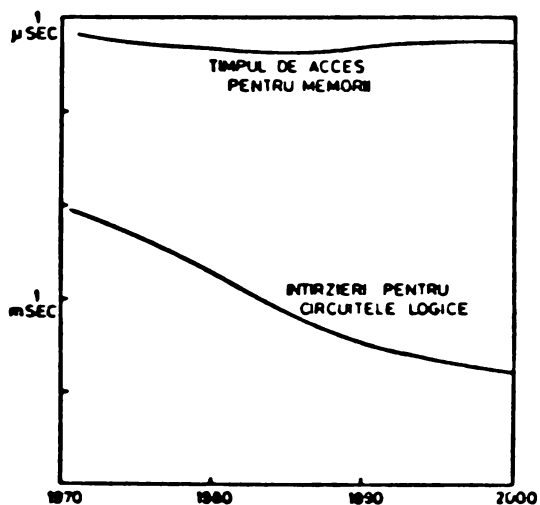


FIG 1-2

EVOLUTIA VITEZELOR DE FUNCTIO-
NARE ALE CIRCUITELOR ELECTRONICE

S-au dezvoltat astfel industrii de circuite electronice integrate în siliciu, care asigură echipamentelor și sistemelor informatice redundanța necesară siguranței în funcționare [1] (la nivel de circuit, la nivel de sistem, în codificarea informației) și flexibilitatea necesară inteligenței artificiale, pentru realizarea automatizărilor eficiente de procese tehnologice, de activități administrative și pentru automatizări complexe ale conducerii de sisteme economice sau sociale.

Bazele științifice de analiză și sinteză a circuitelor electronice [1], au atins nivele de maturitate pentru o industrializare eficientă (s-au elaborat algoritmi ai proceselor funcționale și tehnologice, programe informatice tipizate și procedee ingineresti de realizare a unor echipamente de mare complexitate); cercetările fundamentale au baze teoretice și experimentale cu care se va determina funcționarea și construcția celor mai evolute sisteme - rețelele neurale ale animalelor și oamenilor, dezvoltate în natură timp de milioane de ani.

Investițiile pentru dezvoltarea tuturor industriilor conțin echipamente electronice cu ponderi valorice importante [2], variind între 5 și 70%, pentru a se asigura productivitatea și siguranța în funcționare a instalațiilor tehnologice. Aceste valorificări sînt posibile datorită rezolvării problemelor fiabilității echipamentelor electronice, ale costurilor din industria electronică și ale pericolului de incendiu; echipamentele electronice moderne funcționează cu tensiuni și curenți suficient de mici.

Calcululele complexe și viteza de calcul, necesare pentru modelările în timp real ale proceselor tehnologice și științifice, se pot realiza numai cu echipamente electronice; acestea au atins asemenea perfecționări încît pot anticipa "ieșirile" unor procese supravegheate, ale căror modele matematice nu au fost stabilite prin ecuații cu structuri bazate pe parametrii de stare cum sînt temperaturile, presiunile, volumele sau concentrațiile, ci pe baza unor parametri secundari ce reprezintă funcții de corelație rapidă, cum sînt de exemplu culorile, sunetele sau formele.

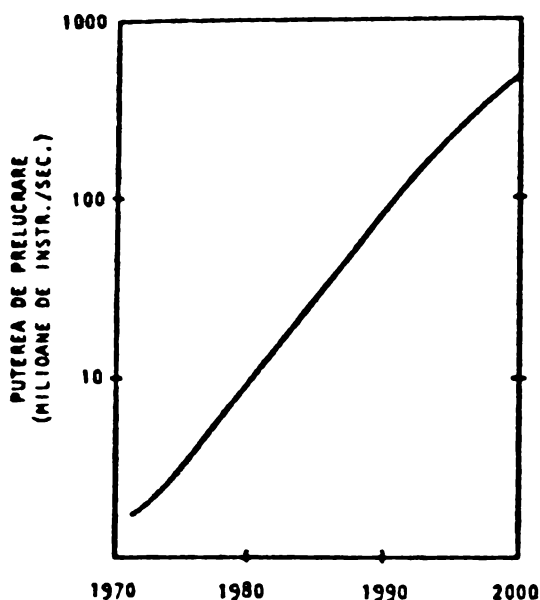
În pragul celei de a doua revoluții industriale, pe care unii filozofi [50] o denumesc "revoluția electronică" deoarece forțelor de producție realizate prin deschiderile primei revoluții industriale (mașinilor mecanice) li se implantează inteligență artificială electronică, industriile și procesele sociale din România solicită mijloace electronice pentru realizarea saltului de productivitate planificat, iar industria electronică solicită mijloace, fonduri și forțe de concepție pentru a-și crea componentele, echipamentele tehnologice și programele informatice necesare unei integrări maxime a tehnologiilor [3] ((1) servicii de instalare și de întreținere, (2) fabricație de aparate și echipamente electronice specializate, (3) fabricație de calculatoare și de programe informatice, (4) fabricație de componente și utilaje tehnologice și (5) fabricație de materiale de puritate electronică).

Problema memoriilor electronice este elevată în [4], orientându-se gândirea asupra inteligenței artificiale, cu definiția prin care "inteligenta artificială presupune înmagazinarea și prelucrarea unui volum foarte mare de date, de simboluri suportul ei îl constituie memoriile electronice de mare capacitate în volum fizic mic și calculatoarele electronice..... Inteligența artificială rezidă în dinamica simbolurilor, deci în programe informaționale și date, dar suportul ei este microelectronic".

Autorul prezintă în anexa 1 a lucrării un studiu comparativ între memoriile interne cu ferite și cele cu semiconductoare ale cărui concluzii pot fi aplicate la stabilirea programului de utilizare în paralel a celor două tehnologii de memorii interne, în perioada 1981 - 1985, pe considerente tehnico-economice ale fabricației și ale utilizării sistemelor de calcul în diverse domenii ale vieții.

În totalitate, se evidențiază că obiectivul central al progresului tehnologic pentru memoriile semiconductoare este creșterea continuă a densității circuitelor integrate, care în perioada 1981 - 1985 va crește de 20 - 30 ori față de densitatea circuitelor realizate în perioada 1975 - 1980.

Studii asupra evoluției calculatoarelor electronice pînă în anul 2000 concluzionează [20] că, puterea de prelucrare va crește la 300 milioane de instrucțiuni pe secundă (FIG. 1-3) și că, echipamentele de calcul vor fi dominate fizic (FIG. 1-4) și economic de blocurile de memorii (datorită energiei consumate și costurilor configurațiilor fabricate).



EVOLUTIA PUTERII DE PRELUCRARE A INFORMATIEI

FIG. 1-3

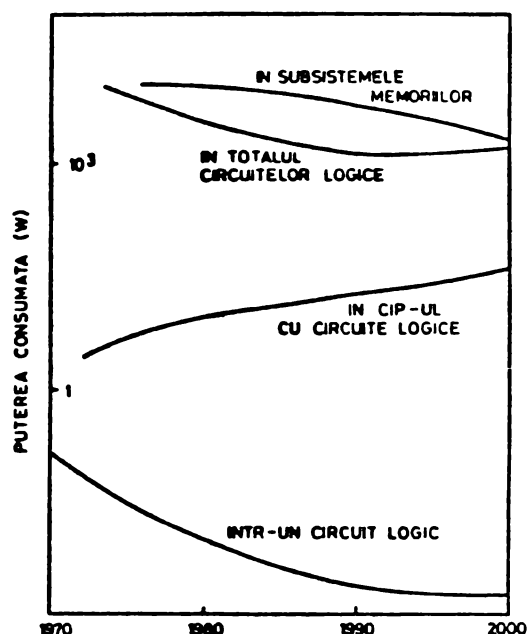


FIG. 1-4
EVOLUTIA PUTERII CONSUMATE IN CIRCUITELE ELECTRONICE

Studiul privind structura memoriilor a fost elaborat în perioada 1975 - 1980, cu orientările și previziunile prof. A. Rogojan; în această perioadă s-au conturat obiectivele dezvoltării industriale din cincinalul 1981 - 1985 pentru domeniul calculatoarelor electronice din România și lucrările autorului în activitățile de cercetare, producție și conducere în industria de componente și de calculatoare electronice.

Problemele economice care se impun ca sarcini de rezolvat pentru perioada 1981 - 1985 și în perspectivă, sînt problemele naturale ale unei industrii mature, condusă prin bugete locale de venituri și cheltuieli, și prin balanțe valutare centrale.

Indicatorii economici fundamentali în conducerea pe criteriul eficienței maxime, devin costurile și cursul de revenire, care orientează capacitățile de cercetare spre procesele tehnologice ale acelor subansamble ale produselor, care ponderează costurile

fabricației de calculatoare și importurile reziduale necesare producției și investițiilor. Astfel vizat, domeniul memoriilor devine chiar pentru perspectiva 1980 - 2000, subiect de cercetare continuă.

Constructorul de sisteme de calcul vede memoria ca o parte funcțională simplă, monotonă și rezolvată prin existența la dispoziție a celor mai complexe circuite integrate cu funcții de memorare și de procesare.

Conferențiarul teoriei sistemelor informatice, consideră [44] funcția de memorare ca "un efect introdus de interfețele de intrare și de cele de ieșire ale procesoarelor", consideră memoria ca pe "o mască ce opturează mecanisme interne de cu totul altă natură" și extrapolează la ceea ce presupun și biologii că, "suportul fizic, structural, al funcției de memorie se difuzează în întreaga structură a sistemului de procesare a datelor".

Programatorul prelucrării datelor la un calculator electronic, vede funcția de memorare ca un efect tampon, necesar pentru armonizarea dinamicii fluxului de informații al procesului analizat, cu timpul de răspuns al sistemului de prelucrare automată a datelor. Scara de timp în care se prelucrează fluxul de informații este limitată sau modificată prin funcția de memorare.

Economistul fabricației de calculatoare, atacă cu ferocitate tehnologiile memoriilor, din care pot rezulta atât cheltuieli materiale mari în fabricația de calculatoare electronice (când tehnologia memoriilor este integrată pînă la procesele de chimie și metalurgia siliciului), cât și beneficii mari (când tehnologia memoriilor este o asamblare a circuitelor integrate VLSI importate).

Aceleași tentații le are și comerciantul exportator, care animat fiind de realizarea unor cursuri de revenire (prețul intern/prețul extern) cât mai mici, se asociază cu ușurință la comoditatea constructorului, tentați să importe tot ansamblul memoriilor dintr-un sistem informatic.

Conducătorul general al industriei de calculatoare, este obligat să optimizeze anual eficiența producției fizice și eficiența exportului, în condițiile dezvoltării industriei prin planuri cincinale și prin specializări ale capacităților noi de producție (specializări, aflate încă în contradicție cu independența juridică, economică și politică a întreprinderilor vechi).

Fabricația de memcrii a fost și va fi în continuare pîrghie de balansare între beneficiul maxim și volumul exportului de calculatoare electronice; eficiența investițiilor necesare pentru asigurarea competitivității calculatoarelor electronice, este hotărîță tot în tehnologia blocurilor de memorie, care în perspectiva anilor 1985 - 1990 va integra economic și administrativ, și tehnologiile circuitelor integrate VLSI.

Cîmpul de atracție al memoriilor a cuprins activitatea autorului lucrării pe toate coordonatele sugerate mai sus, propunînd în FIG. 2-1 modelul macrostructurii fabricației sistemelor și subsistemelor de calcul.

Concluzii

1. Memoriile se plasează în prezent la nivelul (3) și în viitor la nivelul (4) pe scara celor 4 domenii de dezvoltare (4 grade de integrare) a industriei de calculatoare ((1) servicii de instalare, de întreținere și de exploatare, (2) fabricație de aparate și echipamente specializate, (3) fabricație de sisteme și de programe de calcul, (4) fabricație de componente și utilaje tehnologice).
2. Echipamentele de calcul vor fi dominate fizic și economic de blocurile de memorii, datorită energiei consumate și costurilor lor în configurațiile fabricate; astfel vizat, domeniul memoriilor devine subiect permanent de cercetare.

CAP. 2

MACROSTRUCTURA FABRICĂȚII SISTEMELOR
DE CALCUL

Rezultatele progresive ale puterii de calcul și ale costurilor minime obținute în "utilizarea" și "realizarea" sistemelor de calcul, devin indicatorii activității de progres tehnologic în informatică.

444277
2005 G

Memoriile se tratează ca subsisteme și s-au cercetat prin analize ale utilizării optime a sistemelor de calcul, prin analize ale tehnologiilor calculatoarelor și ale blocurilor de memorie, și prin analize ale funcționării optime a subsistemelor de memorare și a blocurilor construite cu circuite integrate VLSI.

Progresul tehnico-economic al ansamblului acestor domenii (fabricație, elaborare produse noi și utilizare) este susținut de competiția dintre tehnologiile elementelor constructive; progresul acestor tehnologii este influențat de soluționarea problemelor celor trei domenii conturate mai sus, care are ca obiective principale reducerea cheltuielilor și îmbunătățirea performanțelor funcționale, necesare existenței unei generații de calculatoare.

Subsistemul de memorare face parte din structura sistemelor de calcul, ca subsistem de interfață a "utilizării sistemului" cu "realizarea sistemului" și corespunzător, ca interfață a "valorilor de întrebuințare a calculatoarelor" cu "valorile rezultate" din tehnologiile echipamentelor și componentelor sistemelor de calcul.

Rezultatele progresive ale puterii de calcul și ale costurilor minime obținute în "utilizarea" și "realizarea" sistemelor de calcul, devin indicatorii activității de progres tehnologic în informatică.

Timpul este o variabilă a tuturor proceselor din macrostructura fabricației sistemelor de calcul (FIG. 2-1), fiind un parametru al stării tehnologiilor, al rezolvării asigurărilor materiale și financiare, și al strategiei existenței industriei de calculatoare.

Factorii modelului macrostructurii din FIG. 2-1 au următoarea semnificație:

FUNCTII DE DOCUMENTE IMPLICATE	ACTIVITATI DE PERSPECTIVA	ACTIVITATI CURENTE		
EFICIENȚA ECONOMICĂ	EFICIENȚA UTILIZĂRII	EFICIENȚA REALIZĂRII		
$E_M(t)$	$O_b(t) \wedge A(t)$	$M_a(t) \wedge F_i(t)$	$O_g(t) \wedge E_f(t)$	$S(t)$
TEHNOLOGIA	DEZVOLTAREA	ASIGURĂRILE	CONDUCEREA	STRUCTURA PRODUSULUI
			FABRICATIA	
POLITICA ECONOMICĂ	STRATEGIA EXISTENȚEI INDUSTRIEI DE SISTEME	TACTICA EFICIENȚEI FABRICĂȚIEI		

FIG. 2-1

MACROSTRUCTURA FABRICĂȚIEI SISTEMELOR DE CALCUL

- $S(t)$ — subsistemul funcționării produsului
(tratat în CAP. 6 și 7);
- $O_g(t) \wedge E_f(t)$ — subsistemul conducerii (organizarea și dotarea)
procesului de realizare, sub restricția
indicatorilor de eficiență economică (CAP. 5)
- $M_a(t) \wedge F_i(t)$ — subsistemul asigurărilor materiale, sub res-
tricția asigurărilor financiare;
- $O_b(t) \wedge A(t)$ — subsistemul dezvoltării industriei de sisteme
informatice, sub restricția progresului techno-
logic al partenerilor mai avansați (tratat
în CAP. 2, CAP. 3 și CAP. 4);
- $E_M(t)$ — funcția matematică a macrostructurii fabricăției
sistemelor de calcul.

Elementele spațiale (materiale) care influențează evoluția
tuturor subsistemelor macrostructurii sînt modulele funcționale
realizate ca circuite integrate într-o singură capsulă
(microprocesoarele, memoriile și circuitele logice).

Dintre acestea, memoriile se remarcă prin valorile cele mai mari în costurile calculatoarelor, prin consumul cel mai mare de energie electrică în utilizarea calculatoarelor și prin consumul cel mai mare de siliciu în fabricația circuitelor integrate; toate aceste trei resurse vor fi în perspectiva deceniului viitor, direcții principale ale cercetărilor de calculatoare noi pentru "utilizări" și "realizări" cu eficiență maximă.

Folosirea în deceniul 1980-1990 a circuitelor larg integrate în construcția memoriilor, a procesoarelor și a circuitelor logice, și înlocuirea memoriilor electromecanice cu memorii monolitice, vor permite trecerea sistemelor de calcul la funcționări distribuite (mai inteligente) și la o apropiere de sistemele naturale în care "suportul fizic, structural, al funcției de memorie se difuzează în întreaga structură a sistemului" [44] .

STRUCTURA SISTEMELOR DE CALCUL

Structura sistemelor de calcul reprezentată prin factorul $S(t)$ fiind foarte complexă, este ierarhizată pe 6 nivele (FIG. 2-2), fiecare cu reprezentări simbolice proprii și cu modele matematice specifice, antrenează în cercetare și în producție forțe de concepție și eforturi tehnologice specializate pe nivelele structurii;

NIVEL INSTRUMENTAL NIVEL PROGRAM	STRUCTURA: BLOCURILE FUNCȚIONALE ȘI LEGATURILE DINTRE ELE COMPONENTE: PROCESORUL (P), MEMORIILE (M), COMPUTATOARELE (S), CONDUCEREA, OPERATORII, REȚELE
	STRUCTURA: PROGRAME, SUBPROGRAME COMPONENTE: STARI, INSTRUCȚIUNI, OPERATORI, CONDUCERE, INTERPRETARE
NIVEL SUBSISTEME LOGICE	SUBNIVEL REGISTRILOR CIRCUITE: UNITATEA ARITMETICĂ COMPONENTE: REGISTRE, TRANSFERURI, OPERATORI, CONTROALE
	SUBNIVEL SECURITĂȚII CIRCUITE: NUMĂRATORI, CONTROALE, TRANSDUCTOARE SECVENȚIALE, GENERATOARE DE FUNCȚII, REGISTRE COMPONENTE: DISTABILI, CIRCUITE DE FIȘARE-ȘTERGERE, DE ÎNTÂZIERE, DE BLOCARE
	SUBNIVEL COMBINAȚIONALE CIRCUITE: CODURI, DECODURI, TRANSFERURI, SELECTORI, DISTRIBUTORI, REȚELE ITERATIVE COMPONENTE: ȘI, SAU, NU, NICI
NIVEL CIRCUITE	CIRCUITE: AMPLIFICATOARE, ATENUATOARE, MULTIVIBRAȚOARE, CEASURI, PORTI COMPONENTE ACTIVE: TRANZISTOARE, REȚELE COMPONENTE PASIVE: REZISTOARE, CONDENSATOARE, INDUCTANȚE, LINII DE ÎNTÂZIERE

STRUCTURA TEHNICĂ INGINEREASCĂ A SISTEMELOR DE CALCUL

FIG. 2-2

complexitatea sistemelor de calcul rezultă și din numărul mare de activități care deservesc sistemele de calcul, deci există mai multe unghiuri de interpretare a structurii unui sistem de calcul.

Concepția structurării funcționale și constructive, prezentată în FIG. 2-2, este un mod ingineresc de înțelegere a funcționării, a realizării și a utilizării sistemelor de calcul; matematicienii însă, văd calculatoarele într-o organizare pe nivele de interpretare a limbajelor, fiecare nivel funcționând cu interconectările prezentate în FIG. 2-3.

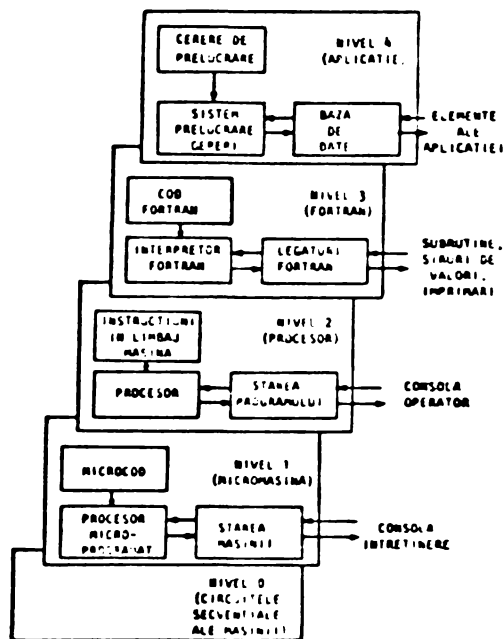


FIG. 2-3 STRUCTURA FUNCȚIONALĂ A SISTEMELOR DE CALCUL

Economiștii, studiind structura costurilor unui sistem informatic, ierarhizează sistemele pe nivele de " asamblare a costurilor" în ordinea inversă realizării lor fizice, dar firească din punctul de vedere al utilizatorului:

9. Aplicații
8. Componente ale aplicațiilor
7. Limbaje speciale
6. Limbaje standard

3. Sertare ale echipamentului
2. Module constructive (plăci cu circuite)
1. Circuite integrate

Costurile echipamentelor variază în timp datorită progresului tehnologic, variază cu dimensiunile configurațiilor și cu piața de desfacere determinând prețuri pe nivele de realizare cu evoluția din FIG. 2-4.

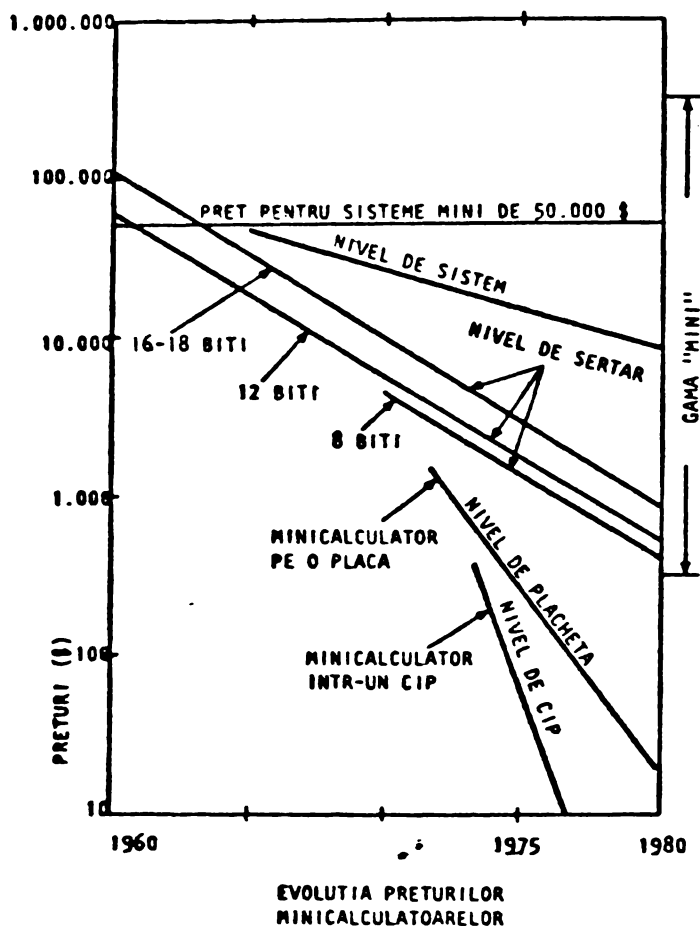
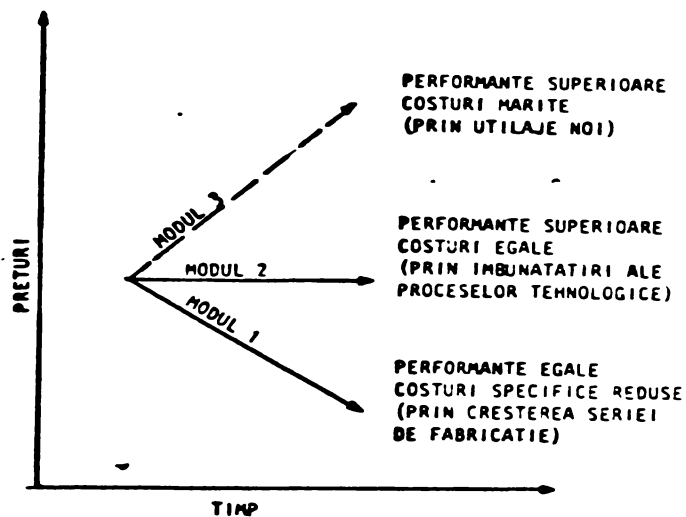


FIG. 2-4

Comercianții studiază piețele de desfacere a calculatoarelor prin parametri: preț, performanțe și moment de implementare la utilizator, racordând compatibilitățile sistemelor noi cu cele existente și configurațiile sistemelor informatice oferite, cu sistemele informaționale ale beneficiarilor.

Imbunătățirile tehnologice influențează tot setul de caracteristici ale calculatoarelor, cum sînt: costurile, viteza, disipația termică, densitatea circuitelor și siguranța funcționării, determinînd o dezvoltare a produselor în timp, în 3 moduri, prezentate în FIG. 2-5.



EVOLUTIA PREȚURILOR MINICALCULATORILOR
ÎN 3 MODURI DE REALIZARE

FIG. 2-5

Au rezultat [46] pentru comercianți, 6 clase de calculatoare electronice: (1) submicro, (2) micro, (3) mini, (4) midi, (5) maxi și (6) super, în care se clasează calculatoarele pe criterii de prețuri (pentru calculatoarele noi) și pe criterii de performanțe (pentru calculatoarele vechi).

Utilizatorii de calculatoare electronice, sînt atenți la următoarele caracteristici:

- configurația la nivel PMS (FIG. 2-2) pentru a corespunde aplicației;
- condițiile de mediu acceptate de echipament;
- forma și cantitatea de operații care se poate executa;
- sistemul de operare a calculatorului, pentru a corespunde dinamicii procesului modelat și prelucrat;

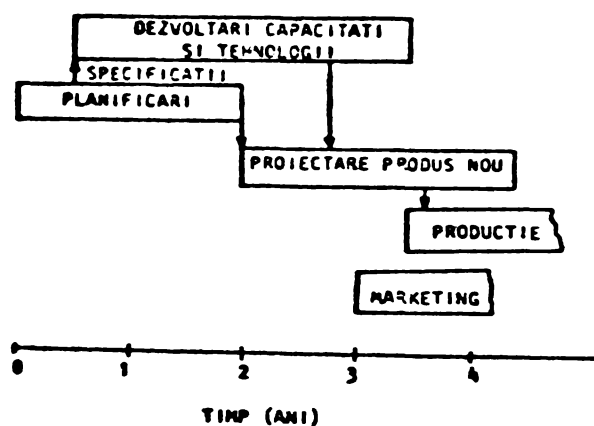
și astfel au rezultat 7 clase de calculatoare orientate pe aplicații: (1) științifice, (2) pentru administrație, (3) pentru reglare și control automat, (4) pentru comunicații, (5) pentru controlul prelucrării datelor, (6) terminale și (7) pentru prelucrarea datelor cu acces multiplu.

Proiectanții de calculatoare electronice, executând lucrări evolutive (reproiectabile după un timp), satisfac necesitățile beneficiarilor în concordanță cu tehnologiile și cultura tehnică, acumulate la momentul implantării sistemului informatic.

Rezultă sisteme de calcul ca produse industriale, al căror ciclu de viață are următoarele faze:

- Studiu de fezabilitate
- Proiectare preliminară
- Proiectare de detaliu
- Planificarea și derularea procesului de producție
- Planificarea și derularea desfacerii producției
- Planificarea și derularea exploatării produselor

— Retragerea produsului,
care se suprapun în timp, ca în FIG. 2-6.



CORELAREA ACTIVITATILOR DE
PREGATIRE A FABRICATIEI DE
CALCULATOARE NOI

FIG. 2-6

Activitatea de pregătire a producției unui sistem de calcul necesită forțele și costurile prezentate în FIG. 2-7

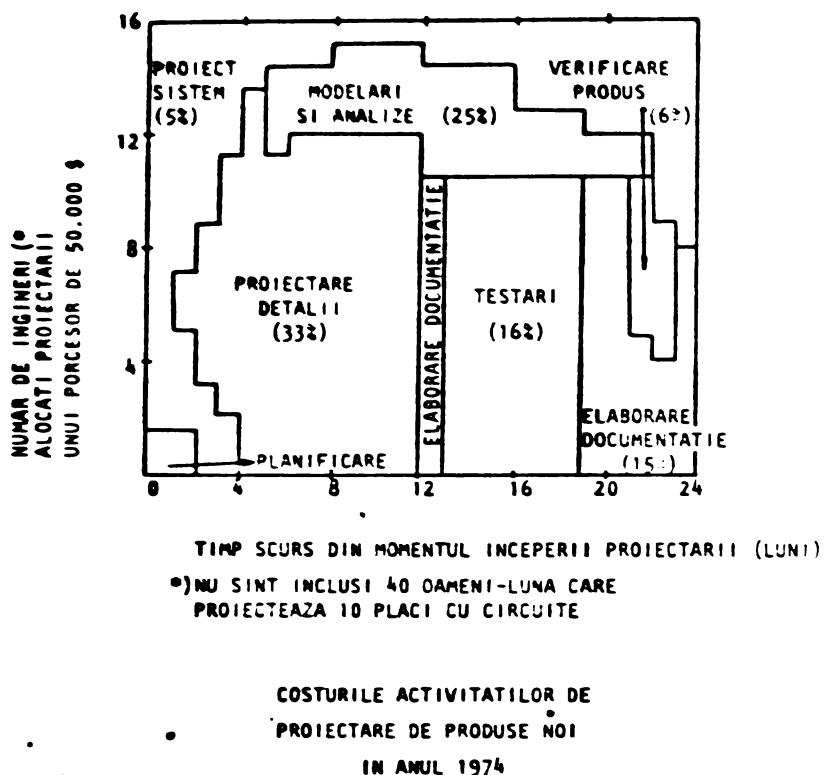


FIG. 2-7

Tratînd complexitatea realizării sistemelor de calcul, SIMON [46] sintetizează 5 probleme specifice acestor produse industriale, încă nesoluționate pentru a se asigura realizarea următoarelor deziderate:

- să fie fiabil pe cît posibil;
- să fie ieftin la limita posibilului;
- să fie mic la limita posibilului;
- să fie cît mai universal posibil;
- să fie cît mai simplu posibil;
- să fie ușor de construit la limita posibilului;
- să fie cît mai ușor de întreținut.

Cele 5 probleme insuficient rezolvate sînt:

1. Determinarea funcției multivariabile a costurilor unui sistem de calcul.
2. Înțelegerea performanțelor unui sistem de calcul.
3. Înțelegerea funcției care reprezintă înțglobat costurile și performanțele.

4. Selectarea obiectivelor sistemelor de calcul și tratarea lor ca obiective în adevăratul sens (criterii de optimizare).
5. Stabilirea dinamicii aspectelor dependente de schimbările tehnologice.

Rezolvarea acestor probleme ar permite optimizarea sistemelor de calcul în contextul dezideratelor prezentate mai sus și al parametrilor independenți de structura calculatorului, cum sînt costurile materialelor și ale componentelor necesare producției de calculatoare, care se fabrică în alte industrii.

Un mod sintetic de interpretare a structurii sistemelor de calcul este propus de BLAAJW [46], prin definirea noțiunilor de "arhitectură", "structură" și "realizare", în felul următor:

- arhitectura unui sistem de calcul, este modul în care sistemul se prezintă programatorului și este reprezentată de setul de instrucțiuni al procesorului;
- structura unui sistem de calcul este reprezentată de organizarea fluxului de date și a părților constructive;
- realizarea, cuprinde tehnologiile din momentul considerat și este reprezentată de generația circuitelor și a asamblării circuitelor sistemului.

Aceste 3 domenii ale existenței sistemelor de calcul, sînt definite prin caracteristicile din FIG. 2-8.

	ARHITECTURA	STRUCTURA	REALIZAREA
OBIECTIVE	FUNCTII	COSTURI SI PERFORMANTE	CONSTRUCTIE SI INTRETINERE
REZULTATE	PRINCIPII DE FUNCTIONARE	PROIECT LOGIC	OMOLOGAT PENTRU PRODUCTIE
LIMBAJE	ALGORITMI SCRISI	SCHEMA BLOC	LISTE SI DESENE
INDICATORI DE CALITATE	CONSECVENTA	APLICATIE LARGA	FIABILITATE
LEGATURI CU STRUCTURA GENERALA	SETUL DE INSTRUCIUNI AL PROCESORULUI (ISP)	MICROPROGRAMELE	REALIZAREA FIZICA A ECHIPAMENTULUI

CARACTERISTICILE DOMENIILOR DE
EXISTENTA A SISTEMELOR DE CALCUL

Modurile de interpretare a structurii sistemelor de calcul prezentate mai sus, sînt complementare și au condus autorul la definierea unei macrostructuri cu subsisteme care acționînd în domenii diferite se optimizează pe activitățile indicate în FIG. 2-1.

Autorul tezei de doctorat, concepe structura sistemelor de calcul (și a subsistemelor acestora) în dependență și de un al patrulea domeniu, al "eficienței economice a utilizării și realizării", care organizat pe elementele din FIG. 2-8, se prezintă astfel:

- **OBIECTIVE:** : creșterea productivității la utilizator;
- **REZULTATE** : dezvoltări autofinanțate la utilizator și la producător;
- **LIMBAJE** : elementele bugetelor de venituri și cheltuieli ale utilizatorilor și ale producătorilor;
- **INDICATORI DE CALITATE** : balanțele valutare ale utilizatorilor și ale producătorilor;
- **LEGATURI CU STRUCTURA GENERALA** : integrarea în industria electronică proprie.

Concluzii

1. Rezultatele progresive ale puterii de calcul și ale costurilor minime obținute în "utilizarea" și "realizarea" sistemelor de calcul, devin indicatorii competiției între cercetările și fabricațiile de calculatoare.
2. Soluția optimă a oricărei probleme din domeniul sistemelor sau subsistemelor de calcul, rezultă prin tratarea sistemică a activității și a domeniului implicat, pentru a ține seama de toți factorii și de parametrul "timp" (intervalul de timp în care soluția rămîne valabilă).
3. Elementele structurii subsistemelor de memorii, se intercondiționează cu elementele domeniilor sistemelor de calcul: structură, arhitectură, realizare și eficiență economică globală, iar pe coordonata timpului structura memoriei este influențată de subsistemele macrostructurii fabricației de calculatoare (FIG. 2-1).

CAP. 3

POLITICA DEZVOLTĂRII ȘI STRATEGIA EXISTENȚEI
INDUSTRIEI DE CALCULATOARE

Politica dezvoltării independente,
ridică la nivelul obiectivelor strategice,
capacitățile create pentru elaborarea
subsistemelor de operare a calculatoarelor
și cele create pentru realizarea circui-
telor electronice integrate.

OBIECTIVELE POLITICII DE EXISTENȚĂ ȘI DEZVOLTARE
A CALCULĂTORILOR ÎN ROMÂNIA $O_b(t)$

Pe coordonata elementelor politice, strategia și tactica dezvoltării unei fabricații proprii de calculatoare au ca obiectiv suprem atenuarea contradicției dintre nivelul tehnologic al industriei electronice din România (țară în curs de dezvoltare) și nivelul tehnologic al industriilor electronice din țările dezvoltate industrial alături de care participăm la competițiile pieței externe, industrie care asigură mijloacele cele mai eficace de creștere a productivității muncii în toate sectoarele vieții economice și sociale.

Independența politică, generează legăturile din FIG. 3-1, între elementele politicii generale și elementele sistemelor informatice.

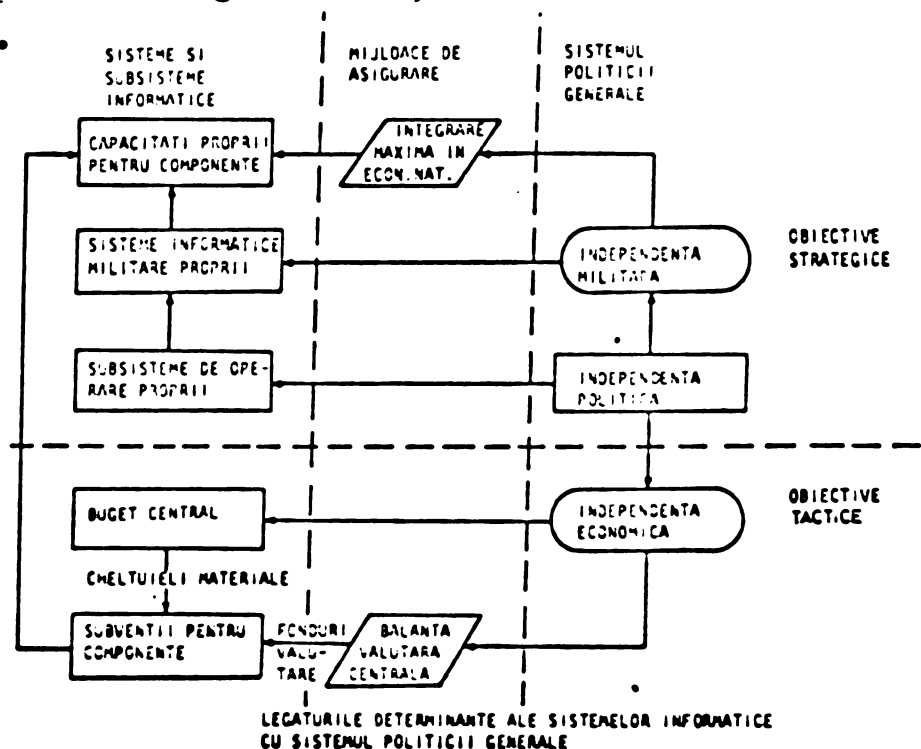


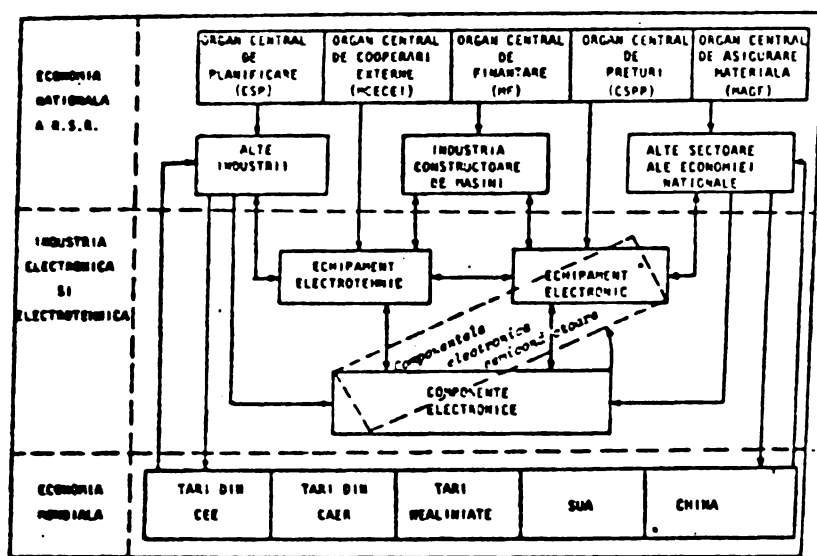
FIG. 3-1

Industria electronică a României realizează în anul 1980 un sortiment de echipamente electronice, cu grupele de produse regăsite în sortimentele industriilor dezvoltate și anume:

- Echipamente industriale
- Echipamente de comunicații
- Echipamente de neurologie

- Echipamente de utilizare casnică
- Echipamente militare
- Echipamente pentru sisteme informatice
- Echipamente comerciale și educaționale

Industria electrotehnică și electronică din România se prezintă în FIG. 3-2, care evidențiază legături multiple și mutații



MODELUL FUNCȚIONAL AL INDUSTRIEI ELECTRONICE ȘI ELECTROTEHNICE

FIG. 3-2

3-2

economice și organizatorice în tehnologiile produselor, determinate de necesitatea utilizării și realizării circuitelor integrate LSI.

FIG. 3-1 evidențiază natura strategică a subsistemelor de operare și a tehnologiilor componentelor electronice, care necesită subvenții pentru asigurarea cheltuielilor materiale competitive în fabricația de circuite integrate LSI și subvenții valutare pentru asigurarea unor utilaje și a materialelor de puritate electronică.

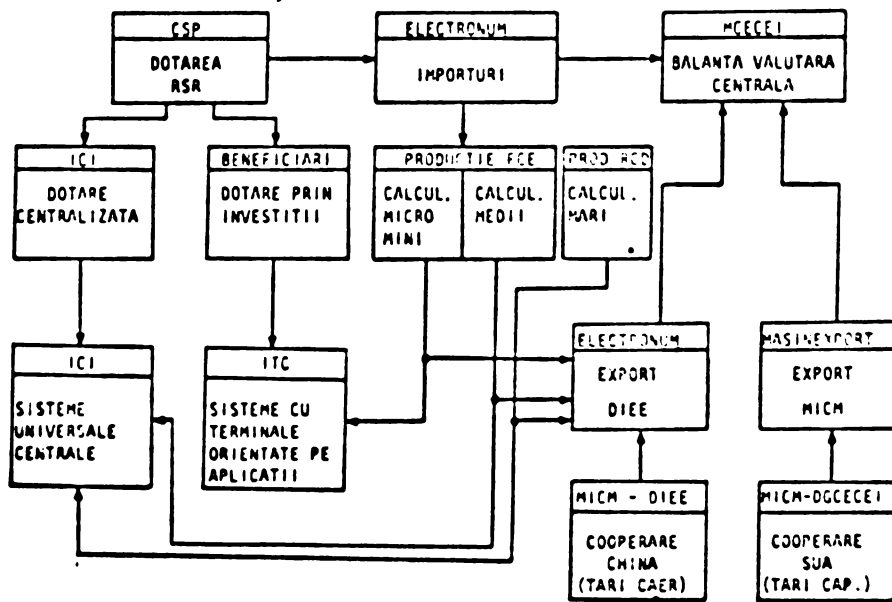
Obiectivele economice ale fabricației de calculatoare sînt echilibrarea bugetelor de venituri și cheltuieli ale unităților de producție (prin optimizarea prezentată în FIG. 3-3)

- | | | |
|-----|------------------|--|
| | <u>CRITERIU:</u> | <u>RESTRICTII</u> |
| MIN | { | - PROGRAMUL DE
DOTARE A E N
- REDUCEREA
DECALAJULUI
TEHNOLOGIC |
| | | |
- CONDITII POLITICO-ECONOMICE
1. PRODUCTIE CU DESFACERE ASIGURATA
 2. PRODUCTIA FIZICA > PRODUCTIA FIZ PLANIFICATA
 3. PRODUCTIVITATEA MUNCII IN CRESTERE
 4. INCADRARE IN NORMATIVE
 5. CALITATE COMPETITIVA
 6. CHELTUIELI GENERALE MINIME
 7. COSTURI DIRECTE CONFORM DOC DE PRET
 8. ACOPEREA CHELTUIELILOR DIN VENITURILE PROPRII
- CONDITII JURIDICO-FINANCIARE
9. PERSONALITATE JURIDICA
 10. DOTARE CU MIJLOACE FIXE SI CIRCULANTE
 11. BUGET PROPRIU DE VENITURI SI CHELTUIELI
 12. CONTABILITATE PROPRIE SI CONT IN BANCA
 13. BENEFICIARE DE CREDITE BANCARE
 14. RASPUNDERE SI COUNTERESARE MATERIALA
 15. AUTOFINANTARE
 16. AUTOCONTROL
- O CONDITII NOI PENTRU CONDUCERE

FIG. 3-3

MODELUL OPTIMIZARII BENEFICIILOR
REZULTATE DIN FABRICATIA SI
UTILIZAREA SISTEMELOR DE CALCUL

și echilibrarea balanței valutare centrale (modelul funcțional prezentat în FIG. 3-4).



MODELUL FUNCIONAL AL BALANTARII
VALUTARE A PRODUCTIEI DE
SISTEME DE CALCUL

FIG. 3-4

Acestor obiective și legături funcționale, li se subordonează dezvoltarea și realizarea de sisteme informatice în România, țară membră a CAER dar cu "desfacere proprie" a producției de sisteme de calcul destinate exportului și cu importuri de componente și echipamente realizate prin cooperări bilaterale și "de loc sentimentale".

OBIECTIVELE PARTENERILOR AVANSATI A(t)

Realizările tehnologice care au surprins chiar pe producătorii americani de calculatoare și de circuite integrate, s-au obținut în Japonia datorită politicii guvernamentale în finanțarea industriilor prioritare.

Industria de calculatoare a fost considerată din anul 1960 ca o industrie de mare prioritate [43], care a atras procente mari din fondurile alocate cercetării și dezvoltării.

Modul în care se alocă fondurile pentru cercetările de sisteme, de componente și de materiale speciale, rezultă din FIG. 3-5.

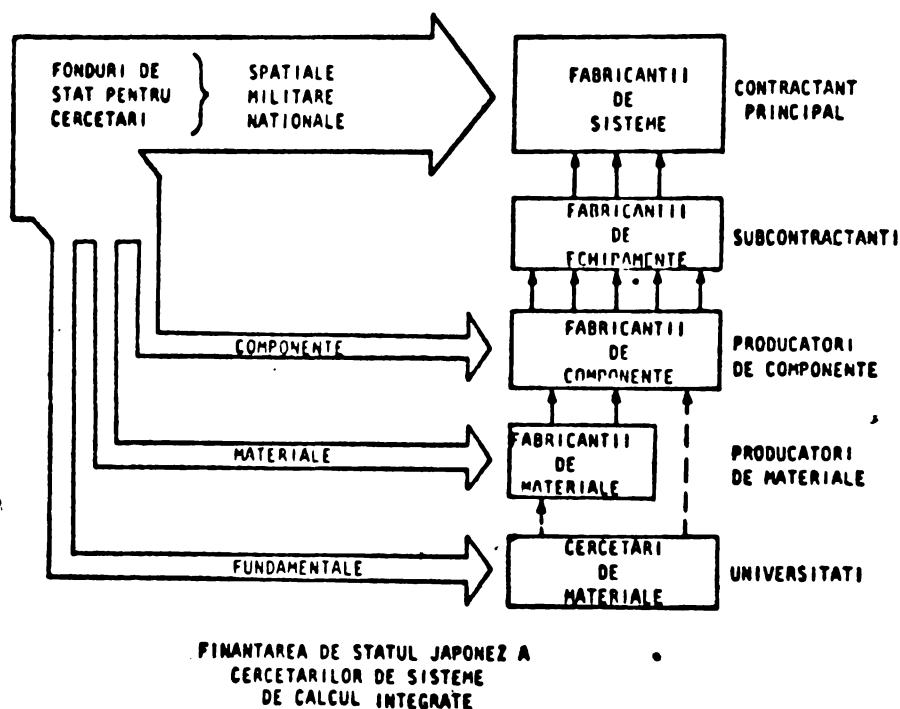


FIG. 3-5

Obiectivele cercetărilor japoneze și americane din anul 1980 pentru tehnologiile sistemelor de calcul, sînt următoarele:

- dezvoltarea circuitelor integrate cu funcții de memorii RAM, de la densități de 4 Kb/CIP și timp de acces de 200 μ sec., la 1 Mb/CIP și 500 μ sec.;
- dezvoltarea circuitelor integrate logice de la 100 porți/CIP cu 1 nsec. întârziere/POARTA, la 2000 porți/CIP cu 0,5 nsec/POARTA.

Pentru aceste performanțe funcționale ale circuitelor, se cercetează următoarele performanțe tehnologice (constructive):

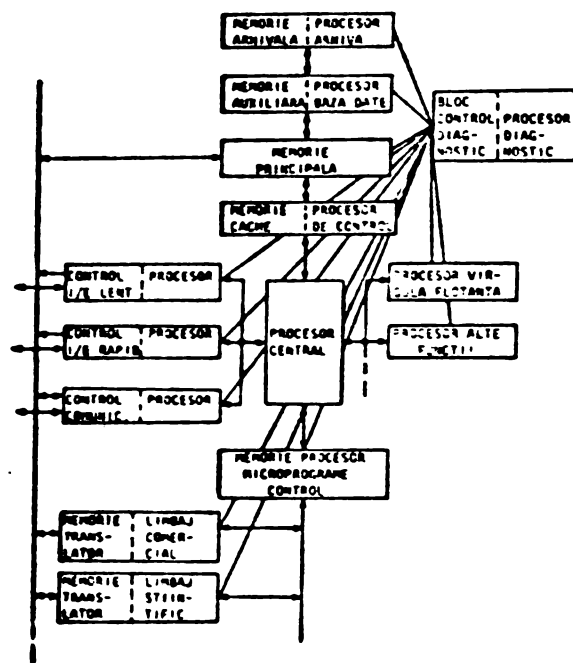
- reducerea grosimii liniilor circuitelor integrate, de la $5 \mu\text{m}$ la $0,5 \mu\text{m}$;
- reducerea densității defectelor pe plachetele de siliciu cu straturi epitaxiale, de la $300 \text{ defecte}/\text{cm}^2$ la $10 \text{ defecte}/\text{cm}^2$;
- creșterea diametrelor plachetelor de siliciu de la 100 mm (4 inch) la 150 mm (6 inch) sau chiar 200 mm (8 inch).

Obiectivele cercetării și dezvoltării pentru realizarea de tehnologii eficiente, sînt următoarele:

1. Imbunătățirea tehnologiilor pentru a se utiliza eficient echipamentele cu fascicol electronic.
2. Dezvoltarea de plachete de siliciu cu densități reduse de defecte și cu diametre mari.
3. Realizarea de circuite integrate cu densități maxime, dimensiuni minime și performanțe optimizate.
4. Imbunătățirea randamentelor proceselor tehnologice ale circuitelor integrate.
5. Dezvoltarea tehnologiilor de testare și evaluare, pentru caracterizarea rapidă a circuitelor VLSI.
6. Standardizarea tehnologiilor optime pe domenii de aplicații ale circuitelor VLSI (memorii, circuite logice, micro-procesoare etc.).

Sistemele de calcul vor beneficia în deceniul 1980 - 1990 de circuite integrate VLSI, care permit realizarea funcțiilor sistemului la grade de inteligență ce asigură funcționări independente și robuste.

În Fig. 3-6 se prezintă organizarea unui sistem de calcul cu funcții distribuite, care va avea condiții tehnologice de realizare în perioada 1981 - 1985, cu circuite integrate VLSI.



ORGANIZAREA SISTEMELOR DE CALCUL CU FUNCȚII DISTRIBUITE

FIG. 3-6

3-6

Sistemul de operare a funcțiilor distribuite, are următoarele caracteristici:

1. — Memorie virtuală — prin care utilizatorul (programatorul aplicației) nu mai ține seama de ierarhia memoriei, deoarece partiționarea memoriei principale se realizează automat. Atât memoria cache cât și memoria auxiliară și cea arhivală, sînt dotate cu procesoare individuale pentru comanda automată a accesului și a capacității.

2. — Microprogramare — prin care se configurează dinamic procesorul central, pentru prelucrarea directă a mai multor limbaje de nivel înalt; atât prelucrarea centrală cât și translatoarele limbajelor de nivel înalt sînt microprogramate și dotate cu procesoare individuale.

3. — Implementarea programelor tipizate în spațiul fizic al calculatorului, asigurînd îmbunătățirea costurilor prelucrării, tipizarea produselor software, compatibilizarea la cuplă a diferitor procesoare și reducerea costurilor de executare și întreținere software.

4. — Construirea în module a blocurilor de memorare și de procesare, permițând o funcționare paralelă între diferite aplicații.

5. — Controlul automat al funcționării procesorului central și a funcțiilor periferice, cu ajutorul unui procesor separat, permițând realizarea unor productivități superioare în utilizare, în service și în fabricația sistemelor de calcul.

6. — Adaptarea sistemului de calcul la dinamica fluxului de informații prelucrat, realizându-se prin dotarea cu procesoare separate a intrărilor lente, a celor rapide și a controlului comunicațiilor.

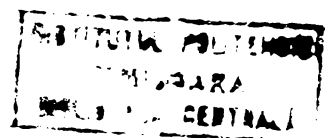
7. — Compilatoare microprogramate - dotate cu procesoare, prin care se adaptează direct fiecare limbaj de nivel înalt la setul de instrucțiuni optimizat al procesorului central.

Avantajele acestor configurații sînt următoarele:

- costul mai redus al sistemului;
- performanțe optimizate;
- evaluarea prelucrării datelor se poate face pe funcții;
- programele (compilatoarele) se pot vinde ca produse protejate pe utilizatori.

Subsistemul de memorie are o ierarhie pe 4 nivele (4 tehnologii). Conducerea memorării asigură o distribuire a datelor pe nivele astfel, încît cele cu probabilitate mică de schimbare vor fi memorate în nivelul cu capacitate mare; această conducere a memorării se realizează cu procesoare pe fiecare nivel, astfel încît utilizatorul (programatorul) nu mai este interesat în cunoașterea adreselor fizice.

Din prezentarea factorilor $O_p(t)$ și $A(t)$ ai macrostructurii fabricației sistemelor de calcul, rezultă orientarea sistemelor noi spre structuri cu funcționare distribuită bazată pe microprocesoare, în care subsistemele de memorare se realizează prin ierarhizarea blocurilor de memorie, realizate cu tehnologii diferite.



rezultă deosebită, nouul în care politica economică a statului în România, determină orientarea în dezvoltarea subsistemelor de operare și în dezvoltarea capacităților noi de producție, care își vor dovedi eficiența economică pe ansamblul fabricațiilor de sisteme - echipamente - componente.

Concluzii

1. Noul sistem informațional al conducerii pe baza bugetelor locale de venituri și cheltuieli, aplicat tuturor unităților economice, necesită dotări cu calculatoare interactive pentru determinarea obiectivă a costurilor și pentru conducerea optimală pe criteriul costurilor minime, sub restricția dezvoltării programate.
2. Politica de dezvoltare independentă, ridică la nivelul obiectivelor strategice, capacitățile create pentru elaborarea subsistemelor de operare a calculatoarelor și cele create pentru realizarea circuitelor electronice integrate.
3. În Japonia, industria de calculatoare a fost considerată din anul 1960 ca o industrie de mare prioritate, care a atras procente mari din fondurile alocate de guvern cercetării și dezvoltării.
4. Subsistemele de memorare vor utiliza circuite integrate VLSI, microprocesoare pentru conducerea memorării în fiecare nivel al subsistemului și ierarhii optimizate de blocuri realizate prin mai multe tehnologii.

CAP. 4

PROGRESUL TEHNOLOGIC AL CIRCUITELOR MEMORIILOR
IN PERIOADA 1980 - 1990

Funcția progresului tehnologic al circuitelor electronice ale memoriilor este de forma:

$$C = a \cdot P^b$$

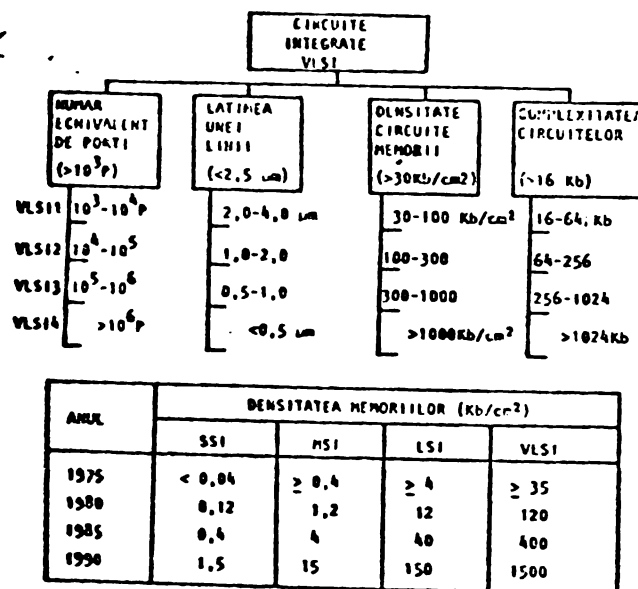
$$P = \tau_{\text{acces}} \times P_{\text{disip.}} / \text{BIT} \quad \text{în care,}$$

a și b sînt parametri specifici tehnologiei circuitelor și C — costurile producției de circuite integrate pentru memorii [43] .

Progresul tehnologic al sistemelor și al componentelor acestora, este animat continuu de următoarele obiective generale.

- Reducerea costului și prețului pe funcție
- Creșterea vitezei, fără creșteri ale puterii disipate.
- Creșterea fiabilității funcționării, fără creșteri ale costurilor funcționării.
- Realizarea memoriilor sigure și nevolatile, astfel încât să se poată înlocui mediile magnetice cu medii semiconductoare, în memoriile de masă.

Deceniul 1970-1980 este marcat de eforturi tehnologice pentru realizarea generației a 4-a de circuite și sisteme de calcul, prin investiții și cercetări ample în domeniul circuitelor integrate. S-au programat pentru circuite, performanțe funcționale și constructive care clasificate [43] în FIG. 4-1, sugerează generații intermediare de circuite integrate.



PROGRESUL TEHNOLOGIILOR
CIRCUITELOR INTEGRATE

FIG. 4-1

Marcarea în timp a salturilor tehnologiilor circuitelor integrate este reprezentată prin densitatea circuitelor memoriilor semiconductoare.

Competiția internațională în domeniul circuitelor VLSI a fost condusă de SUA datorită investițiilor mari făcute în acest domeniu și datorită mobilității specialiștilor. Există tendința ca Japonia să preia conducerea în această competiție, prin modul mai eficace de subvenționare și prin metodele de introducere mai rapidă în producție a cercetărilor.

Firmele Vest-Europene, forțează dezvoltarea circuitelor VLSI, cumpărând tehnologii americane odată cu întreprinderea producătoare, astfel:

Olanda (PHILIPS ← SIGNETICS)
RFG (SIEMENS ← AMD)
RFG (BOSCH ← AMI)
Canada (NORTH. TELEC. ← INTERSIL)

Scăderea profitului din capitalizarea investițiilor în tehnologiile circuitelor VLSI, determină pe de o parte creșteri ale gradului de integrare în aceeași firmă a sistemelor electronice și pe de altă parte o extindere a fabricațiilor componentelor peste fabricațiile de subsisteme, pentru a se valorifica mai bine capacitățile de producție din domeniul circuitelor integrate.

Creșterea complexității circuitelor și a randamentelor de fabricație, vor reduce costurile/BIT astfel, încât în anii 1981-1985 prețul unei memorii de 100 Kb va ajunge 1 \$. Aceste rezultate economice sînt însoțite de îmbunătățiri ale performanțelor funcționale ca, viteza (timpul de acces), puterea consumată și fiabilitatea, ca urmare cercetărilor continue pe următoarele direcții:

- cercetări aplicative de termen lung;
- cercetări pentru îmbunătățirea eficienței prin reducerea costurilor de fabricație;
- explorarea conceptelor circuitelor funcționale (pentru a se realiza densități mai mari de 1 BIT/CELULĂ);
- dezvoltarea proceselor de încapsulare și îmbunătățirea caracteristicilor termice;

- concentrarea funcțiilor de autotestare și autocorecție;
- îmbunătățirea tehnicilor fotolitografice;
- investigarea tuturor căilor de reducerea dimensiunilor;
- îmbunătățirea materialelor fotorezistive;
- dezvoltarea și îmbunătățirea memoriilor semiconductoare nevolatile;

În FIG. 4-2 se prezintă [43] evoluția timpului de acces/circuit și /BIT în perioada 1975 - 1990.

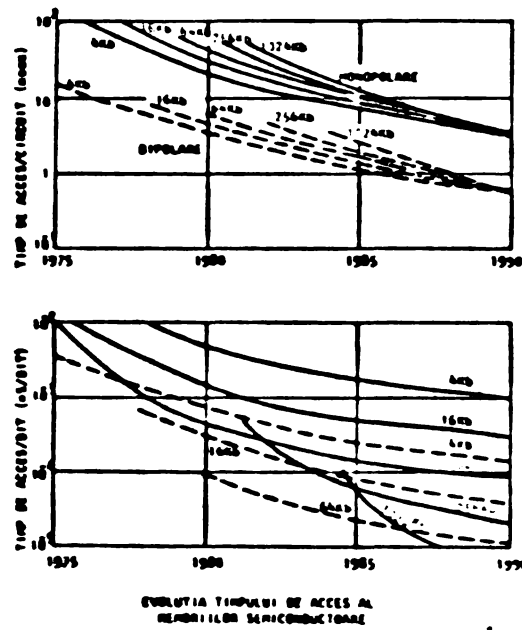


FIG. 4-2

În FIG. 4-3 se prezintă [43] evoluția puterii disipate a circuitelor de memorii

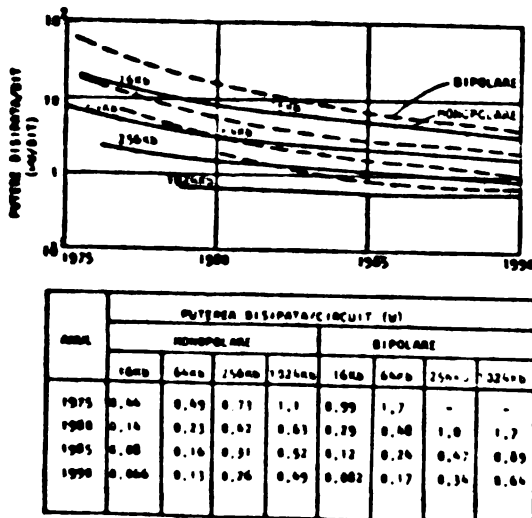
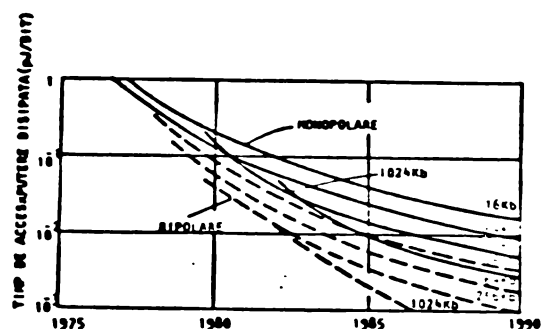


FIG. 4-3

Relația de dependență inversă între timpul de acces și puterea disipată de circuitul de memorare, a determinat analize ale produsului "timp de acces x putere disipată" (exprimat în pJ), care progresează [43] în perioada 1975 - 1990, ca în FIG. 4-4.



ANUL	TIMP DE ACCES x PUTERE DISIPATA (pJ/BIT)							
	MONOPOLARE				BIPOLARE			
	16Kb	64Kb	256Kb	1024Kb	16Kb	64Kb	256Kb	1024Kb
1975	0.6	-	-	-	-	-	-	-
1980	0.21	0.11	-	-	0.073	0.039	-	-
1985	0.044	0.027	0.017	-	0.0095	0.0055	0.0032	-
1990	0.020	0.011	0.0060	0.0029	0.0014	0.0019	0.0010	0.0005

EVOLUTIA PRODUSULUI
TIMP DE ACCES x PUTERE DISIPATA
AL MEMORIILOR SEMICONDUCTOARE

FIG. 4-4

Polinomul corespunzător curbei de evoluție a "produsului" circuitului de memorie cu densitate 16 Kb/CIP, este următorul:

$$t_{ac} \times P_d/\text{BIT} = -4,1 \cdot 10^{-3} \cdot y^3 + 1,1 y^2 - 9,6 \cdot 10 \cdot y + 2,8 \cdot 10^3$$

în care, y se înlocuiește cu cifrele ultimelor două ordine ale anului din perioada 1975 - 1990.

Pentru operațiile de optimizare a relației cost-performanțe, se prezintă dependența costurilor de "produsul" circuitelor de memorie, la două faze tehnologice (faza structuri de siliciu testate dar neasamblate și faza CIP-uri încapsulate și testate) pentru a se observa influența gradului de integrare a tehnologiei.

În FIG. 4-5 se prezintă curbele memoriilor MONOPOLARE iar în FIG. 4-6 - curbele memoriilor BIPOLARE.

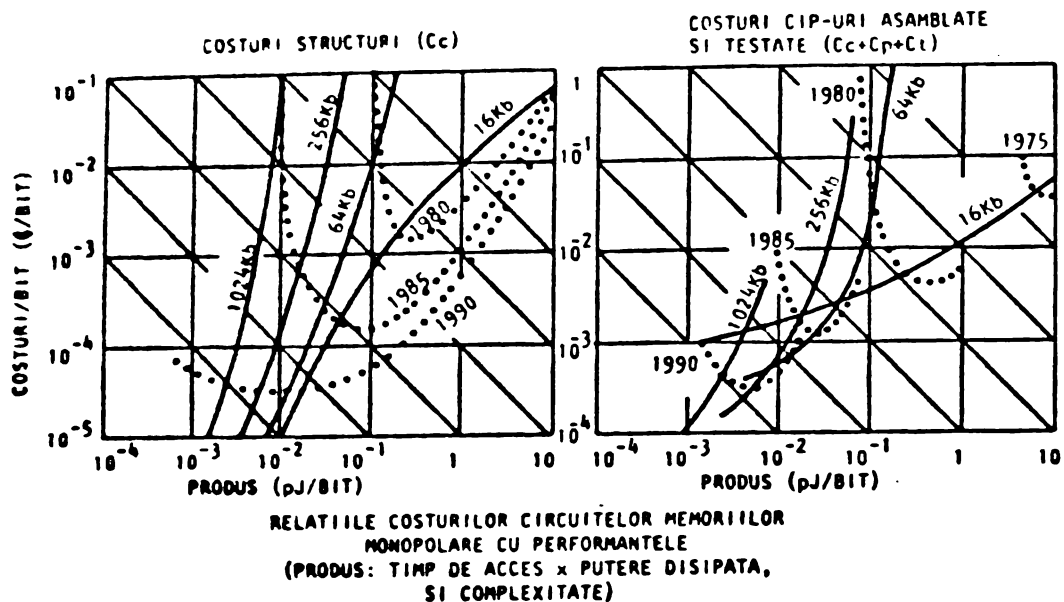


FIG. 4-5

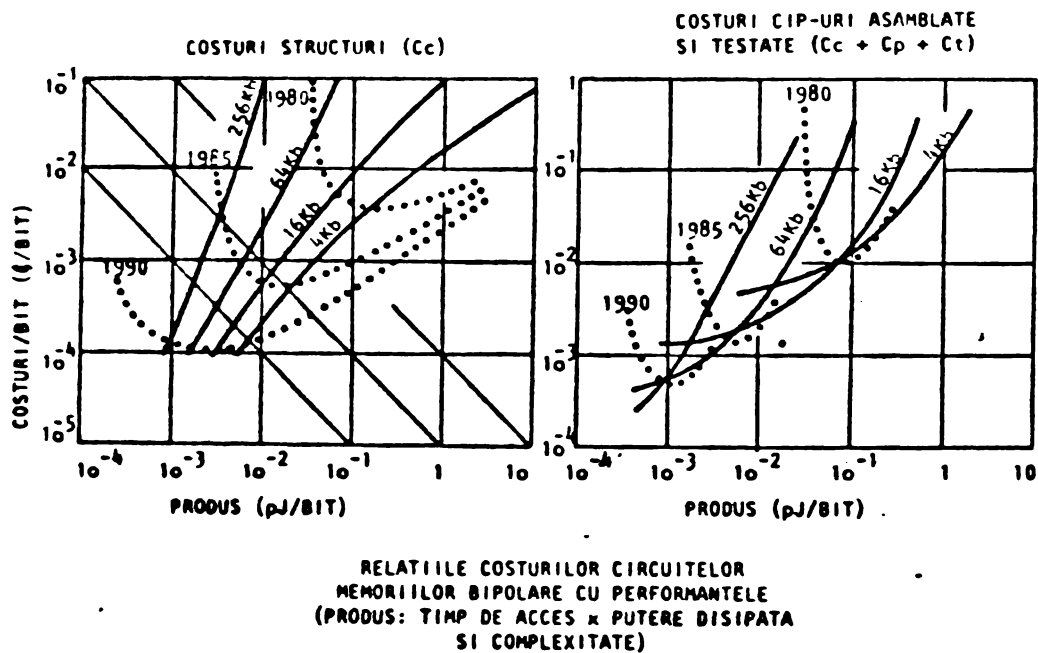


FIG. 4-6

Relația între costuri (C) și "produsul" performanțelor (P) memoriilor, este de formă:

$$C = a P^b$$

ai cărei coeficienți a, b, au valorile de mai jos, pentru perioada 1975 - 1990:

— costurile structurilor monopolare

$$C_{S-10S} = 0,006 P^{0,8}$$

— costurile CIP-urilor monopolare

$$C_{MOS} = 0,02 P^{0,6}$$

— costurile structurilor bipolare

$$C_{S-BIP.} = 0,07 P^{0,8}$$

— costurile CIP-urilor bipolare

$$C_{BIP} = 0,06 P^{0,6}$$

Expresia matematică care reprezintă tehnologiile circuitelor integrate VLSI ale memoriilor, conținând factorii tehnici-funcționali (timpul de acces - t_{ac} , puterea disipată - P_d), factorii tehnici - tehnologici (suprafața structurii de siliciu - A_c , densitatea defectelor - D_o) și factorii economici (costurile prelucrării plachetelor de siliciu - C_w), este de forma [43] :

$$F_M = 10^6 \cdot e^{-A_c \cdot D_o} \cdot \frac{1}{t_a \cdot P_d \sqrt{C_w}}$$

Variația în timp a valorii F_M pentru diferite tehnologii de circuite integrate, sugerează raporturile de superioritate sau inferioritate tehnico-economică, între tehnologiile memoriilor semiconductoare.

Pe baza datelor din [43] pentru evoluțiile factorilor expresiei F_M , realizările memoriei RAM de 16 Kb/CIP, pot fi comparate în FIG. 4-7 și astfel pot fi apreciate tehnologiile superioare.

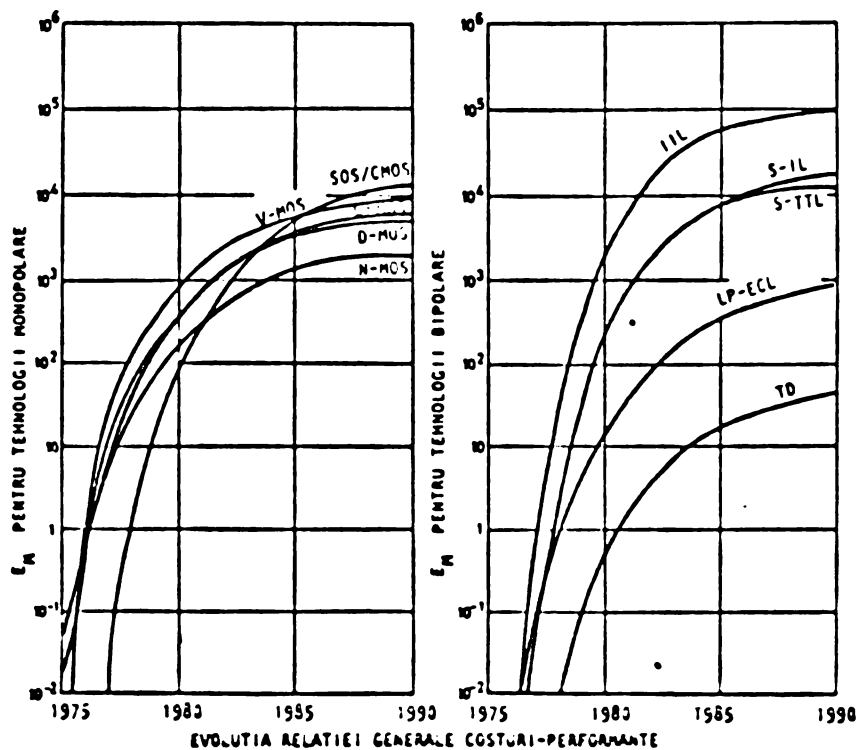


FIG. 4-7 .

Pentru determinarea decalajului tehnologic ce rezultă prin utilizarea în subsistemele de memorii a diferitor densități de circuite integrate, s-au calculat în ANEXA 2, valorile E_M ale circuitelor de memorii cu densități 4 Kb/CIP, 16 Kb/CIP, 64 Kb/CIP și 256 Kb/CIP, utilizând valorile prezentate în [43] pentru factorii tehnici și economici, valori care corespund densităților ce domină piața internațională în anii 1975 - 4 Kb/CIP, 1980 - 16 Kb/CIP, 1985 - 64 Kb/CIP, 1990 - 256 Kb/CIP pentru circuitele MONOPOLARE și 1975 - 1 Kb/CIP, 1980 - 4 Kb/CIP, 1985 - 16 Kb/CIP, 1990 - 64 Kb/CIP pentru circuitele BIPOLARE, rezultând în FIG. 4-8 nivelul necesar utilizatorului pentru competiția tehnico-economică a circuitelor de memorii, la care se pot raporta și producătorii aflați în decalaj tehnologic, pentru calculele de eficiența investițiilor în tehnologiile circuitelor integrate.

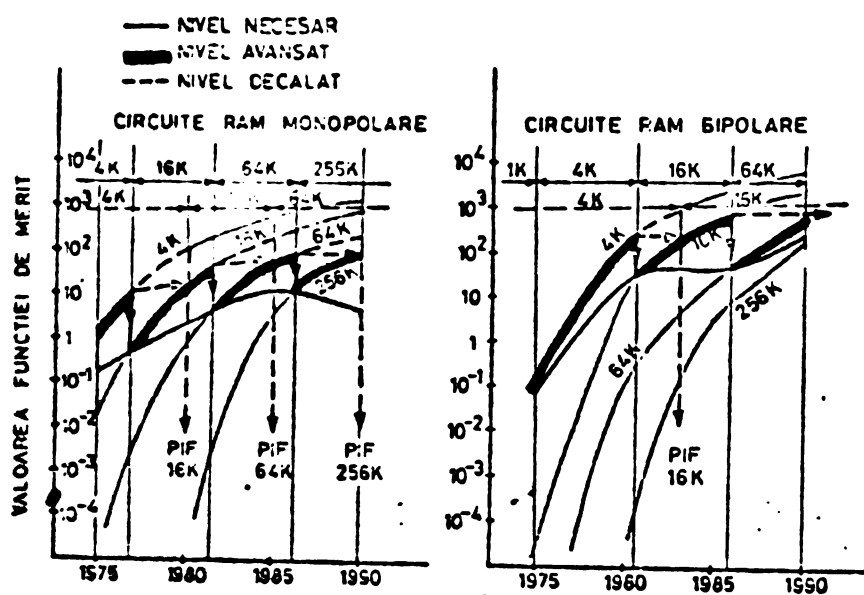


FIG. 4-8
COMPETIȚIA TEHNICO-ECONOMICĂ A DENSITĂȚILOR MEMORIILOR RAM-DINAMICE

Rezultă astfel că "punerile în funcțiune" ale capacităților noi de producție pentru circuitele integrate de memorii, pot întârzia păstrându-și competitivitatea, pentru circuitele memoriilor MOS, RAM - DINAMICE de 16 Kb - până în anul 1980, pentru circuitele de 64 Kb - până în anul 1985 și pentru circuitele de 256 Kb - până în anul 1990; pentru circuitele memoriilor BIPOLARE - RAM - DINAMICE de 4 Kb - până în anul 1983 și pentru circuitele de 16 Kb - până după anul 1990.

Fiabilitatea circuitelor integrate este o performanță care determină direct fiabilitatea subsistemului de memorare și are un rol hotărâtor în competiția memoriilor monolitice cu memoriile electrodinamice.

Timpul mediu de defectare a unui circuit integrat, fiind exprimat prin:

$$t_{0.I.} = \frac{t_{COMP.}}{N_{COMP.}^{1/2}} \quad \text{în care,}$$

$t_{0.I.}$ — timpul mediu de defectare a CHIP-ului (milioane ore);

$t_{COMP.}$ — timpul mediu de defectare a unei componente din structura CHIP-ului;

$N_{COMP.}$ — numărul de componente din circuitul integrat.

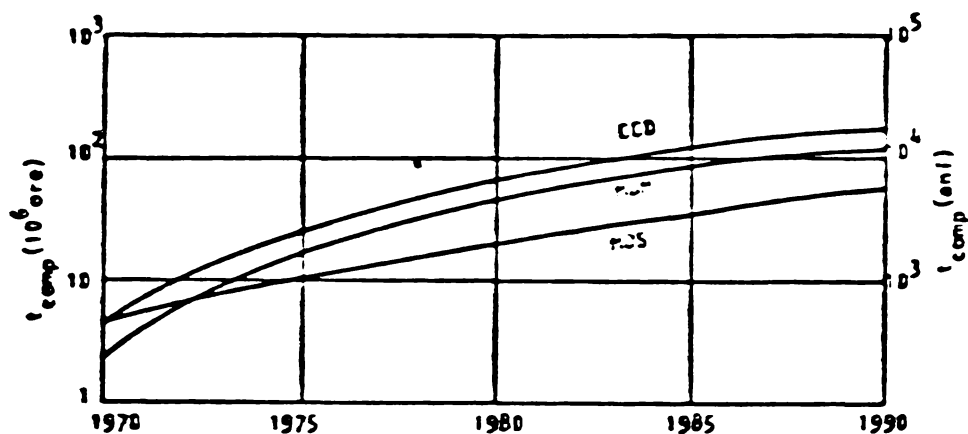
Evoluția timpului mediu de defectare, pentru circuitele integrate realizate cu tehnologiile MOS, CCD și MBM, se exprimă prin relațiile:

$$t_{COMP.}^{MOS} = 3,2 \cdot 10^2 \ln y - 1,4 \cdot 10^3$$

$$t_{COMP.}^{CCD} = 6,4 \cdot 10^2 \ln y - 2,8 \cdot 10^3$$

$$t_{COMP.}^{MBM} = 5,7 \cdot 10^2 \ln y - 2,5 \cdot 10^3$$

în care y se înlocuiește cu cifrele ultimelor două ordine ale anului din perioada 1975 - 1990 și rezultă curbele din FIG. 4-9,



EVOLUTIA TIMPULUI MEDIU DE DEFECTARE A COMPONENTELOR REALIZATE PRIN TEHNOLOCIILE MOS, MBM, CCD

FIG. 4-9

cu ajutorul cărora se pot construi curbele evoluției timpului mediu de defectare a CIR-ului ($t_{C.I.}$); creșterea complexității circuitului integrat (a densității neuronilor - $N_{C.I.}$) are ca efect o scădere a fiabilității dar în același timp se îmbunătățesc tehnologiile și schemele, compensându-se scăderea fiabilității astfel că, pentru circuitul integrat cu densitate 16 Kb/CIR care în anul 1977 a avut timpul mediu de defectare 100.000 ore, în anul 1987 acesta va deveni 400.000 ore, în timp ce pentru CIR-ul de 1024 Kb - va fi de numai 50.000 ore.

Procesul tehnologic al încapsulării structurii de siliciu, influențează fiabilitatea, care este o funcție de numărul de terminale ale capsulei, astfel:

$$t_{INC.} = \frac{t_{PIN}}{\sqrt{N_{PIN}}} \quad \text{în care,}$$

$t_{INC.}$ — timpul mediu între defectări datorită procesului de încapsulare;

t_{PIN} — timpul mediu între defectări pe terminal;

N_{PIN} — numărul de terminale ale capsulei.

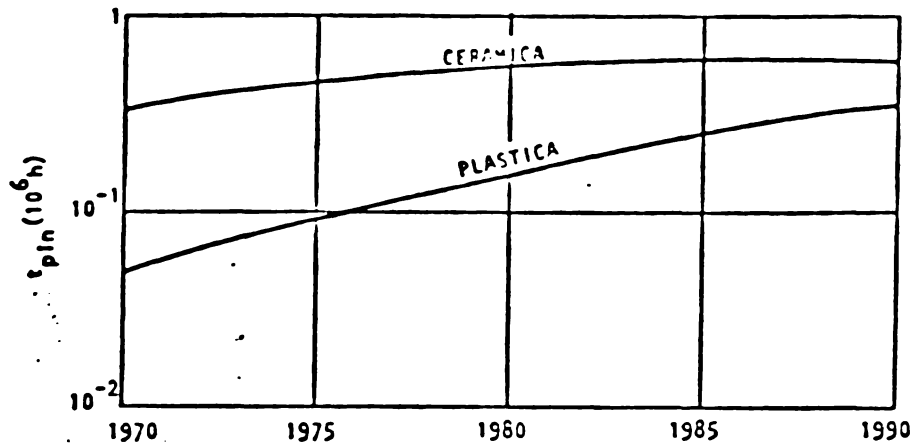
Timpul mediu total între defectări se exprimă astfel,

$$\frac{1}{t_T} = \frac{1}{t_{C.I.}} + \frac{1}{t_{INC.}} \quad \text{sau,}$$

$$t_T = \frac{t_{C.I.}}{\frac{1}{2} N_{C.I.} + \frac{1}{2} N_{PIN} \cdot \frac{t_{C.I.}}{t_{PIN}}}$$

din care rezultă că timpul mediu între defectări se reduce la jumătate, dacă contribuția structurii de siliciu la defectare este egală cu contribuția încapsulării.

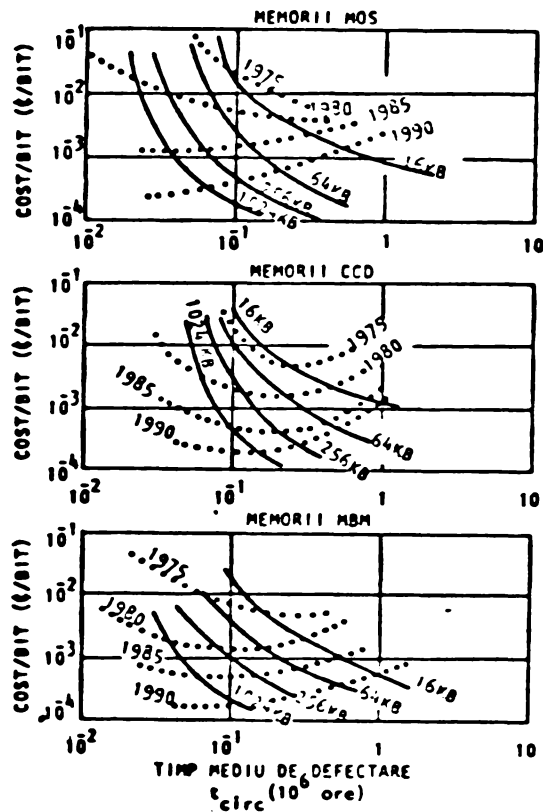
Evoluția factorului t_{PIN} , pentru două tipuri de capsule (ceramică și plastică), este prezentată în FIG. 4-10



EVOLUTIA FIABILITĂȚII ÎNCAPSULĂRII
CIRCUITELOR INTEGRATE VLSI

FIG. 4-10

Dependența costurilor memoriilor de fiabilitatea circuitelor de memorare, avînd ca parametri capacitatea și timpul, este prezentată în FIG. 4-11.



EVOLUTIA RELATIEI COSTURI-FIABILITATE
PENTRU CIRCUITELE DE MEMORII MOS, CCD SI MBM

FIG. 4-11

✱
✱ ✱

Evoluția comparativă a costurilor totale (structuri + încapsulare + testare) și a costurilor de fabricație a structurilor de siliciu ale circuitelor integrate pentru memorii, se prezintă în

FIG. 4-12 [48].

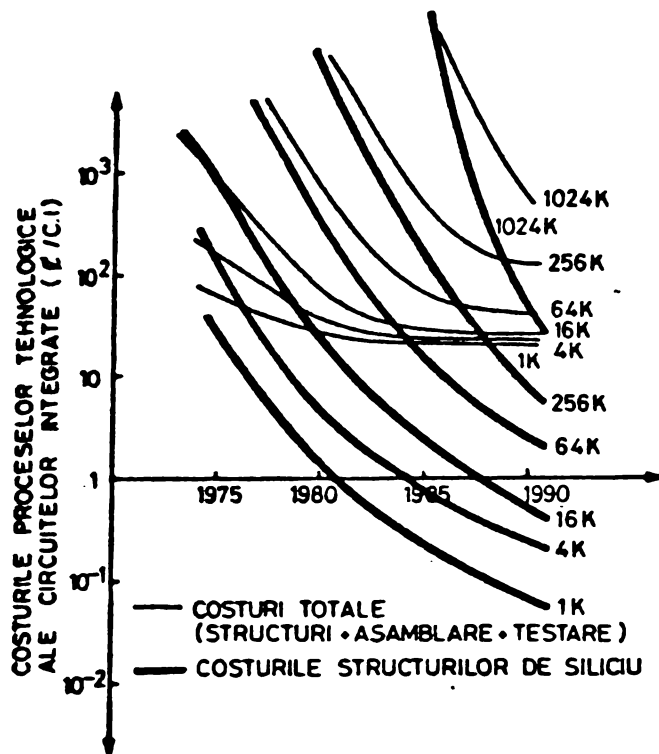


FIG. 4-12

EVOLUTIA COSTURILOR IN TEHNOLOGIA
CIRCUITELOR INTEGRATE CU FUNCTII
MOS-RAM-DINAMICE

aceste proporții între costurile realizate în procesele tehnologice ale circuitelor integrate, sînt valabile pentru producții de structuri cu serii mari de fabricație, organizate pe capacități de producție specializate.

Seriile mici de producție determinate de nomenclatoare extinse pentru producția circuitelor integrate (extinse datorită politicii de integrare maximă pentru garantarea continuității în asigurarea materială a producției de memorii), măresc costurile de fabricație ale structurilor de siliciu, dar reduc pierderile de producție datorită neasigurării prompte a semifabricatelor necesare.

Asenenea situații obligă la integrarea maximă în aceeași organizație economică, a fabricației subsistemelor de memorii (fabricația blocurilor și fabricația circuitelor integrate pentru memorii), creindu-se ansamble economice mai puțin dependente de politica de embargo a firmelor avansate tehnologic (limitarea integrării este determinată de fondurile de investiții disponibile).

Concluzii

1. Obiectivele permanente ale dezvoltării circuitelor electronice ale memoriilor sînt:

- reducerea costului și a prețului pe funcție elementară;
- creșterea vitezei, fără creșteri ale puterii disipate;
- creșterea fiabilității funcționării, fără creșteri ale costurilor funcționării;
- realizarea memoriilor sigure și nevolatile.

Salturile în progresul tehnologiilor circuitelor, sînt marcate de nivelul densității circuitelor semiconductoare.

2. Competiția tehnico-economică algoritmată pentru tehnologiile memoriilor semiconductoare, permite utilizarea eficientă pînă în anul 1980 a circuitelor MOS - RAM de 4 Kb/CIP, iar a circuitelor de 16 Kb/CIP - pînă în anul 1985; circuitele bipolare RAM de 4 Kb pot fi utilizate eficient pînă în anul 1983.
3. Seriile mici de producție de circuite integrate pentru memorii (mici datorită politicii de integrare maximă pentru garantarea continuității în asigurarea materială a producției de memorii), măresc costurile și ca urmare și prețurile circuitelor integrate, dar reduc riscurile pierderilor de producție prin neasigurarea promptă a circuitelor integrate necesare memoriilor.
4. Marii fabricanți de calculatoare, integrează tehnologia circuitelor de memorii în organizarea și gestionarea economică a fabricației blocurilor de memorii semiconductoare.
5. Diversitatea tehnologiilor de circuite integrate pentru memorii (S-FTL; P-MOS; N-MOS; C-MOS; CCD; MSM etc.), este generată obligatoriu de diversitatea condițiilor impuse de aplicații.

CAP. 5

COSTURILE — CRITERIU DE OPTIMIZARE PENTRU STRUCTURA
SISTEMELOR SI SUBSISTEMELOR DE CALCUL

Reducerea timpului de prelucrare a informațiilor sau creșterea vitezei de prelucrare, determină creșteri ale consumului de energie electrică și perfecționări ale tehnologiei de asamblare a circuitelor (îmbunătățiri ale disipației căldurii corespunzătoare puterii crescute de prelucrare și reduceri ale costurilor fabricației la nivel competitiv).

Tehnologia sistemelor și subsistemelor de calcul se consideră în FIG.2-1 ca fiind parte importantă a macrostructurii fabricației și conține activitatea de conducere (organizare și dotare restricționată de eficiență) și activitatea de realizare a produselor industriale, restricționată de costuri; în condițiile utilizării circuitelor larg integrate (VLSI) realizarea memoriilor cuprinde și realizarea circuitelor integrate atât în fazele de concepție cât și în cele de execuție, deoarece lanțul etapelor de realizare, are bucele prezentate în FIG. 5-1.

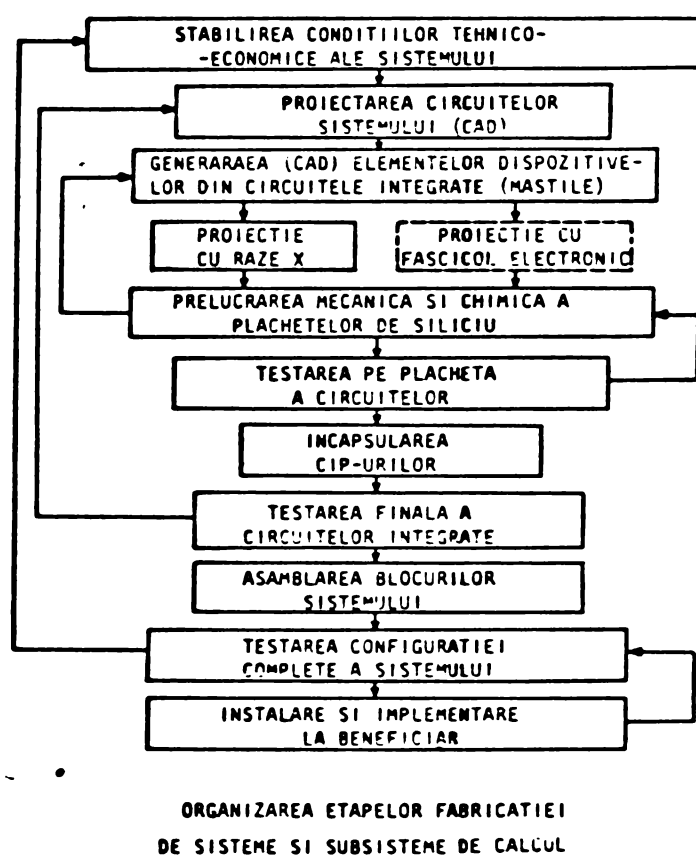


FIG. 5-1

Tratarea sistemică [6] a tehnologiei memoriilor, devine singurul mod de abordare a tuturor problemelor care apar în activitățile de proiectarea funcționării produsului și de fabricație eficientă, datorită intercondiționării domeniilor „asamblare blocuri” și „prelucrare siliciu”, determinate în timp de deplasările de eforturi financiare și umane între cele două domenii, prin automatizările proceselor tehnologice; în timp, se introduc în prelucrările monocristalului de siliciu și operațiile actuale ale asamblării și testării blocurilor de memorii.

Microelectronica (tehnologia realizării circuitelor electronice în interiorul monocristalelor) a fost în anul 1970 în situație lin anul 1980 a motorului cu ardere internă [7], care sa

evolust pînă în prezent numai prin îmbunătățiri tehnologice și nu prin schimbări fundamentale care să contureze alte generații de motoare.

Realizările microelectronicii din anul 1970 - circuitele larg integrate (LSI), vor conduce la o generație nouă de calculatoare electronice (generația a 4-a). În anul 1972 calculatoarele electronice funcționau cu întârzieri de 5 nsec./poartă logică, din care jumătate se datorau conexiunilor și aveau în structură circuite electronice cu densități de 2 circuite/cm² (un circuit conținea ~ 10 componente), iar în anul 1979 întârzierile circuitelor logice s-au redus la 2 nsec./poartă și densitatea a crescut la 20.000 de componente/3 cm².

Se estimează că în următorii 20 de ani, siliciul va rămîne materialul principal în care se vor integra atît dispozitivele semiconductoare active și pasive, cît și conexiunile dintre acestea, crescînd continuu complexitatea și puterea de calcul a sistemelor informatice (FIG. 5-2)

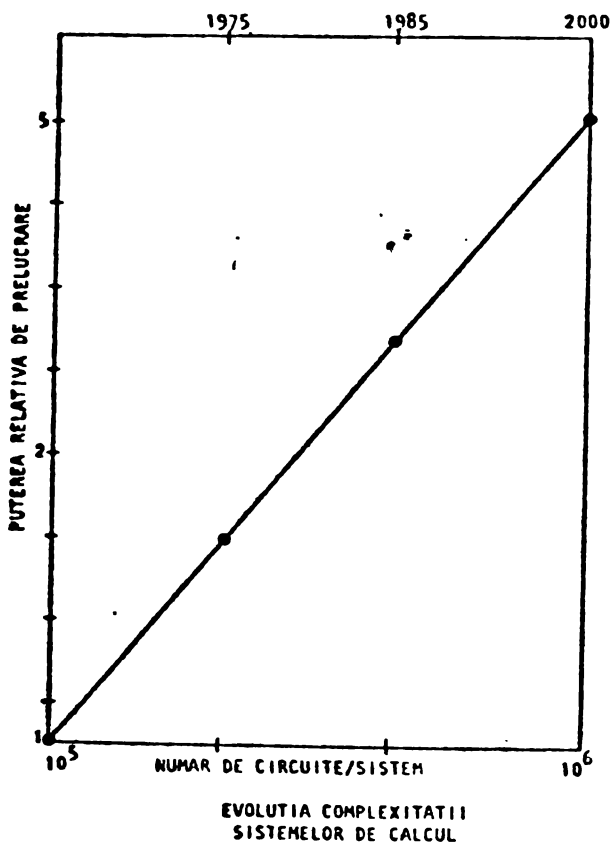
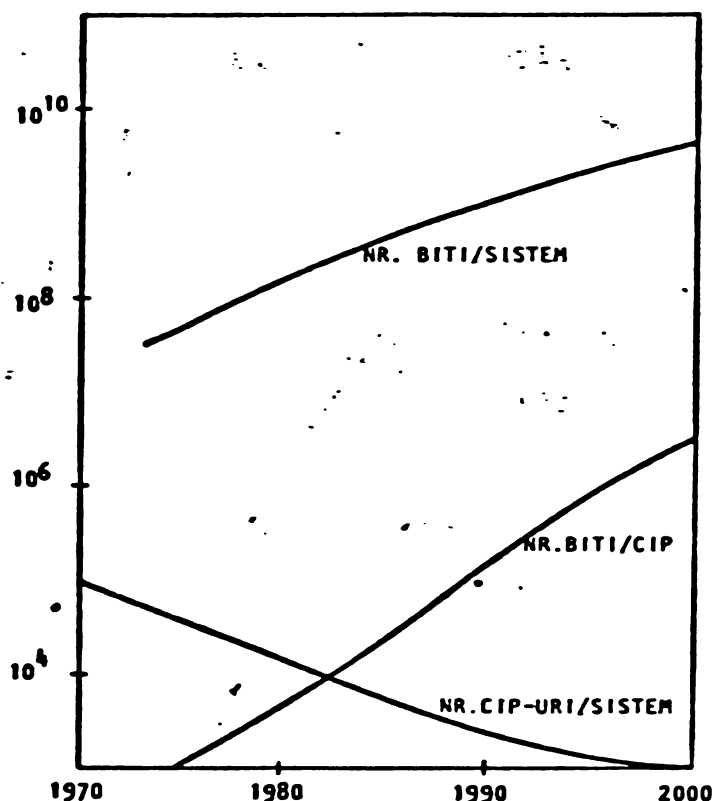


FIG. 5-2

Densități mari (zeci de mii de elemente/CIP) se realizează prin tehnologia planară a siliciului rezultînd circuite integrate în monocristale, cu suprafețe de 2,5 + 3 cm² și prin proiectarea funcționării (a organizării) elementelor active și pasive ale

circuitelor, urmărindu-se maximizarea complexității sub restricția consumului de siliciu (a suprafeței structurii de siliciu); la nivelul tehnologiilor anului 1972 [7], 43% din suprafața blocurilor de memorii se ocupă cu circuitele de memorare propriuzisă (CIP-uri), și 40% cu circuitele de legătură între CIP-uri și cu suportul CIP-urilor.

Evoluția densității și a capacităților memoriilor semiconductoare, se prezintă [20] în FIG. 5-3.



EVOLUTIA DENSITATII CIRCUITELOR DE MEMORARE IN SISTEME

FIG. 5-3

Organizarea în interiorul siliciului a tuturor circuitelor necesare memorării (în interiorul aceleiaș structuri de siliciu, cu densități în creștere, LSI → VLSI → WSI) asigură și creșteri ale fiabilității memorării, pînă la MTBF = 44.000 ore [19], prin posibilitatea realizării redundanței mărite în rețeaua celulelor de memorare și a cuprinderii în aceeași structură de siliciu a circuitelor corecției de eroare.

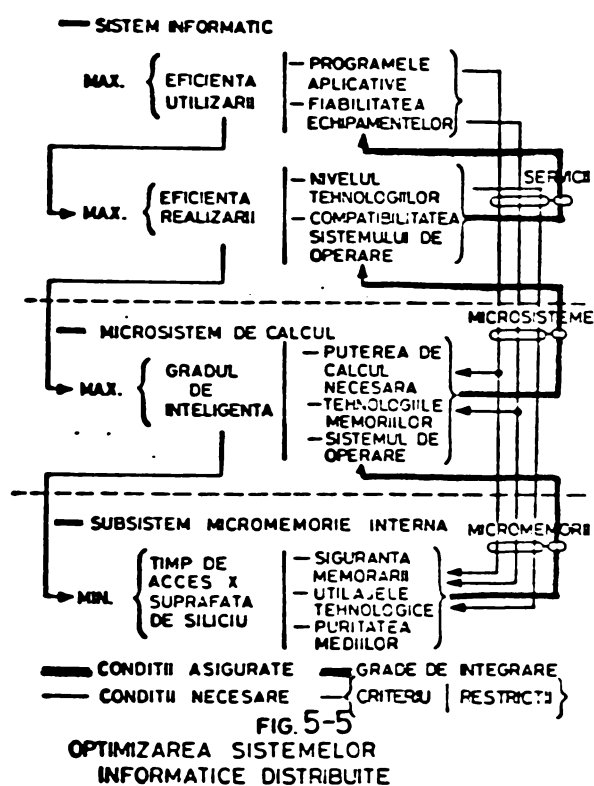
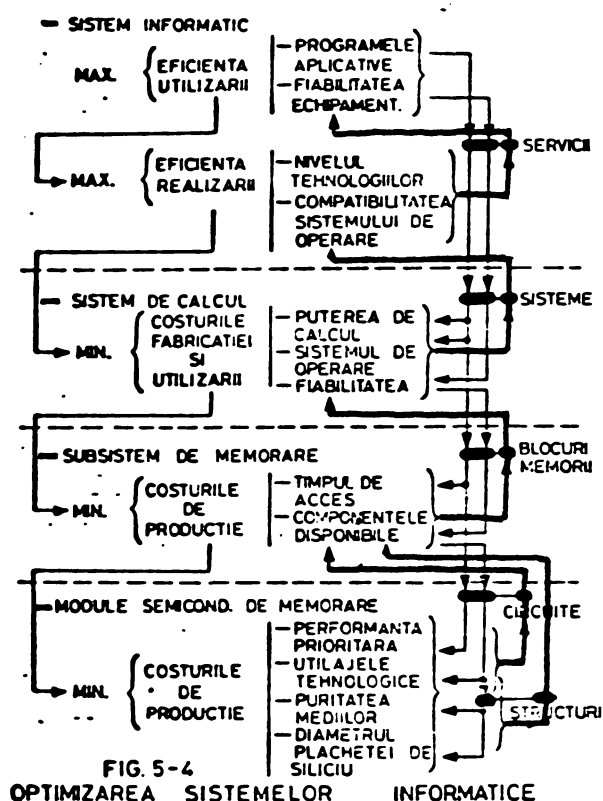
Tehnologia planară a siliciului a atins în anul 1977 nivelul de miniaturizare a elementelor constructive ale circuitelor integrate, pînă la dimensiuni $\leq 1 \mu\text{m}$ (tehnologii submiconice) [5], realizându-se saltul tehnico-economic necesar memoriilor semiconductoare de masă [6] (care vor putea înlocui discurile [1] cu capacități de memorare de pînă la 5 M).

La aserenea dimensiuni ale elementelor de circuit, se produc limitări (în prelucrarea chimică și mecanică a siliciului) și schimbări (în modelele matematice ale dispozitivelor semiconductoare și în modelele matematice ale randamentelor pe plăchetele de siliciu) cu efecte puternice pînă în politica de cooperare economică (utilajele tehnologice devin foarte greu sau foarte tîrziu transmisibile partenerilor), conturîndu-se politici de integrare maximă a tehnologiei circuitelor electronice în organizarea fabricantului de calculatoare; producătorii cu resurse mici de investiții și de cercetare, dispar din competiție.

Resursele de investiții sînt necesare pentru asigurarea utilajelor tehnologice de realizare a circuitelor integrate, iar în valori raportate la numărul de operatori, sînt de aproximativ 10 ori mai mari ca cele necesare asamblării blocurilor de memorii.

Analizînd ritmul înnoirilor tehnologice la partenerii avansați (FIG. 4-8) și costurile directe ale producției (asamblării) de blocuri de memorii semiconductoare, se poate ajunge eronat la concluzia dezvoltării unor tehnologii neintegrate - circuitele integrate fiind achiziționate de la furnizori externi, deoarece cheltuielile indirecte cauzate de embargo, de stagnarea producției și de calitatea necontrolabilă riguros a circuitelor achiziționate, pot fi cu mult mai mari decît cheltuielile directe realizate utilizînd circuite fabricate la grad maxim de integrare în organizarea și economia producătorului de memorii, sau utilizînd circuite integrate cu densități mai mici decît cele lansate pe piața externă de marii producători.

Optimizarea gradului de integrare a tehnologiei sistemelor și subsistemelor de calcul (conducerea optimizată a fabricației), se realizează prin determinările prezentate în FIG. 5-4 și FIG. 5-5, pentru macrosistemul utilizării și realizării sistemelor de calcul și pentru subsistemele acestora, rezultînd periodic un grad optim actualizat de integrare datorită restricțiilor determinate de resursele de investiții variabile în timp.



Independența (continuitatea) fabricației de blocuri de memorii și ca urmare a fabricației de calculatoare, presupune în condițiile utilizării circuitelor integrate VLSI, realizarea continuă de investiții în cercetarea și producția de circuite integrate, până la limita bugetului central de venituri și cheltuieli, al ansamblului "sistem informatic (necesitate) - sistem de calcul (utilizare) - subsistem (tehnologie de asamblare) - microsistem (tehnologie de circuite integrate)".

Autofinanțarea importurilor pentru investițiile și pentru producția calculatoarelor, este astfel condiționată de introducerea în balanța valutară a "ansamblului", și a rezultatelor acțiunilor de "dirijare" a tuturor importurilor de calculatoare ce se finanțează atât pentru unități ale MICM cât și pentru unități ale altor domenii ale economiei naționale.

*
* *

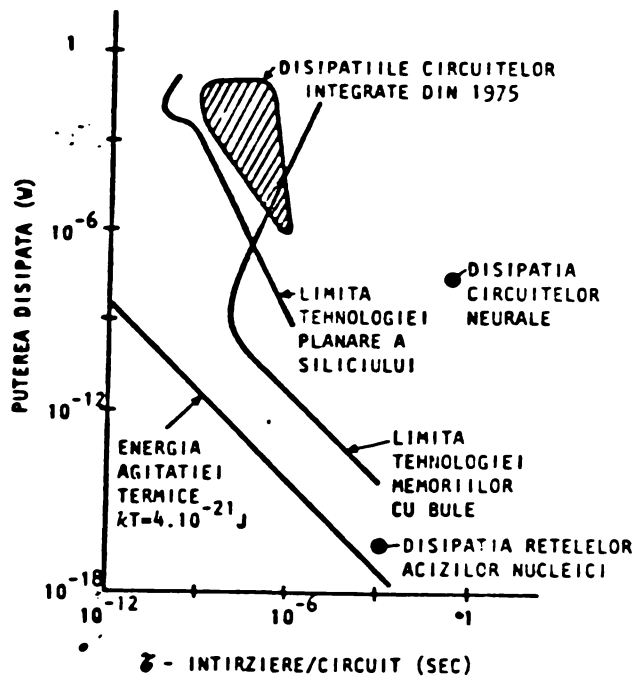
Miniaturizarea circuitelor electronice are și limitări fizice. Limitele fizice sînt studiate pe elemente electronice bistabile (celule de memorare pentru unitatea de informație - BIL-ul), limite la care fenomenele electronice din siliciu se complică prin reducerea suprafețelor dispozitivelor electronice [10], deoarece curenții nu pot fi reduși proporțional cu reducerea

suprafețelor de siliciu - densitățile de curenți cresc și modifică fenomenele disipației căldurii, ale străpunerii joncțiunilor și ale interconectării dispozitivelor integrate în siliciu.

S-a experimentat pe circuite logice cu joncțiuni Josephson [10], energia termodinamică care asigură funcționarea celui mai redus circuit logic (a circuitului cu cea mai mică disipație experimentată) și a rezultat pentru memorarea unui BIT, o energie măsurată de 10^{-18} J, care comparată cu energia necesară comutării circuitelor electronice realizate cu tehnologiile anului 1975 - de $4 \cdot 10^{-11}$ J, este de 10^7 ori mai mică; energia necesară comutării circuitelor bio-chimice din neuroni este de $3 \cdot 10^{-10}$ J și pentru comutarea elementelor de memorare bio-chimică bazate pe acizi nucleici, este de 10^{-19} J (aproape de energia necesară comutării unei sarcini egale cu un electron). Cele mai avansate experimentări din anul 1972 pe dispozitive electronice, au comutat sarcini minime de 3000 electroni [10].

Memoriile electronice pasive (cu celule de memorare magnetică) consumă energie mai mică decât cele active (realizate cu celule de memorare statică sau dinamică), deoarece se disipă energie numai când se schimbă informația memorată; suprafața unui circuit de memorare conține și dimensiunile elementelor de conectare cu mediul (pentru realizarea funcțiilor de selectare și detectare) fără de care, se poate considera ca dimensiune limită a unei celule pasive de memorare, acea realizare care să memoreze unitatea de informație într-o moleculă de material (asemănare cu rețelele acizilor nucleici). Memoriile cu bule magnetice fiind memorii de viteză redusă și cu densități superioare celor semiconductoare vor înlocui memoriile externe ale sistemelor informatice care în prezent au soluții tehnologice electrodinamice.

Comparația energiilor disipate ale circuitelor electronice, ale circuitelor magnetice și ale circuitelor neurale, cu energia termică a materiei ($kT = 4 \cdot 10^{-21}$ J) și cu energia disipată de rețelele acizilor nucleici, este prezentată în FIG. 5-6,



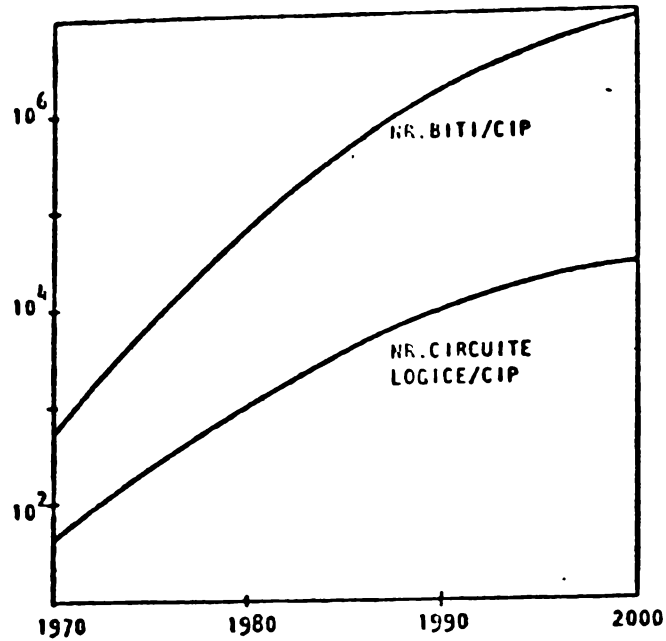
COMPARATIA ENERGIILOR DISIPATE DE CIRCUITELE INTEGRATE LOGICE

FIG. 5-6

unde τ (sec.) este timpul minim necesar măsurării energiei, determinat de legile mecanicii cuantice aplicate la procesele de comutație.

Tendința de reducere a energiei consumate este impusă de necesitatea continuă de reducere a costurilor funcționării sistemelor, iar în aplicațiile militare, de durata limitată a funcționării surselor electrice de alimentare portabilă.

Memoriile sînt considerate produse reprezentative pentru evoluția densității specifice de informație prelucrată [20], care în comparație cu densitatea circuitelor logice, prezintă o mai mare pantă a progresului densității (FIG. 5-7).



EVOLUTIILE DENSITATILOR SPECIFICE
ALE CIRCUITELOR DE MEMORARE
SI ALE CIRCUITELOR LOGICE

FIG. 5-7

In FIG. 5-8 se prezintă modul în care se realizează în prezent funcțiile de memorare [21], ca structură și funcționare.

FUNCTIA DE MEMORARE	TRANSPARENȚA LA PROGRAME IN LIMBAJ MASINA	ORGANIZARE SI CONCEPTIE
MEMORARE DE MICRO-PROGRAME	DA	FOARTE RAPIDE, DAR MAI LENTE CA MEMORIILE CACHE
MEMORARI IN PROCESOARE	NU	REGISTRE PENTRU 16 CUVINTE, FOARTE RAPIDE
MEMORARI CACHE	DA	RAPIDE SI UTILIZATE IN CALCULATOARE MARI
MEMORARE DE PROGRAME MAPATE SI SEGMENTATE	DA	MEMORII ASOCIATIVE, VITEZE CA MEMORIILE CACHE
MEMORARE PRIMARA	NU	RAPIDE SI CU VITEZA CE DEPINDE DE VITEZA PROCESORULUI
MEMORARE DE PAGINI	DA	POT FI ELECTROMECHANICE SI CCD SAU MBM
MEMORARE LOCALA DE FILE	NU	DISCURI CU CAPETE MOBILE, LENTE SI IEFTINE
MEMORARE DE ARHIVARE	DA	FOARTE LENTE, FOARTE IEFTINE

TEHNOLOGIILE SI COMPONENTELE
MEMORIILOR DIN SISTEHELE INFORMATICE

FIG. 5-8

Studiul de prognoză a dezvoltării industriei de calculatoare electronice în țările vest europene [11] afirmă că fenomenul indicator al maturității tehnologiilor, o evoluție descrescândă a ponderii valorice a memoriilor interne în valoarea unităților

centrale ale sistemelor de calcul (53,3 în anul 1980 și 52,3 în anul 1985), alături de care se indică o creștere a ponderii valorice a microprocesoarelor (15,3 în anul 1980 și 44,3 în anul 1985). Se prognozează că după anul 1985 se vor realiza calculatoare electronice într-o singură structură de siliciu, în care se integrează unitatea centrală [12] și memoria sa operativă [19] și vor avea costuri < 1000 \$.

Calculatoarele și minicalculatoarele fabricate în România (concepute în Institutul de cercetări pentru tehnică de calcul) sînt reprezentate în anul 1980 de tipurile FELIX C - 1024 [13] și FELIX M - 100 [14], în configurațiile cărora, memoriile operative au ponderi valorice de 50% și respectiv 36%.

Mobilizările eficienței economice competitive în fabricația de calculatoare electronice, orientează atenția activităților tehnice, economice și de conducere spre blocurile de memorie, care ponderează cel mai mult costurile și cursurile de revenire ale calculatoarelor livrate în țară sau la export.

Problemele tehnico-economice cele mai complexe, ridicate de reducerea costurilor de fabricație și de competitivitatea exportului la calculatoarele electronice, se deplasează în tehnologia componentelor memoriilor unde,

- creșterea vitezei de funcționare,
- creșterea densităților,
- reducerea consumului de energie,
- creșterea randamentelor și
- reducerea costurilor/BIT,

forțează rezolvarea problemelor tehnologice precizate în [15].

Optimizînd la nivelul anului 1977, cele 5 deziderate prezentate mai sus și orientînd tipurile de circuite integrate cu funcțiuni de memorie pe echipamentele unui sistem de calcul, rezultă în FIG. 5-9 tipurile principale de circuite integrate pentru memorii semiconductoare și performanțele lor de utilizare [15].

APLICATII	TIPURI DE CIRCUITE	TIMP DE ACCES (nsec)	PUTERE DISIPATA PE CIP (mW)	PRETURI 1977 (\$/bit)
SISTEME MARI	4KN-MOS dinamic	150-350	450	0,15
	16KN-MOS dinamic	200-350	500-700	0,08
SISTEME MICI CU MICROPROCESOARE	4K-16KN-MOS dinam.	150-350	450-700	0,15
	4K-11L dinamic	90	500	0,25
	4K-11L static	70-100	500	0,25
	4KN-MOS static	150-550	350-500	0,20
	1KC-MOS static	150	4	1,5
MEMORII TAMPON	256b-ECL static	10-30	600-800	2,0
	1K-TTL static	40-100	600-800	1,5
	1KN-MOS static	70	600-800	1,0
	4K-11L static	75-100	400	0,25
PERIFERICE	1KN-MOS static	150-500	300	0,3
	4KN-MOS static	150-550	350-500	0,2
	4K-11L static	90	500	0,25
	4KN-MOS dinamic	150-350	450	0,15
	16KN-MOS dinamic	200-350	500-750	0,08
	8K-EAROM	500	500	1,5
	8K EPROM	400	450	1,5
MEMORII MICI 1-5 Mb	CCD	100 μ s		0,03
	DISC	100 ms		0,01
MEMORII MARI >5Mb	MBM	10 ms		0,01
	DISC	10 ms		0,01

TIPURILE PRINCIPALE DE CIRCUITE INTEGRATE
PENTRU MEMORII SEMICONDUCTOARE

FIG. 5-9

În anul 1980 se vor fabrica memorii RAM cu densități de 64 Kb/CIP și la preț de 50 m¢/BIT (0,5 \$/1 Kb), în comparație cu memoria RAM de 1 Kb/CIP care a costat 25 \$ în anul 1973 și 16 \$ în anul 1979. Memoriile CCD vor avea densități de 1 Mb/CIP și costuri de 10 m¢/BIT, în anul 1980.

Memoriile interne cu capacități de 512 Ko se vor fabrica în anul 1982 pe plăci de dimensiuni 13,2 x 22,9 cm², cu circuite integrate de 128 Kb/CIP [21].

Memoriile externe de masă se vor putea realiza și cu circuite integrate monopolare de tip CCD, a căror elasticitate a organizării funcționării, le aduce costuri reduse la 1/2 din costurile memoriilor RAM dinamice; tehnologia acestor memorii asigură randamente mai mari cu 10-15% ca ale memoriilor RAM dinamice [15], concurând performanțele memoriilor pe discuri magnetice (timpul de acces este de 100 μ sec., față de 100 msec. la discuri).

S-au perfecționat în paralel două tipuri de tehnologii pentru circuitele integrate în siliciu, tehnologia circuitelor bipolare (TTL, ECL, STTL și IIL - care asigură timpi de acces de 5 + 100 nsec.) și tehnologia circuitelor monopolare (P-MOS, N-MOS, V-MOS, C-MOS, FA-MOS, MA-MOS - care asigură timpi de acces de

80 nsec. + 5 usec.). Caracteristicile acestor tehnologii sînt prezentate [16] în FIG. 5-10.

TEHNOLOGIA SCHOTTKY (COSTURI MARI)

- ROL DOMINANT ÎNTRE TEHNOLOGIILE CIRCUITELOR INTEGRATE LOGICE
- CONSUMA NUMAI 0,2 DIN PUTEREA CIRCUITELOR TTL SATURATE
- CIRCUITELE FUNCȚIONEAZA LA VITEZE MARI
- NECESITA SUPRAFETE MARI DE SILICIU
- PENTRU SISTEME CU MICROPROCESOARE SE ORGANIZEAZA CIRCUITE MULTICIP

TEHNOLOGIA P-MOS (COSTURI REDUSE)

- CIRCUITELE FUNCȚIONEAZA LA VITEZE MICI
- ASIGURA DENSITATI FOARTE MARI ÎN ASAMBLARE

TEHNOLOGIA N-MOS (COSTURILE CELE MAI REDUSE)

- CIRCUITE MAI RAPIDE CA CELE P-MOS
- NECESITA DIFUZII ADINCI PENTRU IZOLAREA CANALULUI
- ASIGURA DENSITATI MARI ÎN ASAMBLARE

TEHNOLOGIA C-MOS (COSTURI MAI MARI)

- PROCESE MAI COMPLEXE
- SE ÎMBUNĂTĂTEȘTE PRODUSUL VITEZA x CONSUM

TEHNOLOGIA SOS (CELE MAI MARI COSTURI)

- DISPOZITIVELE SE FORMEAZA PE SAFIR
- CAPACITATILE SE REDUC
- VITEZA SE ÎMBUNĂTĂTEȘTE

TEHNOLOGIA IIL (COSTURI MEDII)

- SE ELIMINA REZISTENȚELE DE SARCINA
- CONSUM MAI REDUS CA LA CIRCUITELE BIPOLARE
- DENSITATE MAI MARE CA LA CIRCUITELE BIPOLARE
- ASIGURA VITEZA BIPOLARELOR SI DENSITATEA MOS

**CARACTERISTICILE TEHNICE ALE
TEHNOLOGIILOR CIRCUITELOR INTEGRATE**

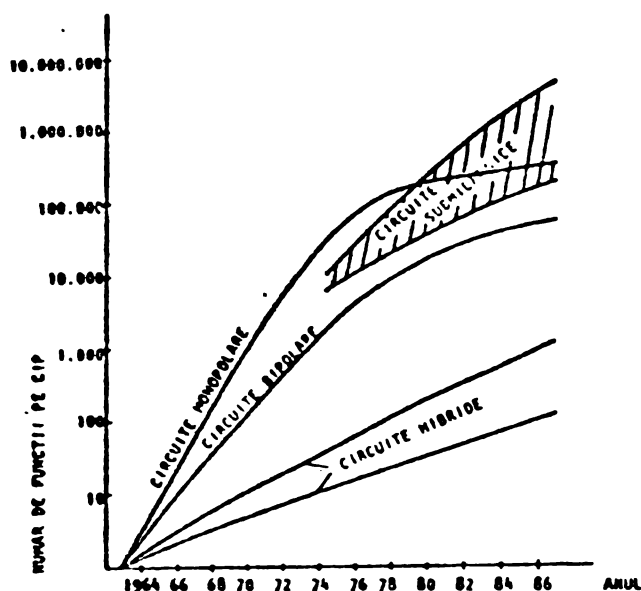
FIG. 5-10

Dezvoltarea circuitelor integrate nu se bazează pe alegerea uneia sau alteia dintre tehnologiile prezentate în FIG. 5-10, ci pe obligativitatea dezvoltării lor în paralel (în limita capacităților de concepție existente și a investițiilor posibile), deoarece produsele rezultate au orientări pe aplicații, astfel: tehnologia P-MOS asigură circuite necesare automatizărilor, prin rezistența lor la zgomote; tehnologia N-MOS asigură eficiența economică competitivă a fabricației circuitelor standard cum sînt memoriile și microprocesoarele, iar tehnologia C-MOS asigură circuitelor un consum foarte mic, necesar echipamentelor portabile.

Utilajele și facilitățile tehnologice sînt comune tuturor tehnologiilor unei generații de circuite, dar organizarea lanșurilor de procese tehnologice este necesar să specializeze utilajele pe materialele și regimurile de funcționare corespunzătoare tehnologiei alese pentru dezvoltare.

Optimizarea continuă a rezultatelor tehnico-economice în evoluția memoriilor și a microprocesoarelor, acționează consecvent pentru creșterea densității circuitelor electronice (FIG. 5-11) și

pentru creșterea randamentelor de fabricație; utilajele tehnologice necesare prelucrării și testării circuitelor, determină randamentele și în final costurile de fabricație ale circuitelor integrate, a căror evoluție se prezintă în FIG. 5-12.



EVOLUTIA DENSITATII CIRCUITELOR INTEGRATE (PE TEHNOLOGII)

FIG. 5-11

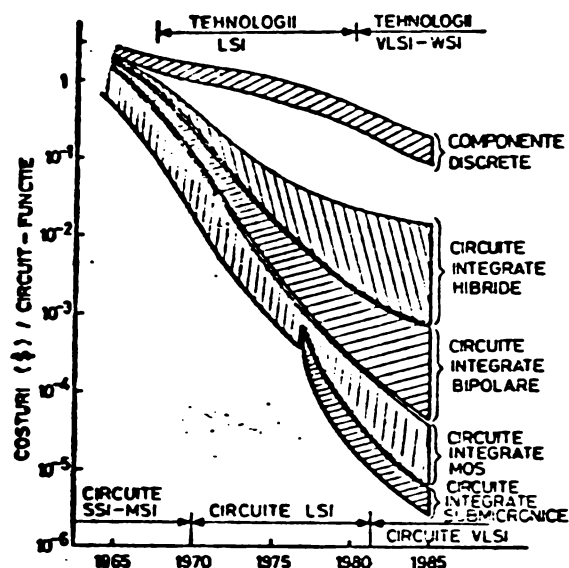


FIG. 5-12

EVOLUTIA COSTURILOR DIN FABRICATIA CIRCUITELOR INTEGRATE

Cercetările continue pentru standardizarea structurii sistemelor de calcul și a programelor informatice, progresează condiționat de progresele din tehnologiile microelectronicii. DONALD G. FINK apreciază [18] că trecutul electronicii de astăzi (care a început în anul 1904 prin inventarea diodei cu vid) este prologul maturizării industriei electronice, care a fost marcat de invențiile: 1904 - dioda cu vid; 1948 - tranzistorul; 1961 - laserul; 1971 - circuitele integrate LSI care au ca produse industriale reprezentative - memoriile și microprocesoarele.

Datorită limitărilor determinate teoretic pentru circuitele electronice integrate în siliciu, în următorii 25 de ani se presupune că electroniștii și biochimii vor lucra la înțelegerea funcționării și construcției sistemului nervos, pentru a realiza atât îmbunătățiri ale vieții cât și sisteme informatice mai complexe, mai fiabile și mai ieftine, pentru a se îmbunătăți productivitatea și inteligența artificială a forțelor de producție.

Sistemele biologice ale animalelor și ale omului prezintă realizări superioare [1] circuitelor integrate și anume: puteri disipate de 10^7 ori mai mici; dimensiuni de 10^2 ori mai mici; densități de 10^7 ori mai mari; produsul "putere consumată x întârziere", de 10^2 ori mai mic.

Sistemul nervos este construit cu alte materiale dar funcționează tot cu semnale electrice care se generează, se transmit, se captează, se prelucerează și se codifică prin funcțiuni simulabile electronic, cu operanzi care definesc și "electronica", așa cum se propune în [3] — "o definiție a electronicii ar trebui să fie mult mai cuprinzătoare, referindu-se la elaborarea și utilizarea dispozitivelor electronice, a undelor electromagnetice și a programelor de prelucrare a simbolurilor în scopul captării, prelucrării și transiterii semnalelor și informației.....".

*
* *
*

La nivelul anului 1980, când tehnologiile pregătesc generația circuitelor VLSI și apoi MSI, subsistemul memoriilor este consumatorul principal de circuite integrate și există tendințe de monolitizare și în nivelele memoriilor externe.

Optimizarea structurii sistemului de calcul se realizează prin minimizarea costurilor de utilizare a sistemului (costuri rezultate prin investiția sau prin închirierea echipamentelor de calcul), sub restricția puterii minime de calcul necesare aplicației, însoțită de restricția asigurării încărcării optime a procesorului central.

Funcția (1) cost - performanță (CP), propusă de GECSEI și LUKES [32] și (2) restricțiile specifice sistemelor de calcul interactive, sînt în forma:

$$(1) \quad C.P. = \frac{K' \cdot \sum_0^N C_i K_i}{G \cdot U_0} = \frac{\text{costuri / sec.}}{\text{număr mediu de / sec. instrucțiuni}}$$

$$(2) \quad I \cdot S \geq G \cdot U_0$$

$ES \geq n$ în care:

- K' — costul folosirii procesorului central;
- C_i — capacitatea memoriei nivelului i în mil. de octeți;
- K_i — costul folosirii memoriei nivelului i ;
- U_0 — factorul de utilizare minimă a procesorului central;
- G — viteza de execuție a instrucțiunilor în procesor;
- I — număr de instrucțiuni/cerere de prelucrare;
- n — gradul de multiprogramare.
- S — viteza cererilor de prelucrare;
- E — timpul de răspuns al sistemului.

Grupînd termenii funcțiilor de mai sus, pe elemente ale structurii sistemului informatic, rezultă că:

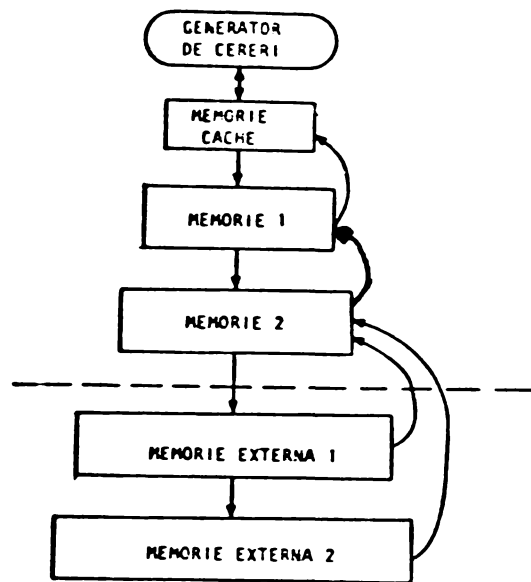
$n, \sum_0^N C_i K_i$ — reprezintă subsistemul memoriei;

G, K' — reprezintă tehnologia și concepția procesorului central;

U_0, E — reprezintă subsistemul de operare;

I, S — reprezintă programele aplicative.

Structura subsistemului de memorare se prezintă în FIG. 5-13, rezultînd locul în ierarhie al memoriei principale, al memoriei cache și al memoriei externe, care se realizează prin tehnologii diferite, rezultînd și o distribuție a costurilor specifice (costuri/octet) în funcție de tehnologia nivelului (costurile maxime se localizează la nivelul memoriei cache).



IERARHIA BLOCURILOR IN
STRUCTURA SUBSISTEMULUI
DE MEMORARE

FIG. 5-13

Utilizarea în subsistemele de memorii a circuitelor integrate cu densități foarte mari (VLSI) ce progresează cu dinamica prezentată în FIG. 5-11, mărește importanța factorilor ce reprezintă suprafața de siliciu în algoritmi performanțelor memoriilor; FIG. 5-14 confirmă creșterea în timp a suprafeței de siliciu din interiorul unui CIP cu funcții de memorie

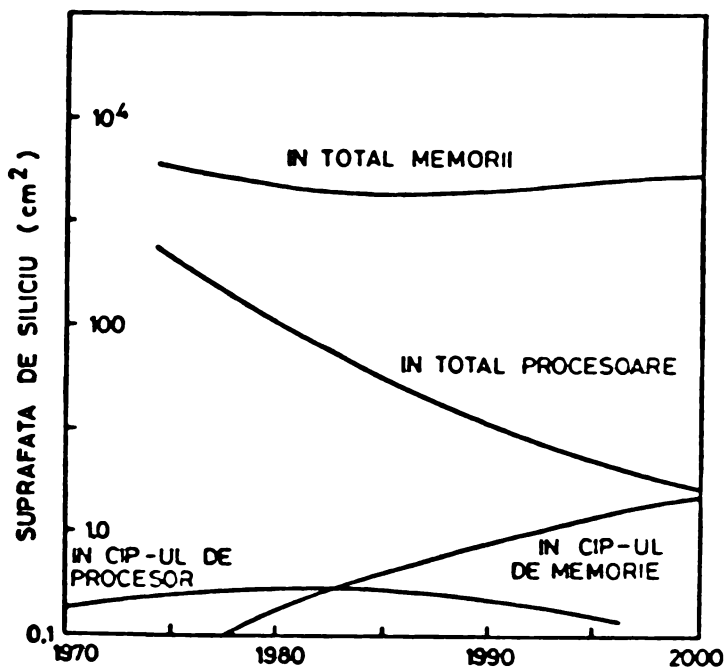


FIG. 5-14

EVOLUTIA CONSUMULUI DE SILICIU IN
MEMORIILE SI PROCESOARELE SISTE-
MELOR DE CALCUL

și constanța în timp îndelungat a consumului total de siliciu în blocurile de memorie ale calculatoarelor electronice.

Expresia matematică pe care o prezintă R. W. KEYES pentru sistemele de calcul cu circuite VLSI, este;

$$S_M = t_I (h \cdot n_L + n_C) \quad \text{în care,}$$

$$t_I = k_L \cdot t_p + k_M \cdot r \cdot T_M \quad \text{— este timpul de executare a instrucțiunilor;}$$

n_n — numărul de CIP-uri care ponderează costurile sistemului;

n_C — numărul de CIP-uri din memoria cache;

n_L — numărul de CIP-uri din circuitele logice ale procesorului;

h — factor de creștere a costurilor procesorului, datorită blocului de conducere a memorării;

t_p — timpul echivalent al întârzierii sennalelor în circuitele logice și în conexiunile dintre ele;

$$r = \frac{K_C}{n_C \cdot N_C} \quad \text{— funcția, întreruperilor de pagini la nivelul memoriei cache;}$$

N_C — densitatea CIP-urilor din memoria cache;

k_L — numărul de secvențe logice pe instrucțiune;

k_M — numărul de apeluri la memorie pe instrucțiune;

$$T_M = k_M \cdot C_M \cdot p^{-1} \cdot A^{1/2} \quad \text{— timpul de acces al memoriei principale;}$$

C_M — numărul de CIP-uri din memoria principală;

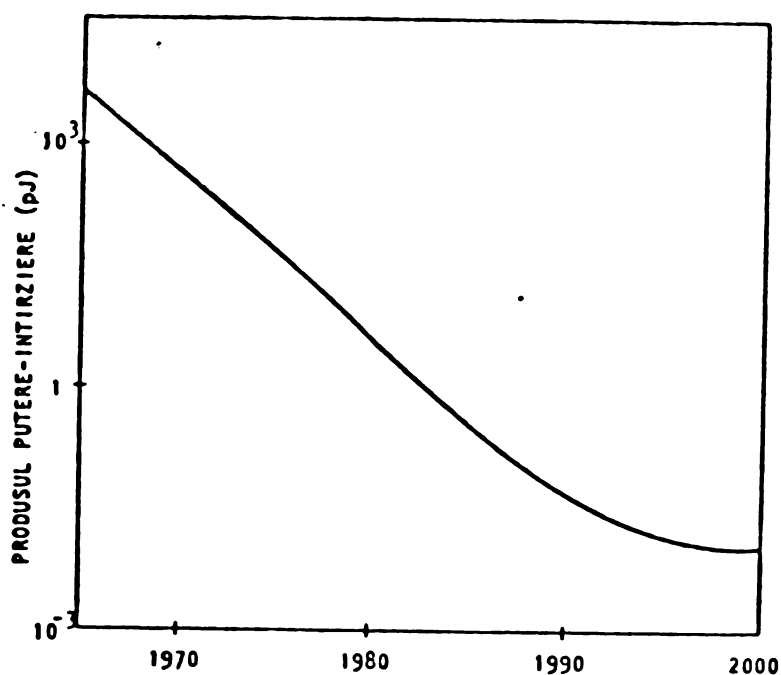
p — puterea consumată/CIP;

A — suprafața siliciului din CIP-ul de memorie;

$k_L, k_C,$ — constante

Reducerea timpului de prelucrare a informațiilor sau creșterea vitezei de prelucrare, conduce la creșterea consumului de energie electrică și la perfecționări ale tehnologiei de asamblare a circuitelor (îmbunătățiri ale disipației căldurii corespunzătoare puterii crescute de prelucrare și reduceri ale costurilor fabricației la nivel competitiv)

Indicatorul tehnologiei de asamblare, este produsul: putere (p) x întârziere pe circuit logic (t_c) = energia disipată (J)/circuit, a cărei evoluție se prezintă în FIG. 5-15; la aceasta se



EVOLUTIA PRODUSULUI
PUTERE X ÎNTÂRZIERE

FIG. 5-15

însușează și energia consumată în firele de interconexiuni, care este proporțională cu lungimea acestor fire (l_{medie}).

Țnând seama de energia totală devine [20] :

$$U = p \cdot t + \beta \cdot l_{medie} \quad \text{în care,}$$

$$l_{medie} = 0,3 N^{\frac{1}{3}}$$

N — este densitatea de circuite într-un cip;

β — este o constantă = 0,325

Întârzierea totală dată de tehnologia asamblării (t_p) este suma întârzierii circuitelor integrate cu întârzierea conexiunilor dintre CIP-uri, rezultînd relația:

$$t_p = \frac{U}{P} + \frac{z}{C_1} \left[\left(\frac{N \cdot p + P_D}{Q} \right)^{1/2} + a \right] \quad \text{în care:}$$

- z — lungimea conexiunilor, măsurată în unități de distanță medie între CIP-urile utilizate în sistem;
- C_1 — factor de atenuare a propagării undelor electromagnetice în conexiuni;
- P_D — puterea disipată de circuitele care comandă liniile de conexiuni;
- Q — căldura disipată de CIP-uri, montate pe plăci cu densitatea maximă;
- a — constantă

Analizînd natura termenilor din expresiile t_I , T_M și t_p , care reprezintă atât costurile cît și timpul de răspuns, rezultă că majoritatea sînt de natură tehnologică, astfel: '

- N, z, P_D, Q, n_L — reprezintă tehnologia procesorului;
- n_C, N_C, A — reprezintă tehnologia memoriei operative;
- k_L, k_M, h, K_C, K_M — reprezintă politica prelucrării informațiilor în sistem, avînd un aport important în algoritmul costurilor sistemelor de calcul.

Concluzii

1. Sistemele de calcul interactive orientate pe aplicații, se optimizează prin minimizarea costurilor de utilizare și de fabricație sub restricțiile puterii de calcul necesară aplicației, a subsistemului de operare necesar domeniului aplicației și a fiabilității impuse de aplicație.

Minimizarea costurilor sistemelor de calcul interactive, se realizează prin optimizarea subsistemelor de memorare, și prin minimizarea costurilor producției de memorii, sub restricția timpului de acces corespunzător timpului de răspuns al sistemului informatic și sub restricția tehnico-economică a componentelor disponibile.

Optimizarea utilizării și fabricării sistemelor de calcul pentru prelucrări în loturi, și a celor pentru prelucrări cu acces multiplu se realizează prin minimizarea timpului de acces al subsistemului de memorare, sub restricția costurilor de prelucrare convenite cu fiecare utilizator.

Minimizarea costurilor producției de memorii semiconductoare, se realizează prin optimizarea fabricației circuitelor integrate pentru memorii (minimizarea costurilor producției de circuite integrate, sub restricțiile: performanța prioritară, performanțele utilajelor tehnologice, diametrul monocristalului de siliciu și puritatea materialelor și a mediilor tehnologice).

Optimizarea ansamblului structural "sistem informatic (necesitate) — sistem de calcul (utilizare) — subsistem (tehnologie de asamblare) — microsistem (tehnologie de circuite)", se realizează prin optimizările ierarhizate prezentate la punctele 1, 2, 4, ale căror rezultate tehnico-economice devin în sens invers, restricții pentru optimizarea macrosistemelor "utilizare - realizare", (maximizarea eficienței "realizării și a utilizării" sistemelor de calcul), rezultând gradul optim de integrare a ansamblului structural al serviciilor și producției calculatoarelor, din comparația pe fiecare nivel a condițiilor necesare cu cele asigurate.

CAP. 6

OPTIMIZAREA STRUCTURII SUBSISTEMELOR DE MEMORARE

In condițiile tehnologice ale perioadei 1980 - 1990, se propune ca optimizarea subsistemului de memorie să se realizeze pe criteriul minimizării costurilor memorării, sub restricțiile: timpului de acces corespunzător timpului de răspuns al sistemului și a obținabilității tehnologiilor competitive ale circuitelor blocurilor de memorie.

Considerînd subsistemul de memorare structurat cu aceiași factori și relații care influențează și structura sistemului de calcul (FIG. 2-1) și luînd în considerare:

- concluziile capitolului 3 (obiectivul politicii dezvoltării memoriilor, este realizarea subsistemelor de memorare ierarhizate, cu procesoare proprii pentru interpretarea cererilor de memorie, pentru conducerea translațiilor și pentru controlul fiabilității memorării);
 - concluziile capitolului 4 (progresul tehnologic al partenerilor avansați, impune folosirea circuitelor integrate cu densități în creștere, rezultate din competiția tehnico-economică a furnizorilor avansați, la care este obligatorie racordarea dezvoltării producției proprii de circuite integrate pentru memorii, cu un decalaj tehnologic limitat la a nu depăși anul 1980 cu fabricația CIP-ului MOS-RAM de 4 Kb și de a nu depăși anul 1985 cu fabricația CIP-ului MOS-RAM de 16 Kb);
 - concluziile capitolului 5 (optimizarea structurii sistemelor de calcul interactive, se realizează prin minimizarea costurilor de utilizare, sub restricția puterii de calcul necesară aplicației și a timpului maxim de răspuns al sistemului, optimizare în care, costurile memoriei și timpul de acces al memoriei au roluri preponderente)
- În acest capitol se prezintă studii ale factorilor tehnologici (FIG. 2-1) ai "eficienței realizării" subsistemelor de memorare (conducerea și structura) destinate sistemelor de calcul din generațiile perioadei 1980 - 1990.

Considerăm structura subsistemelor de memorare din FIG. 5-13, pentru care rezultă din sarcina de prelucrare un șir de cereri de memorie, generat de următorul șir de pagini ale programului de calcul:

$$R = r(1) \cdot r(2) \cdot \dots \cdot r(k) \cdot \dots \cdot r(K)$$

În care, timpii 1, 2, ..., K marchează scara timpului virtual al programului, iar adresele paginilor sînt marcate prin prefixe ale adreselor secvențelor logice ale programului, care constituie pagina de program de calcul.

Capacitatea memoriei interne permițând memorarea unui "set rezident" de numai x pagini, dacă în momentul real t există o cerere de memorie din pagina $r(k)$ și aceasta nu a fost cuprinsă în setul rezident, apare "întreruperea de pagini" pentru a crea loc paginii $r(k)$ în memoria internă. Fiecare întrerupere de pagini creează un nou conținut pentru setul rezident, rezultând secvența de seturi rezidente $Z(1) Z(2) \dots Z(k) \dots Z(K)$, în care setul $Z(k)$ conține $z(k)$ pagini în relația $z(k) \leq x$ pentru $k = 1, 2 \dots K$, în cazul alocării dinamice a memoriei interne.

În cazul prelucrării mai multor programe $P_1, P_2, \dots P_i, \dots P_n$, setul rezident al unui program devine o funcție de timp $Z_i(t)$ și conține un număr de pagini $z_i(t)$, a căror sumă va fi memorată în memoria internă

$$z_1(t) + \dots + z_i(t) + \dots + z_n(t) \leq M$$

$$\text{sau } R(t) = M - \sum_{i=1}^n z_i(t) \text{ în care,}$$

$R(t)$ — rezerva de memorie

Relația între două seturi rezidente care se succed la fiecare întrerupere de pagini (t fiind pe scara timpului real, momentul cererii paginii $r(k)$ necuprinsă în setul rezident, iar t_k — momentul constituirii setului rezident $Z(k)$) este următoarea:

$$Z(t) = Z(t_{k-1}) + r(k-p)$$

$$Z(t_k) = Z(t_{k-1}) + r(k) - r(k-p)$$

În care, $r(k-p)$ este pagina extrasă din setul rezident, $t_k > t \geq t_{k-1}$ și p este parametrul politicii de conducere a memorării.

Conducerea memorării (extragerea și introducerea după un anumit algoritmul, a paginilor prelucrate și respectiv cerute de programul de calcul) se rezolvă pe baza "politicii de memorare" adoptată pentru tipul sistemului de calcul (al cărui timp de răspuns se corelează cu dinamica informațiilor prelucrate)

realizându-se diferite conduceri automate ale memorării [32], care în funcție de politica aleasă prezintă viteze diferite ale întreruperilor de pagini.

În cazul sistemelor de calcul interactive și multiprogramate, se recomandă adoptarea politicii alocării dinamice a memoriei interne, care asigură utilizarea maximă a procesorului central și corespunzător, un timp minim de răspuns al sistemului informatic, după formula lui LITTLE:

$$\text{Timpul de răspuns} = n \cdot \frac{T_0}{U_0} \quad \text{în care,}$$

T_0 — numărul cererilor de procesare din programul de calcul;

U_0 — utilizarea procesorului (încărcarea cu sarcini)

n — numărul de programe prelucrate (gradul de multiprogramare) care în cazul alocării dinamice a memoriei interne, este o funcție de timp $n(t)$.

Gradul de multiprogramare optim se stabilește prin menținerea automată a încărcării procesorului (U_0) sub limita de "tăiere a procesorului".

$$n(t) \leq k n_0$$

$$n_0 = \frac{1}{x_0} \quad \text{în care} \quad n_0 = n_0(t)$$

În cazul memorării multiprogramate dinamic. În aceste cazuri se realizează o urmărire automată a încărcării optime a procesorului central, prin măsurarea continuă a "setului rezident în lucru"

Conducerea automată a memorării multiprogramate, presupune introducerea unui bloc suplimentar în structura memoriei interne care suplimentează costurile prelucrării. Costurile suplimentare medii pe cerere de memorie, determinate de optimizarea încărcării procesorului, rezultă după C. K. CHOW, că sînt direct proporționale cu numărul de întreruperi de pagini pe cerere de memorie.

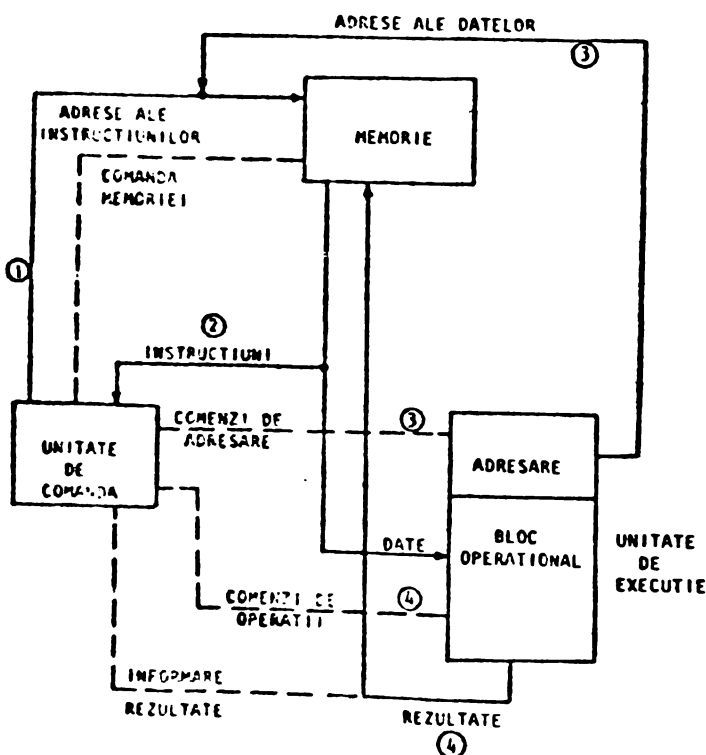
$$CSM = k \cdot N_{\text{intr.}} = k \cdot F_0 \frac{C_n^{-\frac{\alpha}{n}} - C_n^{-\alpha}}{1 - C_n^{-\frac{\alpha}{n}}}$$

în care, F_0 — rezultă din forma variației întreruperilor de pagini cu capacitatea memoriei ($F = F_0 C_n^{-\alpha}$), C_n — capacitatea memoriei interne și n — gradul de multiprogramare.

Urmărind același obiectiv, al reducerii timpului de răspuns al sistemelor informatice, în structura de hard a calculatoarelor moderne s-a introdus o memorie de microprograme, pentru creșterea vitezei operațiilor de conducere a prelucrării.

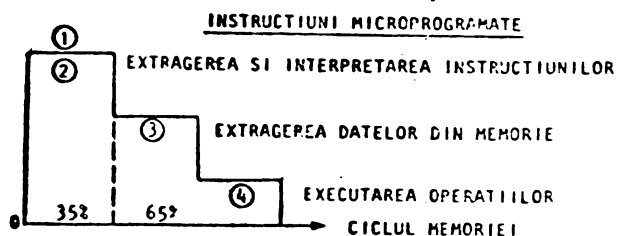
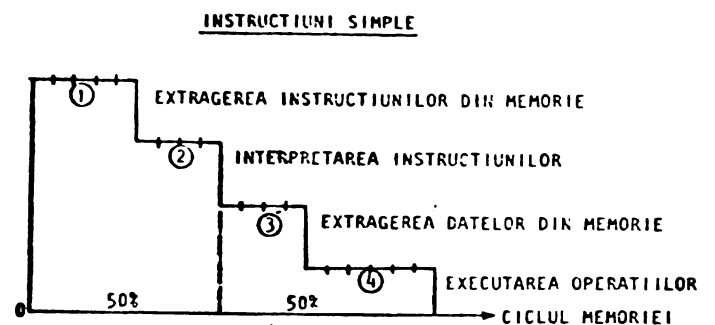
Reducerea diferenței de viteză între circuitele logice ale calculatoarelor și circuitele memoriilor operative, datorită realizării memoriilor semiconductoare de viteză mare (prin tehnologia bipolară a siliciului) a asigurat apariția generației a treia de calculatoare microprogramate [23], al căror ciclu intern de funcționare suportă și timpul redus de acces al memoriei interne în care se memorează microinstrucțiunile programului de conducere a funcționării calculatorului.

Organizarea conducerii calculatoarelor, prezentată în FIG. 6-1 și secvențele fazelor în care se execută instrucțiunile de conducere a utilizării resurselor calculatoarelor (FIG. 6-2),



ORGANIZAREA PRELUCRĂRII INFORMAȚIILOR
ÎN CALCULATORILE UNIVERSALE

FIG. 6-1



SECVENȚELE EXECUTĂRII INSTRUCTIUNILOR
ÎN TIMPUL UNUI CICLU AL MEMORIEI

FIG. 6-2

reflectă modul în care memoria internă a calculatoarelor microprogramate, preia în spațiu și în timp conducerea operațiilor logice din calculatoarele universale.

Microprogramarea dinamică a conducerii resurselor unui calculator asigură funcționări universale (compatibilități între calculatoare cu arhitecturi diferite, prin microprograme de interpretare a două sau mai multor seturi de instrucțiuni) și utilizări universale (compatibilități rapide între limbajele de programare de nivel înalt ale utilizatorilor și limbajul direct executabil al calculatorului din dotare) așa cum s-a conceput FIG. 6-3

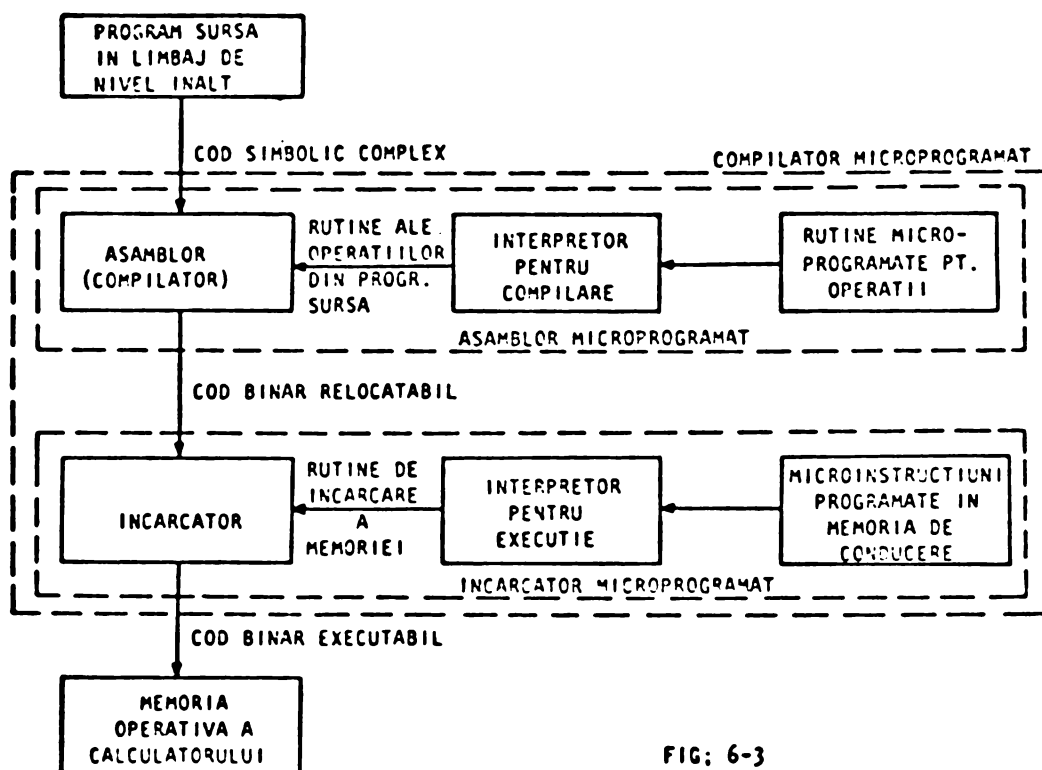


FIG: 6-3

Rezultă îmbunătățiri ale vitezei de calcul prin folosirea memoriei semiconductoare de microprograme și îmbunătățiri ale gradului de universalitate, prin folosirea memoriilor semiconductoare fixe pentru programele standardizate de operații de prelucrare sau de operații de conducere din calculator.

Îmbunătățirile performanțelor sistemelor de calcul universale, prin perfecționări în subsistemul de memorare, urmăresc obiectivul unei optimizări prin minimizarea timpului de răspuns al sistemului sub restricția prețurilor de producție ale sistemelor, care se transformă în optimizarea subsistemului de memorare prin minimizarea timpului de acces la memorie, sub restricția costurilor maxim admise.

O aplicație care orientează direct cercetarea de optimizare a sistemelor de calcul spre analizarea subsistemului de memorare,

este "baza de date".

Funcția principală a întregului sistem informatic este "o memorare" cu procese specifice de prelucrare a datelor, cum sînt: introducerea de date, regăsirea datelor, actualizarea datelor și ștergerea datelor, procese însoțite sau chiar confundate cu funcția de adresare la memorie.

Atît din unghiul de vedere al utilizatorului cît și din cel al constructorului bazelor de date, sistemul informatic se prezintă ca o memorie cu facilități de prelucrare, ale cărei caracteristici principale sînt costul memorării datelor unui beneficiar corelat cu timpul de acces al beneficiarului la datele sale.

Sub limitări de costuri diferite, corespunzătoare mai multor categorii de beneficiari, memoria de date se optimizează prin ierarhizare, atît ca arhitectură (văzută de beneficiari prin timpi de acces minimizați sub restricția costurilor convenite), ca structură în hard (realizată prin o adresare ierarhizată), cît și ca realizare (o ierarhie de blocuri de memorie, realizate prin tehnologii diferite — deci cu costuri diferite).

Unitățile de flux informatic generate pentru memorare sau căutate în baza de date, de un utilizator, sînt filele de date care se împart în pagini de date și acestea la rîndul lor se împart în articole de date; articolele au atașate coduri și adrese particulare la care se asigură un acces protejat și optimizat.

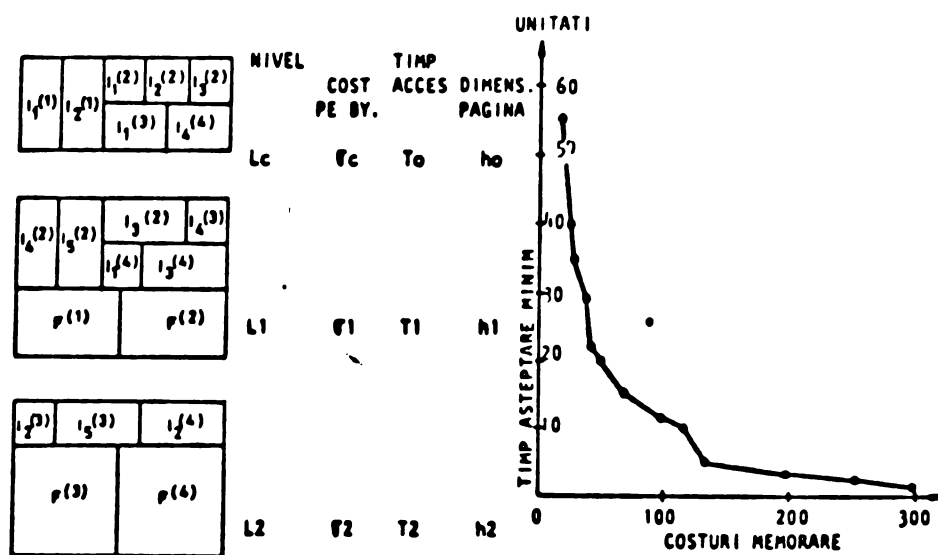
Aceste sisteme informatice fiind sisteme cu memorie ierarhizată (cu capacități, timpi de acces și costuri/unitate de memorie - octetul, specifice nivelului din ierarhia blocurilor de memorie), prezintă timpi diferiți de răspuns la o chemare de date, în funcție, de locul unde este amplasată fila de date căutată.

Deoarece întreținerea datelor (actualizarea, ștergerea, regăsirea și introducerea) dintr-o "bază de date" se face mai frecvent numai la unele articole de date din fila de date a unui beneficiar, se selectează mai rapid un indice care ocupă un volum de memorie mai mic, care la aceleași costuri poate fi amplasat într-un nivel de memorie cu acces mai rapid, decît să se baleieze toate adresele

tuturor filelor de date.

Indexarea informațiilor din baza (memoria) de date, ocupă cel puțin 10% din capacitatea totală de memorare; o indexare secundară (suplimentară) a articolelor de date, astfel încât să se poată selecta chiar unitatea spațială de informație (octetul) care se modifică frecvent prin întreținere, devine o problemă economică de optimizat.

În FIG. 6-4 se prezintă relația dintre timpul minim de răspuns (așteptare) și costul memorării datelor într-o memorie cu 3 nivele tehnologice [27], în care nivelul L_0 este al memoriei interne, nivelul L_1 este al memoriei cu acces direct (discul de masă) și nivelul L_2 este al memoriei pentru filele de date mai puțin frecventate (benzile magnetice).



RELATIA ÎNTRE COSTURILE MEMORĂRII ȘI TIMPUL MINIM DE RĂSPUNS

FIG. 6-4

Optimizarea memorării datelor se realizează prin minimizarea timpului de acces T_{acc} sub restricția costului total admis C_3 al memorării (memorarea datelor și a indexurilor)

Indexarea secundară propusă de YUE și WONG în [27] pentru câmpul de elemente $A_j^{(i)}$ atribuit filei de date $F^{(i)}$, este exprimată prin submulțimea de perechi:

$$I_j^{(i)} = \left\{ \left(\varphi_j(a), \phi(a) \right) \mid a \in F^{(i)} \right\} \text{ în care}$$

$F^{(i)}$ este domeniul filei de date definit de colecția de articole de date $\{a = (a_1, a_2, \dots, a_j, \dots, a_{t^{(i)}})\}$ în care $1 \leq j \leq t^{(i)}$ și $t^{(i)}$ este lungimea articolului (în Nr de octeți);

$\mathcal{P}_j(a)$ este funcția unităților spațiale de date, definită pe domeniul filei $F^{(i)}$ cu valori în câmpul $A_j^{(i)}$, deci $\mathcal{P}_j(a) = a_j$;

$\mathcal{A}(a)$ este câmpul de adrese fizice din memorie.

Prin funcția $I_j^{(i)}$ se indexează fiecare pereche: [adresa articolului de date] și [valoarea datelor din fiecare octet al articolului de date]; se indexează astfel fiecare unitate spațială de informație prin asociere cu articolul, pagina și fila de date a utilizatorului.

Timpul de acces rezultă de forma $T_{acc} = H - K$, care se minimizează prin diferența $H - \max K$, în care:

$$\begin{aligned}
 H = & \sum_{i,j} f^{(i)} \cdot R^{(i)} \cdot R_j^{(i)} \cdot \left\{ A^{(i)} \cdot \frac{T_1 \cdot N^{(i)} \cdot l^{(i)}}{h_1} + B^{(i)} \cdot \frac{T_2 \cdot N^{(i)} \cdot l^{(i)}}{h_2} \right\} + \\
 & + \sum_{i,j} f^{(i)} \left\{ U^{(i)} \sum_k U_{jk}^{(i)} \cdot D^{(i)} \cdot D_j^{(i)} \right\} \times \left\{ A^{(i)} \cdot \frac{T_1 \cdot N^{(i)} \cdot l^{(i)}}{h_1} + B^{(i)} \cdot \frac{T_2 \cdot N^{(i)} \cdot l^{(i)}}{h_2} + \right. \\
 & + A^{(i)} \cdot T_1 \cdot b \left(q_1^{(i)} \cdot N^{(i)} \cdot \frac{h_1}{l^{(i)}} \cdot N^{(i)} \right) + B^{(i)} \cdot T_2 \cdot b \left(q_j^{(i)} \cdot N^{(i)} \cdot \frac{h_2}{l^{(i)}} \cdot N^{(i)} \right) \left. \right\} + \\
 & + \sum_i f^{(i)} \cdot I^{(i)} \left\{ A^{(i)} \cdot T_1 \cdot 2 + B^{(i)} \cdot T_2 \cdot 2 \right\} \quad \text{în care,}
 \end{aligned}$$

R, U, D, I — probabilitățile comenzilor de întreținere a datelor memorate (actualizare, ștergere, regăsire, introducere)

T_1, T_2 — timpii de acces la memoriile nivelelor L_1 și L_2 , fără indexare;

q, N — probabilitățile de modificare a valorilor în articolele de date, sub comenzile R, U, D, I ;

- $A^{(i)}, B^{(i)}$ — variabile binare de existență a filelor de date în nivelele L_1 și L_2 ;
- h_1, h_2 — capacitățile în octeți, ale memoriilor nivelelor L_1 și L_2 ;
- $l^{(i)}$ — numărul de octeți pe articol de date.

$$K = \sum_{ij} \left(X_j^{(i)} \cdot K_{j0}^{(i)} + Y_j^{(i)} \cdot K_{j1}^{(i)} + Z_j^{(i)} \cdot K_{j2}^{(i)} \right) \text{ în care,}$$

- $K_{j\alpha}^{(i)}$ — factori de apartenență statistică la fila de date $F^{(i)}$, a indexurilor din nivelele L_0, L_1, L_2 ;

- $X_j^{(i)}, Y_j^{(i)}, Z_j^{(i)}$ — variabile statistice binare ale indexurilor $I_j^{(i)}$ ($X + Y + Z = 1$ când indexul există și $= 0$ când nu există).

Costul total al memorării este exprimat astfel:

$$C_t = \sum_{i=1}^n N^{(i)} l^{(i)} \left(A^{(i)} \sigma_1 + B^{(i)} \sigma_2 \right) + \sum_{i=1}^n \sum_{j=1}^{t^{(i)}} N_j^{(i)} l_j^{(i)} \left(X_j^{(i)} \sigma_0 + Y_j^{(i)} \sigma_1 + Z_j^{(i)} \sigma_2 \right)$$

în care, termenul întâi reprezintă costurile memorării datelor și al doilea — costurile memorării indexurilor, și conțin următoarele notații:

- $\sigma_0, \sigma_1, \sigma_2$ — costurile unității spațiale de informație (octetul), pentru cele trei nivele ale memoriei.

Optimizarea se asigură prin minimizarea timpului de așteptare (de răspuns) la comenzile de întreținerea datelor în sistemul de memorare și se determină sub restricția parametrică $C_t \leq C_a$ în care C_a este o sumă de valori rezultată din expresia:

$$C_a = T_{acc} + \frac{C_t}{\lambda}$$

λ — este o mărime ce reprezintă costul suplimentar necesar și disponibil, pentru fiecare unitate de timp de răspuns posibil a fi redusă prin indexare.

Maximul expresiei termenului K conține mărimea λ astfel:

$$K_{\max} = \sum_{ij} x_j^{(i)} \left(K_{j0}^{(i)} - \frac{1}{\lambda} N^{(i)} \cdot \ell_j^{(i)} \cdot \sigma_0 \right) + \gamma_1 \left(K_{j1}^{(i)} - \frac{1}{\lambda} N^{(i)} \cdot \ell_j^{(i)} \cdot \sigma_1 \right) + \\ \cdot z_j \left(K_{j2}^{(i)} - \frac{1}{\lambda} N^{(i)} \cdot \ell_j^{(i)} \cdot \sigma_2 \right)$$

În care se observă dependența costurilor totale și a costurilor indexării, de nivelul memoriei în care se amplasează informația de indexare (cea mai scumpă memorie fiind în nivelul L_0 — memoria internă a calculatorului).

Politica de conducere a memorării în bazele de date cu indexare auxiliară, se realizează prin alegerea uneia din variantele de memorare (determinată de parametrul λ) care satisface condiția $C_t \leq C_a$ corespunzătoare beneficiarului.

Factorii T_0, T_1, T_2 (timpii de acces), h_0, h_1, h_2 (capacitățile) și $\sigma_0, \sigma_1, \sigma_2$ (costurile) caracterizează tehnologiile blocurilor de memorie folosite într-un sistem de calcul, care se optimizează la rîndul lor, pe criterii și restricții studiate în continuare.

Structurile de hard ierarhizate au fost studiate de C. K. CHOW în [31] pentru sisteme de calcul cu prelucrare în loturi a programelor de calcul, la care criteriul de optimizare este timpul de răspuns minim al sistemului, sub restricția costurilor realizate de competitori.

În condițiile perioadei 1980 - 1990, cînd introducerea circuitelor integrate VLSI în structura de hard a memoriei, asigură performanțe tehnico-economice crescute sistemelor de calcul cu minicalculatoare și acestea pot deveni sisteme interactive competitive cu sistemele centralizate (capacitatea memoriei și viteza de executare a operațiilor devin comparabile cu ale sistemelor cu calculatoare medii - mari), eficiența maximă în

utilizarea calculatoarelor electronice se realizează cu sisteme de calcul cu structuri orientate pe aplicații.

Automatizarea conducerii unor procese industriale, financiare sau administrative, va fi domeniul de aplicare a sistemelor informatice interactive bazate pe terminale distribuite.

Studiind structurile subsistemelor de memorare destinate sistemelor informatice interactive care vor utiliza circuite integrate VLSI și în condițiile industriilor aflate în decalaje tehnologice față de producătorii avansați de calculatoare electronice, optimizarea realizării în asemenea condiții a sistemelor și subsistemelor informatice, conduce la necesitatea dezvoltării noțiunii de "putere de memorare" utilizată de C. K. CHOW în [31] și folosirea la sistemele interactive orientate pe aplicații, a noțiunii de "inteligenta memorării", reprezentată prin funcția de succes în găsirea în memorie a unor date (sau succes în plasarea în memorie a unor date) și care se maximizează sub restricția timpului maxim de răspuns admis al sistemului informatic pentru o aplicație dată.

Algoritmul "inteligentei maxime a memorării" în sistemele informatice interactive orientate pe aplicații, este sistemul de ecuații care corespunde optimizării subsistemului de memorare prin minimizarea costurilor de realizare, sub restricția timpului de acces corespunzător timpului de răspuns al sistemului informatic interactiv și sub restricția obținabilității tehnologiilor circuitelor blocurilor memoriei

În FIG. 6-5 se prezintă relațiile calitative dintre tehnologiile memoriilor și probabilitatea găsirii în memorie a informațiilor, pentru a rezulta că optimizarea subsistemului de memorare se realizează prin ierarhizarea tehnologiilor disponibile (prin organizarea blocurilor de memorie, corespunzătoare dinamicii fluxului informațional de memorat)

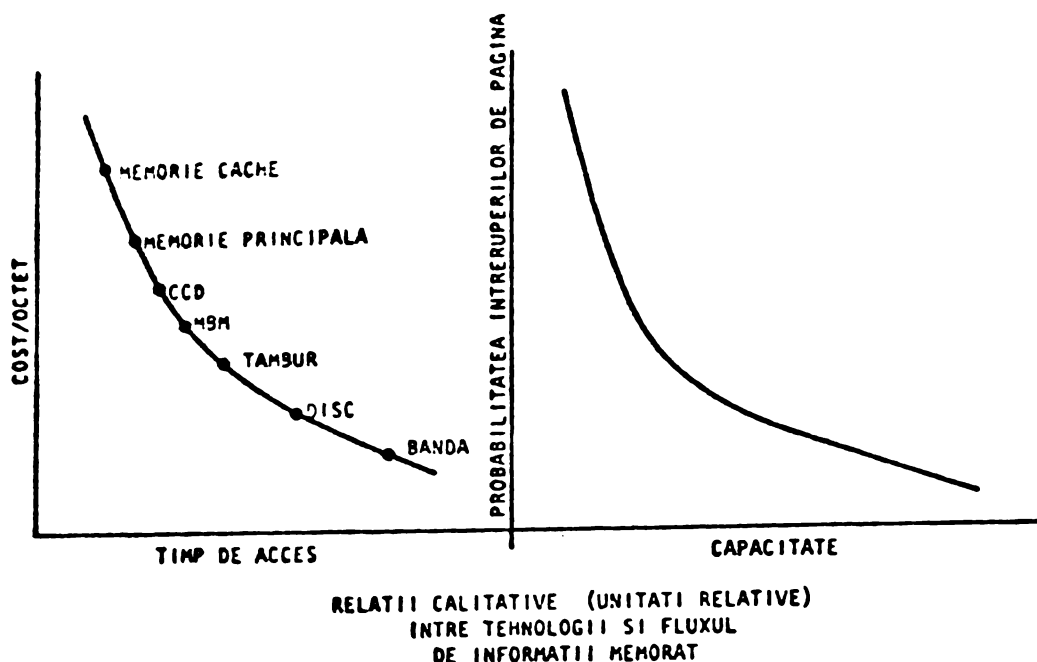


FIG. 6-5

Organizarea subsistemelor de memorare pornește de la realizările actuale de sisteme de calcul, în care memorarea are condițiile de realizare prezentate în FIG. 6-6, în care ierarhia blocurilor de memorie prezintă o discontinuitate

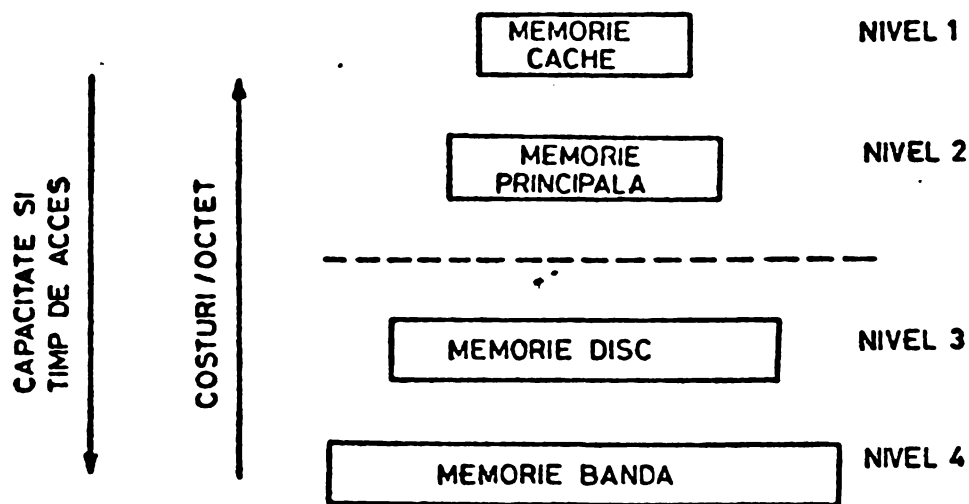


FIG. 6-6
DISTRIBUTIA TEHNOLOGIILOR
MEMORIILOR IN IERARHIA SUBSISTEMULUI
DE MEMORARE

a variației costurilor și a timpilor de acces (între blocurile memoriei interne și cele ale memoriei externe).

Considerînd subsistemul de memorare liniar ierarhizat (blocurile sînt conectate la procesor în cascadă), are axiomatic relații de dependență directă între nivelul cel mai înalt din ierarhie, valoarea cea mai mare a costurilor specifice, valoarea cea mai mică a timpului de acces și dimensiunea cea mai mică a capacității aceste relații rezultă din programele de conducere a memorării,

care se bazează pe următoarea regulă: dacă două nivele adiacente de memorare au capacitățile C_i și C_{i+1} , și sînt supuse unor frecvențe ale cererilor de acces f_i și corespunzător f_{i+1} , aceste mărimi se găsesc în relația:

$$\frac{C_i}{C_{i+1}} < \frac{f_i}{f_{i+1}}$$

Organizarea schematică a ierarhiei liniare pe care s-a studiat optimizarea subsistemelor de memorare este prezentată în FIG. 6-7.

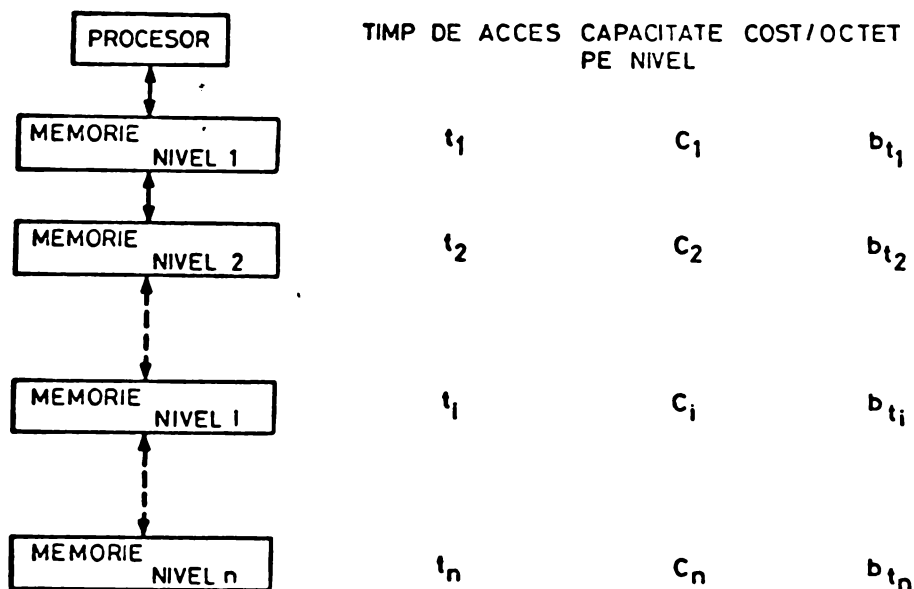


FIG. 6-7
IERARHIA LINEARA A SUBSISTEMULUI DE MEMORARE

Ierarhizarea liniară a memorării asigură rezolvarea problemelor de optimizare prin metodele programării geometrice.

Politica de conducere a memorării este introdusă în calcule prin funcția de succes H al găsirii în memorie a datelor necesare (sau succes al plasării în memorie a datelor necesare).

Tehnologiile blocurilor de memorie sînt specificate prin timpul de acces t_i al blocului i și prin costurile b_{t_i} pe unitatea spațială de date memorate (octetul).

Frecvența de acces în blocul de memorie din nivelul i este definită ca număr relativ al acceselor reușite la blocul din nivelul i (probabilitatea informației de a fi memorată în

blocul din nivelul i și de a lipsi din blocurile nivelelor $1, 2, \dots, i-1$), sau

$$f_i = H(C_i) - H(C_{i-1})$$

Frecvența întreruperilor de pagini datorită negăsirii informației dorite în blocul nivelului i , este definită astfel.

$$F(C_i) = 1 - H(C_i)$$

Timpul de acces la nivelul i al ierarhiei (care include ciclul funcțional al circuitelor de memorie, timpul necesar transferului datelor între nivelele ierarhiei și timpul de așteptare pentru găsirea adresei dorite în memorie) este suma timpilor de acces ai nivelelor,

$$T_i = \sum_{j=1}^i t_j$$

iar timpul mediu de acces pe care îl prezintă ierarhia fiecărei cereri de memorie, este:

$$T = \sum_{i=1}^n f_i \cdot T_i$$

Inlocuind pe f_i și T_i , rezultă

$$T = \sum_{i=1}^n F(C_{i-1}) \cdot t_i$$

Costul total al sistemului de memorie este

$$S = \sum_{i=1}^n b(t_i) \cdot C_i$$

Optimizarea structurii de hard a subsistemului de memorare destinat sistemelor de calcul interactive, se realizează prin minimizarea costurilor S , sub restricția timpului de acces $[T \leq T_0]$, T_0 fiind timpul de acces maxim admis de timpul de răspuns al sistemului informatic.

Optimizarea s-a studiat cu ajutorul teoriei programării geometrice [47], care aplicată problemei subsistemului de memorare, obligă la precizările următoare:

- Funcția de scop (funcția primală) este

$$\text{Min } \left\{ S = \sum_{i=1}^n b(t_i) \cdot C_i \right\} \quad \begin{array}{l} \text{pentru } C_i > 0 \\ \text{cînd} \\ i = 1, 2, \dots, n-1 \end{array}$$

- Funcția de restricție este

$$\frac{T}{T_0} = \frac{1}{T_0} \sum_{i=1}^n F(C_{i-1}) \cdot t_i \leq 1 \quad \begin{array}{l} \text{cînd} \\ i = 1, 2, \dots, n \end{array}$$

- Cunoscutele sistemului de ecuații sînt:

- capacitatea maximă $[C_n]$
- timpul de acces limită $[T_0]$
- funcția variației costurilor dealungul ierarhiei, este de forma:

$$b(t) = b_0 \cdot t^{-\beta} \quad \text{pentru } t > 0$$

în care $b_0 = 1$

- funcția variației frecvenței întreruperilor de pagini, este de forma:

$$F(C) = F_0 C^{-\alpha} \quad \text{pentru } F_0^{\frac{1}{\alpha}} \leq C < C_n$$

în care $F_0 = 1$

- numărul de nivele $[n]$.

- Necunoscutele sistemului de ecuații, sînt:

t_1, t_2, \dots, t_n - timpii de acces

C_1, C_2, \dots, C_{n-1} - capacitățile nivelelor

Cu aceste precizări, funcția de scop (S) și funcția de restricție ($\frac{T}{T_0}$) devin:

$$S = t_1^{-\beta} \cdot C_1 + t_2^{-\beta} \cdot C_2 + \dots + t_i^{-\beta} \cdot C_i + \dots + t_n^{-\beta} \cdot C_n$$

$$\frac{T}{T_0} = \frac{t_1}{T_0} + \frac{1}{T_0} \cdot C_1^{-\alpha} \cdot t_2 + \dots + \frac{1}{T_0} C_{i-1}^{-\alpha} \cdot t_i + \dots + \frac{1}{T_0} C_{n-1}^{-\alpha} \cdot t_n \leq 1$$

Minimizarea funcției de scop se realizează prin maximizarea dualei acesteia, deoarece

$$\text{Min } S(x) \geq \text{Max } V(y)$$

și funcția duală $V(y)$ este de forma:

$$V(y) = \prod_{i=1}^m \left(\frac{c_i}{y_i} \right)^{y_i} \cdot \prod_{k=1}^p (\lambda_k)^{\lambda_k} \quad \text{în care:}$$

m — numărul necunoscutelor funcției de scop;

p — numărul necunoscutelor funcției de restricție;

c_i — coeficienții termenilor funcției de scop;

y_i — exponenții termenilor funcției de scop;

$$\lambda_k = \sum_{i \in I_k} y_i$$

I_k — mulțimea indicilor i care indică termenii funcției de restricție ($k = 0, 1, 2, \dots, p$)

Soluția maximului funcției duale, este mulțimea soluțiilor variabilelor y_i , rezolvate din ecuațiile condițiilor următoare:

$$\text{Max} \left\{ V(y) = \prod_{i=1}^m \left(\frac{c_i}{y_i} \right)^{y_i} \cdot \prod_{k=1}^p (\lambda_k)^{\lambda_k} \mid y \in \Omega^* \right\}$$

în care $\Omega^* \subset \mathbb{R}^m$ și \mathbb{R}^m este mulțimea punctelor y care verifică condițiile:

— de pozitivitate,

$$y_1 \geq 0$$

$$y_2 \geq 0$$

$$\vdots$$

$$y_n \geq 0$$

— de normalitate,

$$\sum_{i \in I_k} y_i = 1$$

— de ortogonalitate,

$$\sum_{i=1}^m a_{ij} \cdot y_i = 0 \quad j = 1, 2, \dots, n$$

și a_{ij} — exponenții necunoscutelor polinomului funcției de restricție.

Condiția de ortogonalitate, este un sistem matricial care concretizat pe funcțiile S și $\frac{T}{T_0}$, este de forma:

n	n	n	n
n	A_{11}	A_{12}	n
$n-1$	A_{21}	A_{22}	$n-1$
$n-1$	$n-1$	$n-1$	$n-1$

în care,

$$A_{11} = -\beta A_{12}$$

$$A_{22} = -\alpha A_{21}$$

sau:

$$y_i = \frac{1}{\beta} y_{n+i}$$

$$y_{n+1} = \frac{1}{\alpha} y_{i-1}$$

din care rezultă:

$$y_i = (\alpha \beta)^{n-i} y_n \quad \text{pentru } i = 1, 2, \dots, n-1$$

$$y_{n+i} = \beta (\alpha \beta)^{n-i} \cdot y_n \quad \text{pentru } i = 1, 2, \dots, n$$

Introducând aceste relații în condiția de normalitate,

$$y_1 + y_2 + \dots + y_i + \dots + y_n = 1$$

rezultă:

$$y_n = \frac{\alpha \beta - 1}{(\alpha \beta)^n - 1} \quad \text{pentru } \alpha \beta \neq 1$$

$$y_n = \frac{1}{n} \quad \text{pentru } \alpha \beta = 1$$

$$\lambda = \beta$$

Deci maximul duzei $V(y) \leq$ minimul funcției de scop S , are expresia:

$$\begin{aligned}
 S_{\text{optim}} &= \left(\frac{1}{T_0}\right)^\lambda \cdot (\lambda)^\lambda \cdot \prod_{i=1}^{2n} \left(\frac{1}{y_i}\right)^{y_i} = \\
 &= \left(\frac{1}{T_0}\right)^\lambda \cdot (\lambda)^\lambda \cdot \left(\frac{C_n}{y_n}\right)^{y_n} \cdot \left(\frac{1}{\beta y_n}\right)^{\beta y_n} \cdot \prod_{i=1}^{n-1} \left(\frac{1}{(\alpha\beta)^{n-i} \cdot y_n}\right)^{\alpha\beta \cdot y_n^{n-i}} \cdot \prod_{i=n+1}^{2n-1} \left(\frac{1}{\beta(\alpha\beta)^{n-i} y_n}\right)^{\beta(\alpha\beta)^{n-i} \cdot y_n} = \\
 &= \left(\frac{1}{T_0}\right)^\beta \cdot (\beta)^\beta \cdot \left(\frac{C_n}{(\alpha\beta)^{n-1}}\right)^{y_n} \cdot \left(\frac{1}{\beta \frac{\alpha\beta-1}{(\alpha\beta)^{n-1}}}\right)^{\beta y_n} \cdot \left(\frac{1}{(\alpha\beta)^{\frac{n(n+1)}{2} \cdot \frac{\alpha\beta-1}{(\alpha\beta)^{n-1}}}}\right) \cdot \left(\frac{1}{\beta(\alpha\beta)^{\frac{-n(n-1)}{2} \cdot \frac{\alpha\beta-1}{(\alpha\beta)^{n-1}}}}\right)
 \end{aligned}$$

Numărul optim de nivele $[n_{\text{opt}}]$ ale ierarhiei subsistemului de memorare, rezultă prin:

$$\begin{aligned}
 \frac{\partial S_{\text{optim}}}{\partial n} &= 0 \\
 n_{\text{opt}} &= \frac{4}{3} \cdot \frac{\ln(\alpha\beta-1) + \frac{1}{2} \ln \beta - \frac{1}{4} \ln C_n}{\ln \alpha\beta}
 \end{aligned}$$

Distribuția de-a lungul ierarhiei a costurilor și a vitezelor de funcționare a circuitelor de memorare (timpii de acces), se determină din rapoartele:

$$\begin{aligned}
 A_i &= \frac{t_i^{-\beta} \cdot C_i}{S} && \text{pentru } i = 1, 2, \dots, n \\
 &&& \text{și } C_n = \text{cunoscut} \\
 \text{și } D_i &= \frac{C_{i-1}^{-\alpha} \cdot t_i}{T_0} && \text{pentru } i = 1, 2, \dots, n \\
 &&& \text{și } C_0 = 1
 \end{aligned}$$

Teoria programării geometrice demonstrează că în condițiile optimului, există relațiile:

$$\frac{U_i(x_i)}{S_{\text{optim}}} = y_i^{\text{optim}}$$

și
$$\frac{U_i(x_i^{\text{optim}})}{T_0} = \frac{y_{n+i}}{\sum_{i=n+1}^{2n} y_i} \quad \text{în care,}$$

$U_i(x_i)$ — expresia polinomială a funcției de scop

și rezultă:

$$A_i = y_i = (\alpha\beta)^{n-i} \cdot y_n$$

$$D_i = \frac{y_n + i}{\lambda} = (\alpha\beta)^{n-i} \cdot y_n$$

care exprimă faptul că în condițiile optimului, distribuția costurilor specifice este identică cu distribuția timpilor de acces, sau : $\sum A_i = \sum D_i$

Pentru situațiile:

$\alpha\beta < 1$ — costurile mai mari se alocă nivelelor inferioare;

$\alpha\beta > 1$ — costurile mai mari se alocă nivelelor superioare;

$\alpha\beta = 1$ — toate nivelele au costuri egale;

$\alpha\beta = \frac{1}{2}$ — costurile sînt distribuite în rapoartele 1 : 2 : 4 : 8.

Variabilele necunoscute, $C_1, C_2 \dots C_{n-1}$ și $t_1, t_2 \dots t_n$ se determină ca funcții de T_0, C_n, α, β și n^{optim} .

Din relația $\sum A_i - \sum D_i = 0$ rezultă un set de $2n-i$ ecuații neliniare care se transformă prin logaritmare, într-un set de ecuații liniare în care necunoscutele sînt logaritmiile variabilelor necunoscute.

Din expresia A_i , rezultă:

$$\ln C_i - \beta \ln t_i = \ln (y_i \cdot S_{opt.})$$

pentru $i = 1, 2 \dots n$

Din expresia D_i , rezultă:

$$\ln t_i - \alpha \ln C_{i-1} = \ln (T_0 \cdot \beta^{-1} \cdot y_{n+i})$$

pentru $i = 1, 2 \dots n$

Forma matricială a sistemului de ecuații este $A \cdot p = q$ în care, A este o matrice de forma $2n \times (2n-1)$, p și q sînt de forma:

$$p = \begin{bmatrix} \ln t_1 \\ \ln t_2 \\ \vdots \\ \ln t_n \\ \ln C_1 \\ \ln C_2 \\ \vdots \\ \ln C_{n-1} \end{bmatrix} ; \quad q = \begin{bmatrix} \ln (y_1 S_{opt.}) \\ \ln (y_2 S_{opt.}) \\ \vdots \\ \ln (y_n S_{opt.}) \\ \ln (y_{n+1} \cdot T_0 \cdot \beta^{-1}) \\ \ln (y_{n+2} \cdot T_0 \cdot \beta^{-1}) \\ \vdots \\ \ln (y_{2n} \cdot T_0 \cdot \beta^{-1}) - \ln C_n \end{bmatrix}$$

Pentru determinarea necunoscutelor C_1, C_2, \dots, C_{n-1} , se deduce din ecuațiile logaritmice p și q , ecuația de recurență:

$$\ln C_i - \alpha \beta \ln C_{i-1} = m_i$$

în care,

$$m_i = (1 + \beta) \ln y_i + \ln S_{opt.} + \beta \ln T_0$$

Cunoscînd că $y_i = (\alpha \beta)^{n-i} \cdot \frac{\alpha \beta - 1}{(\alpha \beta)^{n-1}}$ și

că $S_{opt.} = f(T_0, \alpha, \beta, C_n$ și $n)$, se poate extrage ecuația de recurență

$$\ln C_i = \alpha \cdot \beta \cdot \ln C_{i-1} + m_i$$

cu soluția:

$$\ln C_i = (\alpha \cdot \beta)^{i-n} \cdot \ln C_n - \sum_{j=1}^{n-i} \frac{m_{i+j}}{(\alpha \cdot \beta)^j}$$

Pentru determinarea necunoscutelor $t_1, t_2 \dots t_n$, în mod similar rezultă:

$$\ln t_i = \frac{1}{\beta} \left[\ln C_i - \ln (y_i \cdot S_{op}) \right] = \frac{1}{\beta} \ln \frac{C_i}{y_i \cdot S_{op}}$$

sau,
$$t_i = \left(\frac{C_i}{y_i \cdot S_{op}} \right)^{1/\beta}$$

Introducînd mărimile cunoscute în relația $\ln C_i$, rezultă:

$$\ln C_i = \left[\frac{1 - (\alpha\beta)^i}{1 - (\alpha\beta)^n} \cdot \left(1 - \frac{n}{n_{op}} \right) + \frac{i}{n_{op}} \right] \ln C_n$$

din care, dacă $n = n_{op}$, rezultă:

$$C_i = C_n^{i/n_{opt.}} \quad \text{sau} \quad \frac{C_{i+1}}{C_i} = C_n^{1/n_{opt}}$$

și în mod similar,
$$\frac{t_{i+1}}{t_i} = (\alpha\beta)^{1/\beta} \cdot C_n^{1/\beta} \cdot n_{opt.}$$

Comparînd optimizările realizate pentru subsistemele de memorare prin restricția de costuri și prin restricția de timp de acces, rezultă diferențe pentru parametrul $[n_{optim}]$, care crește la subsistemele restricționate de timpul de acces, față de subsistemele restricționate de costuri.

S-a calculat n_{optim} pentru subsistemul de memorie cu $\alpha = \beta = \frac{1}{2}$ și $C_n = 10^6, 10^7$ și 10^8 octeți și rezultă datele din FIG. 6-8

	C_n (OCTETI)	10^6	10^7	10^8
$n_{opt.}$	CU RESTRICTIE DE COSTURI ($S < S_0$)	4,9 (5)	5,6 (5)	6,59 (6)
	CU RESTRICTIE TIMPUL DE ACCES ($T < T_0$)	5,8 (6)	6,05 (6)	6,33 (6)

REZULTATELE CALCULELOR IERARHIILOR OPTIMIZATE PRIN RESTRICTII DIFERITE

FIG. 6-8

Se observă că, pentru sisteme cu memorii ce au capacități $\leq 10^7$ octeți (sisteme cu minicalculatoare) numărul optim de nivele al ierarhiei este mai mare decât numărul optim de nivele al subsistemelor de memorare optimizate prin minimizarea timpului de acces (destinate sistemelor pentru prelucrări în loturi).

Sistemele de calcul cu calculatoare mari (capacități maxime de memorare $> 10^7$ octeți), necesită ierarhii de memorare cu număr optim de nivele egal cu al ierarhiilor de memorare ale sistemelor mici.

Ierarhizarea subsistemului de memorare prin introducerea memoriei cache între memoria principală și procesor, are efect echivalent cu al multiprogramării. În lucrarea [34] se demonstrează că memoria cache într-o ierarhie, înlătură necesitatea blocului de comandă a întreruperilor de pagini, asigurând utilizări ale procesorului central, echivalente.

Introducând blocuri de memorii semiconductoare lente (CCD sau MBM) între memoria principală și memoriile externe (discul) ca în FIG. 6-9, se realizează

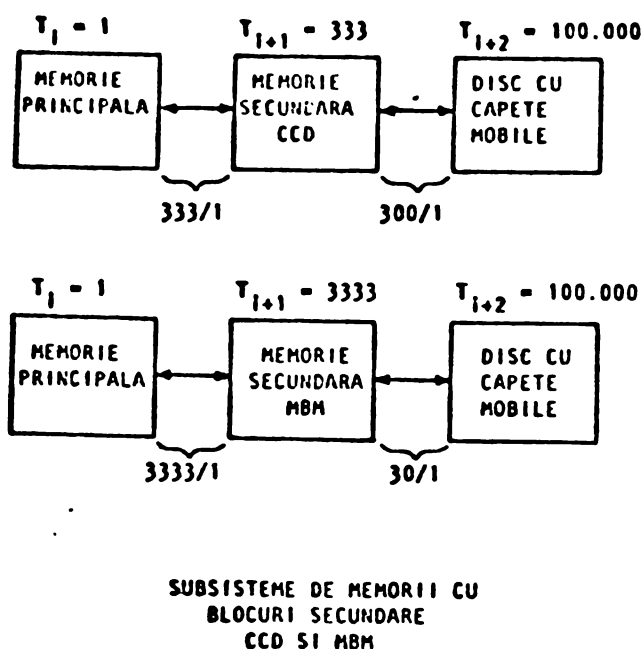
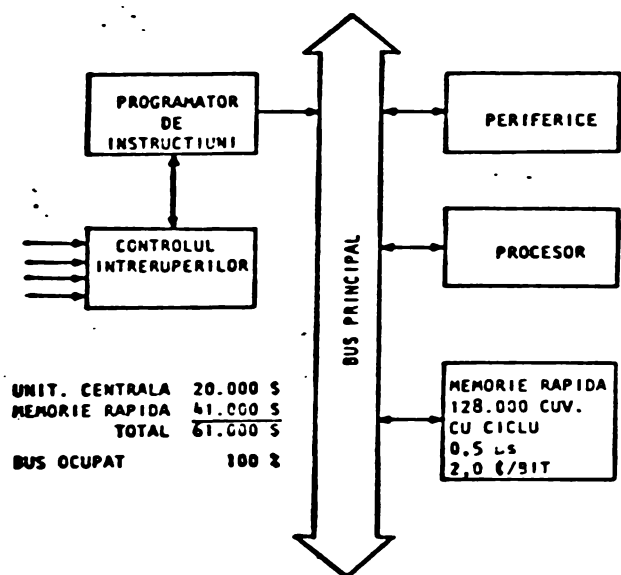


FIG. 6-9

o continuitate a rapoartelor timpilor de acces și rezultă astfel probabilități acceptabile ale întreruperilor de pagini, fără utilizarea unui bloc de comandă suplimentar.

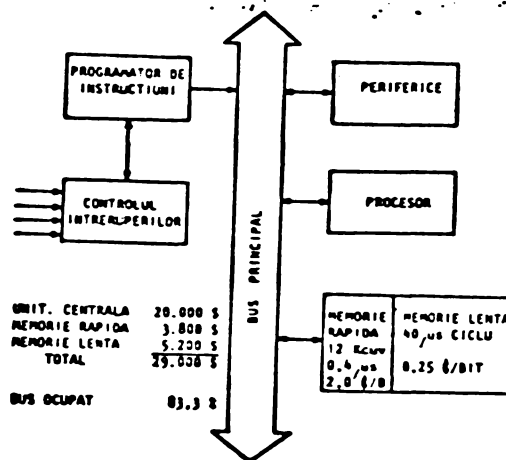
Probabilități ale întreruperilor de pagini, de 0,01 (acceptabile)

se pot realiza cu memorii principale de 64 Ko în ierarhie cu memorie cache de 32 Ko, între timpii de acces ai acestor două blocuri existînd raportul de 200 și reducîndu-se astfel pierderile de timp, de procesare de la 90% la 66% [34] .



SISTEM DE CALCUL CU MEMORIE VIRTUALA CONVENTIONALA

FIG. 6-10



SISTEM DE CALCUL CU MEMORIE IERARHIZATA

FIG. 6-11

În FIG. 6-10 și FIG. 6-11 se prezintă organizările sistemelor cu memorie virtuală convențională și cu memorie ierarhizată, ale căror costuri și tehnologii rezultă din datele numerice notate.

* * *

Modul de acces (aleatoriu sau secvențial) la adresele unităților spațiale de flux informațional (octeții sau cuvintele) este stabilit prin organizarea circuitelor de memorare a căror funcționare este forțată și de tehnologia circuitelor integrate.

Memoriile semiconductoare cu circuite CCD au o funcționare ce asigură costuri/BIT mai mici pentru modul de acces secvențial (SAM), cu timpii de acces mai mari ca ai modului de acces aleatoriu (RAM) asigurat prin organizările memoriilor cu circuite MOS, TTL sau ECL.

Reducerea costurilor de memorare a paginilor de date prin înlocuirea discurilor cu memorii CCD, poate fi ajutată suplimentar prin soluții noi de acces secvențial [30], care reduc numărul de secvențe pînă la adresa căutată și corespunzător reduc timpul de acces.

Costul redus al memoriilor cu circuite care favorizează accesul secvențial, a determinat realizarea unor memorii cu acces aleatoriu (RAM) folosind circuite cu acces secvențial (SAM), la timpi de acces aleatoriu aproape egali cu timpul primilor doi pași secvențiali.

Accesul secvențial al registrelor de deplasare, prezintă timpi de acces proporționali cu lungimea registrelor de deplasare din organizarea memoriei; accesul la memoriile cu bule magnetice organizate pe bucle de circulație, prezintă timpi de acces proporționali cu rădăcina pătrată a capacității blocului de memorie; accesul asigurat cu schemele de interconectare pentru permutarea adreselor [30], prezintă timpi de acces aleatoriu egali cu $1,5 \log_2 n$ (în care n este capacitatea blocurilor de memorie ce funcționează la capacități de forma 2^k-1).

Memoriile ce au capacități de dimensiuni 2^k , se dotează cu scheme de interconectare, ce asigură acces aleatoriu astfel, că în timpul primului pas secvențial se asigură accesul la cel mai semnificativ indice de bloc și în timpul următoarei secvențe se asigură accesul la restul indicilor.

Aceste scheme de interconectare se bazează pe transformarea codului adresei din forma numerică cu "bază unică" într-o formă numerică cu "bază mixtă" [30]. Transformarea este asigurată de relația de congruență ce se stabilește între numărul adreselor fizice și numărul indicilor de adresare deplasată, ambele avînd aceeași clasă de resturi (reziduri - F_n) ce rezultă de la împărțirea celor două numere cu "modulo n " (n fiind numărul de adrese fizice din memorie).

Operația matematică de transformare a accesului secvențial (cu n secvențe) în acces rapid (cu $1 + 2$ secvențe) este cea de permutare într-un ciclu, în setul de reziduri F_n .

Se realizează [30] prin circuite logice un set de interconexiuni de permutare, care asigură generarea oricărui ciclu de permutări, la costuri mult mai mici decât permutarea secvențială.

Timpul de acces de tip aleatoriu obținut în memoriile de capacitate 2^k , construite cu circuite de deplasare secvențială, este o funcție de capacitatea memoriei n , de forma:

$$1,24 \log_2 n \leq T(1, n) \leq 1,26 \log_2 n$$

pentru circuite de amestec ce execută permutarea într-o secvență, și:

$$2,84 \log_2 n \leq T(5, n) \leq 2,93 \log_2 n$$

pentru circuite cu permutare în 5 secvențe.

Concluzii

1. Introducerea circuitelor integrate VLSI în subsistemele de memorare, asigură sistemelor cu minicalculatoare performanțe tehnico-economice (viteza de calcul și capacitatea memoriei interne) comparabile cu ale calculatoarelor medii - mari.
2. Optimizarea realizării și utilizării sistemelor de calcul, în condițiile industriei electronice cu decalaj tehnologic față de producătorii avansați de calculatoare electronice, conduce la necesitatea dezvoltării noțiunii de "putere de memorare", la nivel de "inteligența memorării" al cărui algoritm este duala funcției de scop (duala funcției costurilor) pentru optimizarea subsistemului de memorare (minimizarea costurilor de realizare, sub restricția timpului de acces corespunzător timpului de răspuns maxim admis al sistemului informatic și sub restricția tehnologiilor existente pentru circuitele integrate ale memoriilor)
3. Subsistemele de memorare destinate sistemelor de calcul interactive (optimizate pe criteriul costurilor minime), necesită în ierarhie un număr optim de nivele (număr de tehnologii utilizate) mai mare ca al subsistemelor de memorare destinate sistemelor de calcul pentru prelucrări în loturi

(optimizate pe criteriul timpului de acces minim), dar realizabil cu avantaje economice prin introducerea în ierarhia memoriei interne a blocurilor de memorii monolitice (CCD, MBI etc.).

4. Costul redus al memoriilor cu circuite integrate care favorizează accesul secvențial, a determinat realizarea unor memorii cu acces aleatoriu (RAM), folosind circuite cu acces secvențial (SAM), la timpi de acces aleatoriu aproape egali cu timpul primilor doi pași secvențiali.

CAP. 7.

OPTIMIZAREA STRUCTURII SUBSISTEMELOR DE MICROMEMORII

Modulele de memorii monolitice tipizate, se optimizează prin organizarea optimă a circuitelor pe suprafața siliciului (prin minimizarea produsului „timp de acces x suprafața de siliciu” dintr-un CIP), sub restricțiile performanțelor utilajelor de fotolitografiere și sub restricțiile complexității scenei de memorare a unui BIP [33] .

COSTURILE FABRICAȚIEI DE CIRCUITE PENTRU MEMORII

S-a prezentat în FIG. 5-12 evoluția din perioada 1975-1985, a costurilor din fabricația circuitelor integrate realizate prin diferite tehnologii care s-au îmbunătățit continuu pe două direcții:

- (1) — creșterea densității circuitelor integrate (număr de funcții logice/CIP);
- (2) — creșterea randamentelor de fabricație a circuitelor integrate,

reducând continuu prețurile/funcții elementare ale circuitelor unui sistem de calcul.

Această reducere continuă a prețurilor circuitelor integrate LSI, a fost forțată de competiția fabricanților pentru reducerea costurilor; la fiecare dublare a volumului producției de circuite integrate MSI și LSI se realizează scăderi de 28% ale costurilor acestora [21]. În FIG. 7-1 se prezintă reducerea prețului mediu al unui circuit integrat, în funcție de a treia direcție a îmbunătățirilor tehnologice - (3) creșterea cantității de circuite fabricate

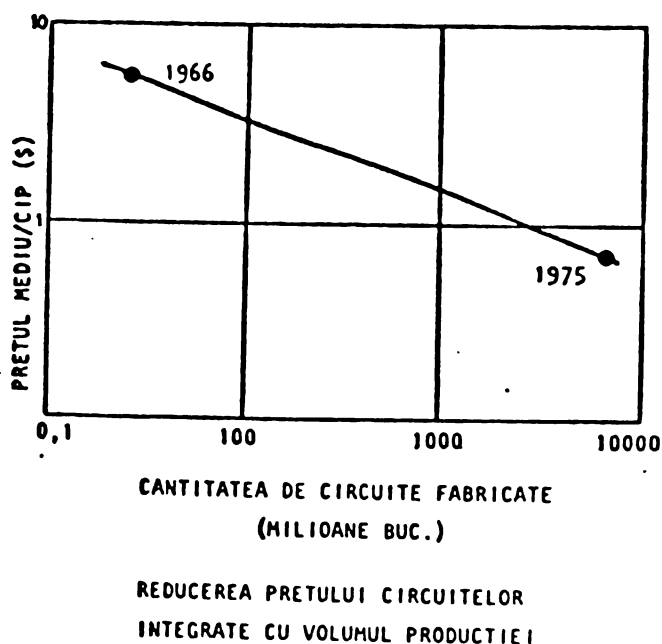
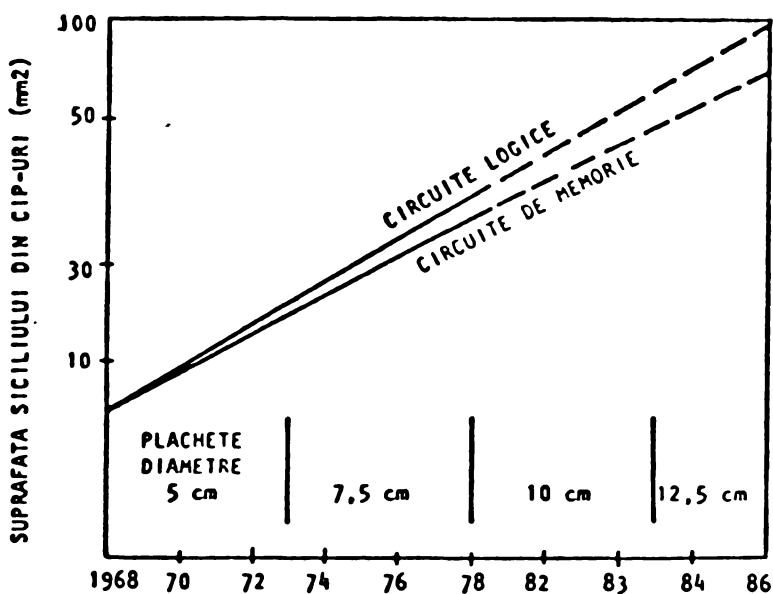


FIG. 7-1

Pentru a se asigura reducerea în timp a costurilor în fabricația circuitelor integrate prin îmbunătățirea continuă a randamentelor de fabricație, s-au îmbunătățit procesele tehnologice astfel încât au permis creșterea suprafeței structurii de siliciu din interiorul unui CIP și creșterea diametrelor plachetelor de siliciu prelucrate prin tehnologia planară. În FIG. 7-2 se prezintă evoluția acestor caracteristici tehnologice.



EVOLUTIA SUPRAFAȚEI DE SILICIU DIN CIP-URI

FIG. 7-2

Relația dintre (A) suprafața de siliciu a unui CIP de memorie și (N) capacitatea acestei memorii, este de formă:

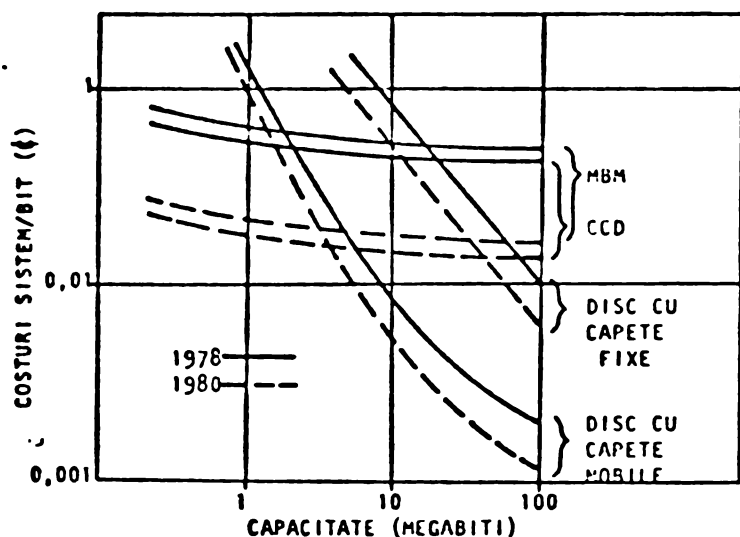
$$A = 1,7 \cdot 10^{-6} (N + 69 N^{1/2} + 2.400)$$

în care A — suprafața în inch² a structurii de siliciu, iar termenul $69 N^{1/2}$ reprezintă suprafața ocupată de circuitele auxiliare ale memoriei, care sînt integrate în aceeași structură de siliciu. Rezultă că în anul 2000, suprafața de siliciu consumată în subsistemele de memorii, va fi de 1000 de ori mai mare ca suprafața de siliciu utilizată pentru circuitele logice într-un calculator.

Toți acești factori împreună cu perfecționările proceselor tehnologice de prelucrare a siliciului (ale utilajelor tehnologice, ale materialelor auxiliare și algoritimizarea operațiunilor tehnologice în vederea automatizării lor) participă la reducerea costurilor care vor determina înlocuirea memoriilor electrodinamice cu memorii monolitice.

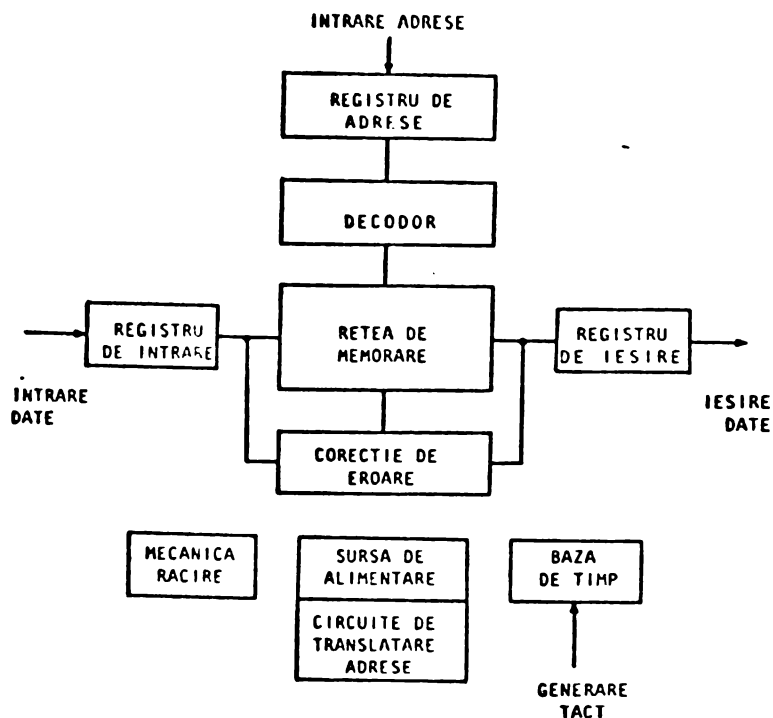
În FIG.7-3 se prezintă elementele competiției economice dintre tehnologiile electronice și cele electromecanice în sfera memoriilor externe, realizându-se subsisteme de memorare cu ierarhii mai bine optimizate și cu fiabilități superioare.

Modulul funcțional asamblat de memorie, conține blocurile prezentate în FIG.7-4, care participă la costurile modulelor de memorie cu ponderile valorice prezentate în FIG.7-5.



VARIATIA CU CAPACITATEA MEMORIEI, A COSTURILOR SPECIFICE DE SISTEM

FIG. 7-3



BLOCURILE FUNCTIONALE ALE MODULULUI DE MEMORIE

RAM DINAMIC	BLOCURI FUNCTIONALE	RAM STATIC
256 \$ (64x4\$)	RETEA DE MEMORARE	384 \$ (64x6\$)
55 \$ (42 CI)	CIRCUITE AUXILIARE	40 \$ (36 CI)
10,18 \$	CIRCUITE IMPRIMATE	9,64 \$
150 \$	SURSA DE ALIMENTARE	100 \$
60 \$ (2,7 ore)	TESTARE	42 \$ (2,0 ore)
531,18 \$	TOTAL COSTURI DIRECTE	575,64 \$
159,35 \$	REGIE 30%	172,69 \$
690,53 \$	TOTAL COSTURI	748,33 \$

PONDERILE VALORICE ALE
ELEMENTELOR
COSTURILOR MEMORIILOR

FIG. 7-5

Puterile electrice disipate de blocurile functionale ale unui modul de memorie, sînt prezentate în FIG. 7-6.

BLOCURI FUNCTIONALE	PUTEREA DISIPATA	
	(W)	(%)
RETEAUA DE MEMORARE	1.485	31,6
BAZA DE TIMP	1.430	30,4
SURSA DE ALIMENTARE	980	21,0
REGISTRE INTRARE-IESIRE	795	17,0
TOTAL	4.690	100,0

REPARTIZAREA PUTERII DISIPATE
PE CIRCUITELE FUNCTIONALE
ALE BLOCULUI DE MEMORIE
DE 1 MEGAOTETI

FIG. 7-6

In FIG. 7-7 și FIG. 7-8, se prezintă efectul economic (din anul 1977) al creșterii densității CIP-urilor utilizate în modulele de memorie și al dimensiunilor modulului (al capacității de memorare)

ELEMENTE ALE COSTURILOR	RAM 1 KB	RAM 2 KB	RAM 4 KB	PRECIZARI	ELEMENTE ALE COSTURILOR	RAM 4 KB	RAM 8 KB	RAM 16 KB	PRECIZARI
NUMAR CIP-URI	64	32	16	RAM DINAMIC	NUMAR CIP-URI	64	32	16	
COST REȚEA MEMORARE (€/BIT)	0,33	0,18	0,09	PLACHETE DIAMETRU 4 IN	COST REȚEA MEMORIE (€/BIT)	0,09	0,075	0,079	PLACHETE DIAMETRU 4 IN
COST CABLAJ IMPRIMAT (€/BIT)	0,015	0,0075	0,0037	CIP CU 22 PINI	COST CABLAJ IMPRIMAT (€/BIT)	0,002	0,001	0,0005	CIP CU 16 PINI
COST CIRCUITE AUXILIARE (€/BIT)	0,22	0,13	0,06	PENTRU CAPACITATE 64 KB	COST CIRCUITE AUXILIARE (€/BIT)	0,043	0,019	0,011	PENTRU CAPACITATE 256 KB
COST TESTARE ANSAMBLU (€/BIT)	0,10	0,050	0,075		COST TESTARE ANSAMBLU (€/BIT)	0,025	0,013	0,007	
REGIE	0,199	0,110	0,054		REGIE	0,048	0,032	0,029	
TOTAL COSTURI (€/BIT)	0,864	0,478	0,232	COSTURI VALABILE IN 1977	TOTAL COSTURI (€/BIT)	0,208	0,140	0,127	COSTURI VALABILE IN 1977

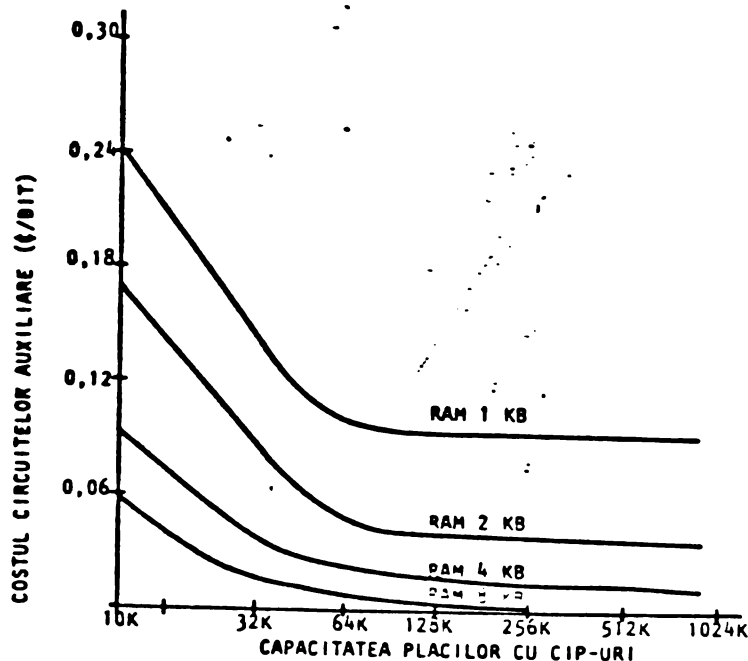
ELEMENTELE COSTURILOR SPECIFICE ALE BLOCULUI DE MEMORIE PRINCIPALA DE 64 KBITI REALIZAT CU CIP-URI DE COMPLEXITATI DIFERITE SI PLACI IMPRIMATE MICI

FIG. 7-7

ELEMENTELE COSTURILOR SPECIFICE ALE BLOCULUI DE MEMORIE ADITIONALA DE 256 KBITI REALIZAT CU CIP-URI DE COMPLEXITATI DIFERITE SI PLACI IMPRIMATE MARI

FIG. 7-8

In FIG. 7-9 se prezintă variația cu capacitatea modulului și cu densitatea circuitelor de memorare propriuzisă, a costurilor specifice pentru circuitele auxiliare dintr-un modul de memorie



VARIATIA COSTURILOR SPECIFICE ALE CIRCUITELOR AUXILIARE CU CAPACITATEA PLACILOR DIN MODULELE DE MEMORIE

*
* * *

Analizând randamentele realizate de firma americană PERKIN - ELMER în fabricația circuitului integrat RAM de 4 Kb [39], pentru fiecare din cele 15 procese ale prelucrării plachetelor de siliciu, rezultă că 7 procese de mascare fotolitografică participă la randamentul global pe plachetă de 0,606 cu factorul 0,710, față de restul de 8 procese chimico-metalurgice care au randamentul de 0,853.

Circuitele integrate nevalidate după al 15-lea proces de prelucrare a plachetei de siliciu, prezintă defecte determinate de două cauze principale:

- defecte prezente pe suprafața măștii fotografice, care cresc ca număr prin utilizarea repetată a măștii;
- defecte apărute pe suprafața de siliciu datorită prelucrărilor chimice sau termice, al căror număr crește cu creșterea suprafeței structurilor de siliciu și cu micșorarea dimensiunilor elementelor de suprafață ale circuitului integrat (cu creșterea densității circuitelor integrate).

Dependența randamentului pe plachetă de densitatea defectelor, de diametrul plachetei de siliciu și de suprafața structurii de siliciu, are expresia:

$$y_p = \frac{1}{(1+DA)^n} \cdot \frac{\bar{n}(r-A^{1/2})^2}{A} \quad \text{în care,}$$

$$D = D_0 (1 + km)$$

D_0 — densitatea inițială a defectelor pe suprafața măștii;

m — numărul de utilizări ale unui set de măști (20 + 50);

k — constantă = 0,0147 pentru mascarea prin contact dur, și = 0,0076 pentru mascarea prin contact moale;

- n — numărul proceselor de fotomascare ($5 + 10$);
 r — raza plachetei de siliciu;
 A — suprafața siliciului.

Costul unei structuri de siliciu validată pe plachetă (C_s) se determină cu relația:

$$C_s = \frac{C_p + C_{mm} + C_m \cdot \frac{n}{m}}{Y_p} \quad \text{în care,}$$

C_p — costul plachetei de siliciu

C_m — costul măștii

C_{mm} — costul materialelor de mascare

Costul total al CIP-ului validat (C_{tCI}) rezultă din relația:

$$C_{tCI} = \frac{C_s + C_{as} + C_{inc} + C_t}{Y_{tf}} \quad \text{în care,}$$

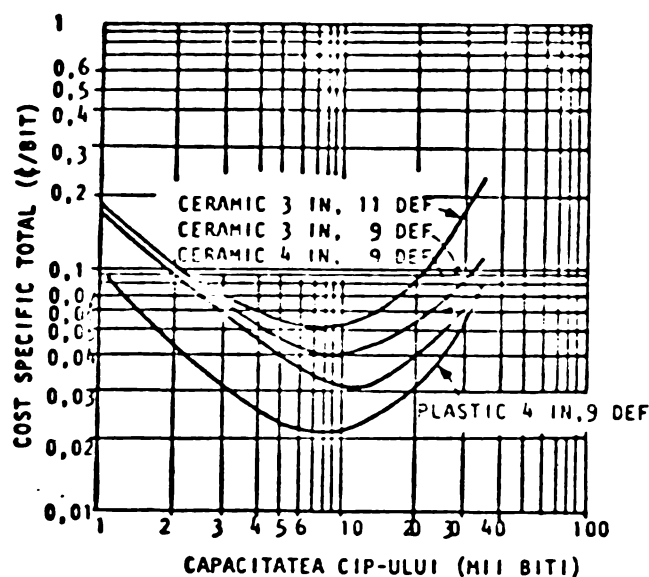
C_{as} — costul asamblării circuitului integrat;

$C_{inc.}$ — costul încapsulării;

C_t — costul testării finale

Y_{tf} — randamentul testării finale

Folosind relația dintre suprafața structurii de siliciu (A) și capacitatea circuitului integrat (N) în biți a unui circuit RAM, și împărțind expresia C_{tCI} la N , rezultă costul total/BIT al CIP-ului funcție de capacitatea sa N , funcție de suprafața structurii de siliciu și implicit de densitatea defectelor pe suprafață. În FIG. 7-10 s-a trasat familia de curbe ale costurilor totale/BIT, avînd ca parametri : două diametre ale plachetei de siliciu (3 și 4 inch) și două densități ale defectelor pe suprafața măștilor (11 și 9 defecte/cm²).



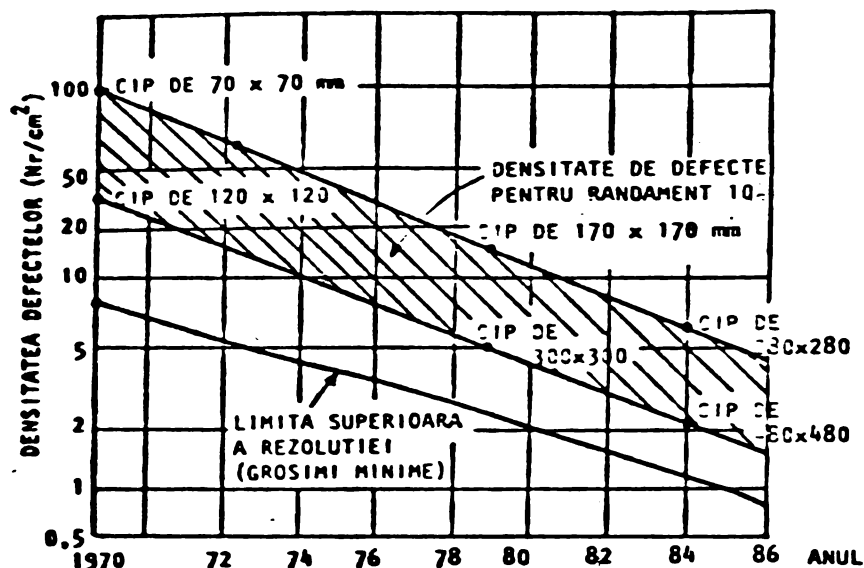
VARIATIA COSTULUI SPECIFIC TOTAL
CU CAPACITATEA CIP-ULUI,
DENSITATEA DEFECTELOR,
DIAMETRUL PLACHETEI SI
CU MATERIALUL CAPSULEI

FIG. 7-10

Suprapunerea minimelor celor 4 curbe ale costurilor, indică o capacitate optimă a CIP-ului RAM între 8 și 20 Kb, ceea ce conduce la valoarea standardizată 16 Kb/CIP (pentru costurile realizate cu tehnologiile din perioada 1978-1980).

Progresul tehnologiilor planare ale siliciului poate fi reprezentat prin scăderea în timp a densității defectelor rezultate pe suprafața structurilor de siliciu, cu toate că în aceeași perioadă suprafața structurilor de siliciu a crescut și densitatea circuitelor din structurile de siliciu a crescut de asemenea.

În FIG. 7-11 se prezintă [35] evoluția extrapolată a densității defectelor pe suprafața siliciului unui CIP, care s-a validat la randament de 10% pe plachetă. Se observă cum în perioada 1969-1979, dimensiunile elementelor circuitului integrat au scăzut de la 8-10 μm la 2-2,5 μm , latura suprafeței structurii de siliciu dintr-un CIP a crescut de la 3 mm la 7,5 mm și densitatea defectelor a scăzut de la 31 defecte/ cm^2 la 5 defecte/ cm^2 (prin perfecționări ale utilajelor tehnologice și prin purificări ale fluidelor și ale atmosferei în care se execută procesele tehnologice de prelucrare a siliciului).



EVOLUTIA DENSITATII DEFECTELOR
PENTRU RANDEMENT DE 10%

FIG. 7-11

Prin extrapolare în [35] se apreciază că în anul 1984, acelaș randament de 10% se va realiza cu 2 defecte/cm², pe suprafețe cu laturi de 480 mil. și cu dimensiuni de elemente pe suprafața siliciului, de 1 μm.

Săltul tehnologic pentru realizarea unor elemente pe suprafața de siliciu, de dimensiuni submicronice (0,8 - 0,75 μm), care va asigura realizarea circuitelor integrate cu densități de 1 Mb/CIP, cu structuri de siliciu de suprafețe 39 mm², se va realiza experimental în SUA probabil în anul 1981, iar în Japonia în anul 1982 [40].

Luînd în considerare asemenea densități de circuite integrate pentru perioada 1981 - 1985 (generația circuitelor integrate VLSI sau WSI) și consumul de circuite integrate în subsistemele de memorare ale sistemelor de calcul, suprafața de siliciu devine factor principal sau indicator al costurilor și performanțelor tehnologiei memoriilor moderne.

Reducerea suprafeței structurii de siliciu pentru un modul de memorie de 16 Kb de la 0,32 cm²/1975 la 0,018 cm²/1990 (de 20 de ori pentru circuite MOS) și de la 0,70 cm²/1975 la 0,052 cm²/1990 (de 13 ori pentru circuite BIPOLARE), este

rezultatul progresului proceselor tehnologice de prelucrare a siliciului și al optimizării organizării circuitelor pe suprafața structurii de siliciu; ultima, rămânând permanentă după standardizarea procedeeelor de prelucrare a siliciului, ea confirmând natura tehnologică a organizării circuitelor electronice și în general, a organizării fluxurilor materiale din viața economică.

OPTIMIZAREA ORGANIZARII CIRCUITELOR DE MEMORIE PE SUPRAFAȚA STRUCTURII DE SILICIU

În FIG. 7-12 se prezintă organizarea pe suprafața de siliciu, a unui modul de memorie RAM cu conexiuni ierarhizate pentru S cuvinte a $\log S$ biți.

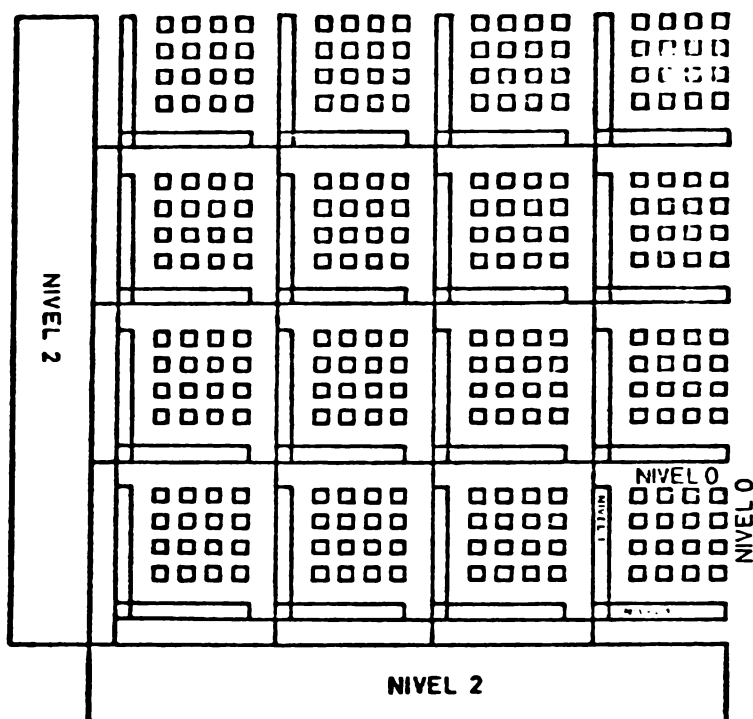


FIG. 7-12
ORGANIZAREA PE SILICIU A MODULULUI
DE MEMORIE VLSI CU ACCES ÎN IERAR-
HIE, CU 3 NIVELE.

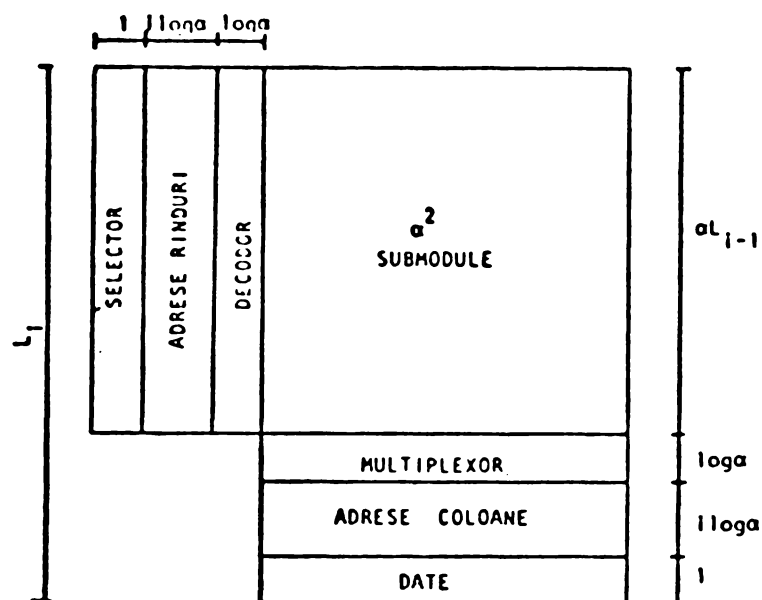
Unitatea de lungime pe această suprafață, se consideră ca fiind distanța minimă între două fire de conexiune ; unitatea de timp, în funcționarea modulului, se consideră ca fiind întârzierea necesară încărcării capacității unui fir de lungime egală cu unitatea de lungime plus întârzierea necesară încărcării capacității tranzistorului de comandă.

În nivelul 0 sînt plasate celulele de memorare a biților, în pătrate cu α^2 celule, fiecare celulă cu latura b_0 ; conexiunile au astfel lungimea maximă αb_0 și la fiecare celulă trec 2 fire - unul pentru selectare și unul pentru date.

Firele conexiunilor celulelor din nivelul 0, împreună cu tranzistoarele de comandă, formează nivelul 1 al ierarhiei, iar

nivelul 2 conține α^2 conexiuni de nivel 1.

Un modul de memorie RAM din nivelul i al ierarhiei cu $N + 1$ nivele ($i = 0, 1, 2, \dots, N$) este prezentat în FIG. 7 - 13.



MODUL RAM LA NIVEL i
DIN IERARHIA CU $N+1$ NIVELE

FIG. 7-13

Nivelul i are α^2 submodule și α^{2i} biți, $2i \log \alpha$ fire pentru adrese, din care $i \log \alpha$ fire verticale pentru α rînduri și $i \log \alpha$ fire orizontale pentru α coloane.

Pentru selectarea unui rînd orizontal de α submodule, se alimentează 1 fir de selecție din cele $i \log \alpha$ fire, care comandă $\log \alpha$ fire ale decodorului adresei rîndului.

Pentru selectarea unui submodul se cer alimentate $(i - 1) \log \alpha$ fire ale coloanelor verticale ale adresei.

Pentru extragerea sau introducerea datelor la adresa selectată, cele α fire de coloane ale submodulului, sînt cuplate la modulul selectat.

S cuvinte de 1 bit și $N + 1$ nivele sînt în relația $S = \alpha^{2N}$. Dacă cuvîntul are lungime $\log S$, se organizează în paralel ierarhiile iar selecția se face pentru cîte un bit din fiecare ierarhie.

Prin relații de recurență se determină în [33] lățimea pătratului nivelului i , cu formula:

$$L_i = \alpha^i b_0 + \frac{\alpha^i - 1}{\alpha - 1} + \left(\frac{2\alpha^{i+1} - \alpha^i - \alpha}{(\alpha - 1)^2} - \frac{i+1}{\alpha - 1} \right) \log \alpha$$

știind că $L_0 = b_0$ și că un modul are α^i biți pe fiecare din cele două coordonate.

Mărimea interesantă de analizat este raportul $\frac{L_i}{\alpha^i}$ care are expresia:

$$\frac{L_i}{\alpha^i} = b_0 + \frac{1}{\alpha - 1} + \frac{2\alpha - 1}{(\alpha - 1)^2} \log \alpha - \frac{1}{(\alpha - 1)\alpha^2} \left[\left(\frac{\alpha}{\alpha - 1} + 1 + i \right) \log \alpha + 1 \right]$$

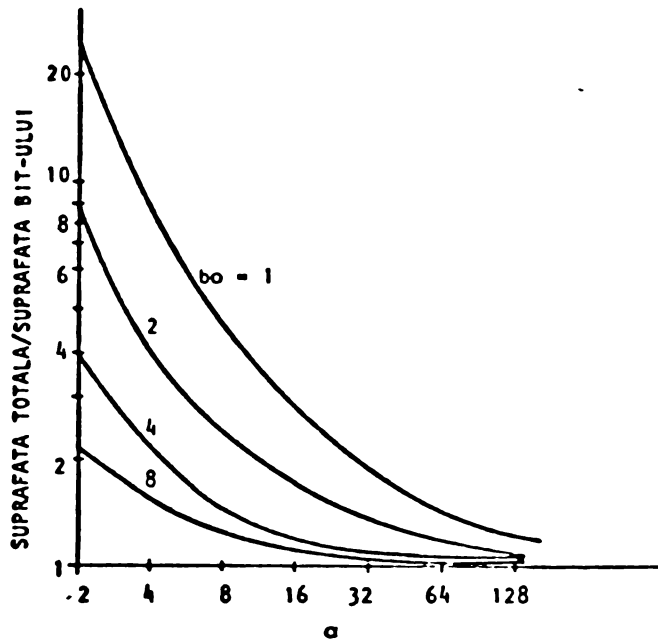
a cărei limită la $i \rightarrow \infty$ este:

$$\lim_{i \rightarrow \infty} \frac{L_i}{\alpha^i} = b_0 + \frac{1}{\alpha - 1} + \frac{2\alpha - 1}{(\alpha - 1)^2} \log \alpha$$

ce nu depinde de nivelul i (deci spre această valoare tinde întreaga familie de curbe a lățimii raportate $\frac{L_i}{\alpha^i}$ a modulului)

Suprafața modulului raportată la suprafața bit-ului, se determină prin ridicarea la pătrat a valorilor expresiei L_i și împărțind-o la suprafața unui bit b_0^2 .

În FIG. 7-14 se prezintă familia de curbe ale suprafețelor raportate pentru o ierarhie construită pe 4 variante de scheme ale celulei (4 tipuri de scheme diferite prin complexitatea funcționării, determinate de siguranța memorării bit-ului). Această mărime a suprafeței totale raportate la suprafața celulei, indică încărcarea suprafeței cu fire de conexiune.



INCARCAREA SUPRAFETEI SILICIULUI
CU FIRE DE CONEXIUNE
PENTRU MEMORII RAM

FIG. 7-14

Pentru un circuit integrat - memorie RAM - dinamic, de 64 Kb, în nivelul 2 jumătate din suprafață e ocupată de fire de conexiune, la care se adaugă firele de legare la alimentare și la masă.

Firele de masă și de alimentare au lățime proporțională cu numărul de biți deserviți. Dacă la nivelul cel mai înalt, lățimea firului este u , pentru tranzistorii de la nivelul i , lățimea firului de alimentare va fi:

$$u \cdot \frac{\alpha^{2i}}{\alpha^{2N}}$$

iar numărul firelor de alimentare la nivelul i este:

$$\frac{\alpha^N}{\alpha^i}$$

Deci contribuția la nivelul i a tuturor celorlalte nivele, va fi:

$$\mu \frac{\alpha^i}{\alpha^N}$$

Însumând lățimile întregului ansamblu de $N + 1$ nivele, rezultă:

$$\frac{\mu}{\alpha^N} \cdot \frac{\alpha^{N+1} - 1}{\alpha - 1} \approx \mu \frac{\alpha}{\alpha - 1}$$

Reportând la numărul de biți de pe o direcție $[\sqrt{S}]$, rezultă:

$$\frac{\mu}{\sqrt{S}} \cdot \frac{\alpha}{\alpha-1} \approx \frac{\mu}{\sqrt{S}}$$

lățimea firelor
de alimentare/BIIT

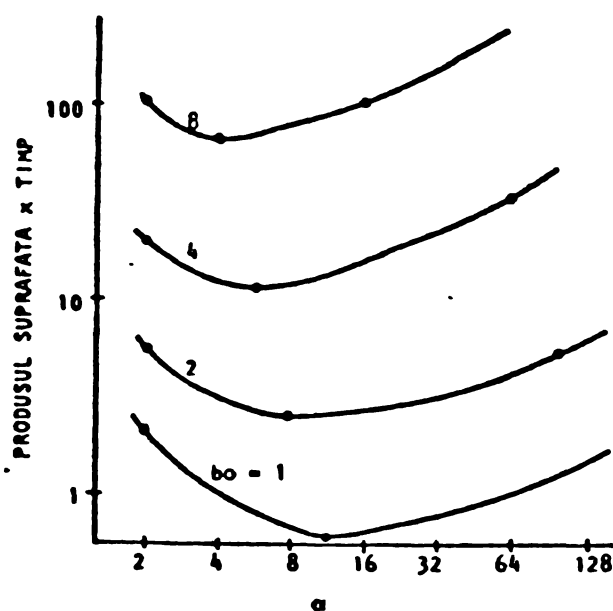
Timpul de acces într-o memorie ierarhizată pe plachetă de siliciu, rezultă astfel:

- la nivelul 0 se comandă fire de lungime $\alpha \cdot b_0$ care ajung la nivelul 1;
- la nivelul 1 fiecare modul comandă fire mai lungi de α ori pînă la nivelul 2;
- comenzile aplicate la nivelul N, extrag 1 bit într-un timp proporțional cu lungimea $\alpha \cdot b_0 \cdot N$.

Pentru memorii RAM cu S cuvinte, timpul de acces este

$$\alpha b_0 \frac{\log S}{2 \log \alpha}$$

În FIG. 7-15 se prezintă costurile structurilor de siliciu prin familia de curbe ale produsului suprafață x timp de acces, pentru 4 complexități ale schemei celulei de memorare, la o micromemorie cu S cuvinte a $\log_2 S$ biți.



VARIATIA PRODUSULUI
SUPRAFATA x TIMP
CU α SI b_0 (NUMARUL DE
COMPONENTE ALE CELULEI
DE MEMORARE) PENTRU MEMORII RAM

FIG. 7-15

Funcția "produsului", are expresia:

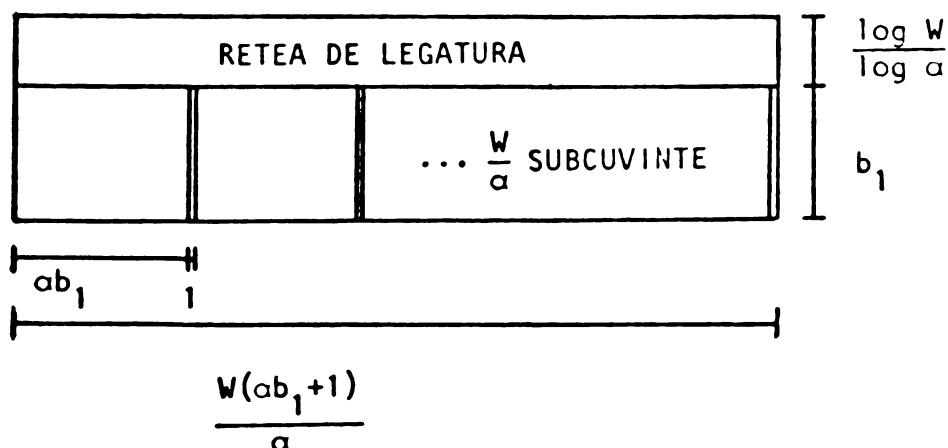
$$\left(b_0 + \frac{1}{\alpha - 1} + \frac{2\alpha - 1}{(\alpha - 1)^2} \log \alpha \right)^2 \cdot \frac{\alpha b_0}{2 \log \alpha} \cdot S \cdot \log^2 S$$

Din FIG. 7-15 rezultă că minimele sînt diferite pentru diferite complexități ale celulei de memorare; cazul $b_0 = 4$ reprezintă schemele micromemoriilor cu celule statice al căror optim se realizează pentru α între 4 și 8.

Pentru micromemoriile dinamice ($b_0 = 1$), optimul organizării se obține cînd α are valori între 8 și 16.

*
* *
*

În FIG. 7-16 se prezintă organizarea pe suprafața de siliciu a unității funcționale a memoriilor CAM (memorii asociative) - a subcuvîntului care are w biți



DIMENSIUNILE SUPRAFETEI OCUPATE
DE UN SUBCUVINT AL MEMORIEI CAM

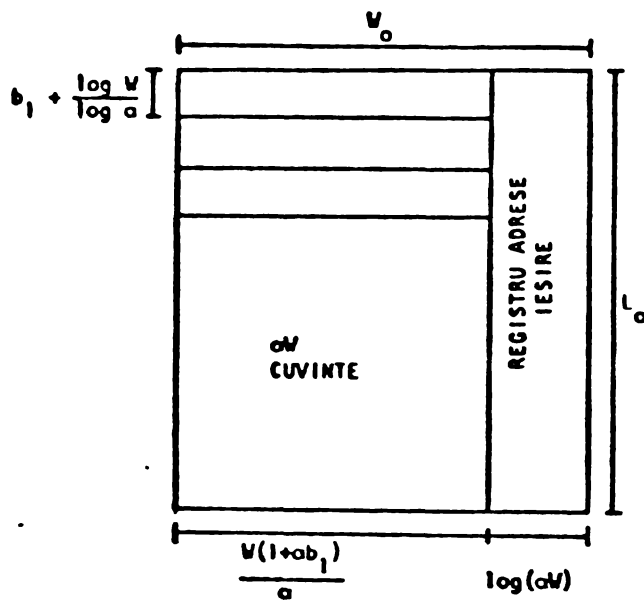
FIG. 7-16

Fiecare are pe suprafața de siliciu lățimea b_1 , iar nivelul 0 are module cu $\alpha \cdot w$ cuvinte, la care există un eșec vertical paralel la w celule și orizontal câte un fir la fiecare cuvint; deci în nivelul 0 există $\log(\alpha \cdot w)$ fire de adresă.

Fiecare cuvânt e segmentat în $\frac{w}{\alpha}$ subcuvinte de α biți fiecare; fiecare subcuvânt are un fir de legătură ce trece prin $\log_{\alpha} w$ nivele.

În vârful ierarhiei se comandă un fir de lungime $b_1 \cdot \alpha^{\log_{\alpha} w} = b_1 \cdot w$, adică lungimea firului unui cuvânt din memorie.

Cuvântul poate comanda un fir de lungime $b_1 \cdot \alpha \cdot w$; deci un modul de nivel 0 poate avea αw cuvinte și lungime de α ori lățimea sa (FIG. 7-17)



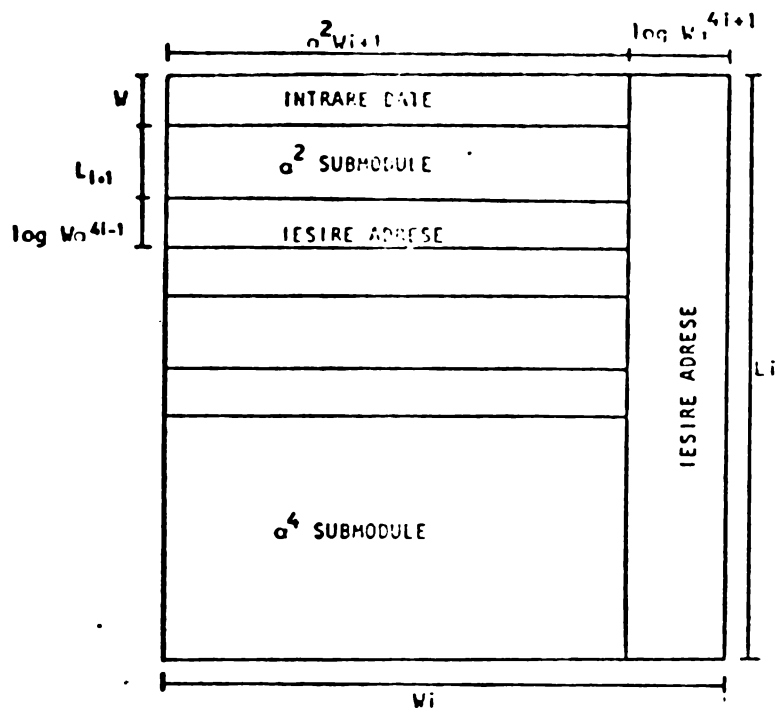
DIMENSIUNILE SUPRAFETEI OCUPATE
DE MODULUL NIVELULUI ZERO
AL MEMORIEI CAR

FIG. 7-17

La nivelul i , modulul are $w \cdot \alpha^{4i+1}$ cuvinte și are α^4 submodule de nivel $i-1$, grupate în α^2 rânduri a α^2 submodule fiecare.

Fiecare rând conține și W fire de date și $\log. w \cdot \alpha^{4i-1}$ fire de adresare. Fiecare submodule are $w \cdot \alpha^{4i-3}$ cuvinte și un rând conține $w \cdot \alpha^{4i-1}$ cuvinte, fiecare cu câte un fir.

Un modul la nivelul i are α^2 rânduri și deci $w \cdot \alpha^{4i+1}$ fire de adresare (FIG. 7-18).



DIMENSIUNILE SUPRAFETEI OCUPATE DE
MODULUL NIVELULUI i AL MEMORIEI CAM

FIG. 7-18

L_{i-1} fiind lungimea modulului $i-1$, este de α ori w_{i-1} (lățimea modulului de la nivelul $i-1$). Modulul $i-1$ poate comanda fire de lungime $\alpha \cdot w_{i-1}$. Deci se pot pune α^2 submodule într-un rînd și se pot comanda fire de lungimi $\alpha^2 \cdot w_{i-1}$ în fiecare rînd.

Se pot combina α^2 rînduri care cer să fie comandate de fire cu lungimi de $\alpha^2 \cdot L_{i-1} \cong \alpha^3 \cdot w_{i-1}$.

Pentru determinarea suprafeței memoriilor CAM (FIG. 7-18), se calculează separat lungimea și lățimea modulului.

Pentru lungimea L_i a modulului din nivelul i , rezultă din [33] relațiile de recurență:

$$L_0 = \alpha \cdot W \left(b_1 + \frac{\log W}{\log \alpha} \right)$$

$$L_i = \alpha^2 \left(W + L_{i-1} + \log W \cdot \alpha^{4i-1} \right)$$

a căror soluție este:

$$L_i = \alpha^{2i+1} W \left(b_1 + \frac{\log W}{\log \alpha} \right) + (W + \log W) \frac{\alpha^{2i+2} - \alpha^2}{\alpha^2 - 1} +$$

$$\cdot \left(\frac{4\alpha^{2i+2} - 4\alpha^2}{(\alpha^2 - 1)^2} + \frac{3\alpha^{2i+2} - 4i\alpha^2 - 3\alpha^2}{\alpha^2 - 1} \right) \log \alpha$$

Un modul din nivelul i are $w \cdot \alpha^{2i+1}$ biți pe direcția verticală.

Lungimea per bit este $\frac{L_i}{w \cdot \alpha^{2i+1}}$ și pentru $i \rightarrow \infty$ are următoarea valoare a limitei:

$$b_1 \cdot \frac{\log W}{\log \alpha} + \frac{\alpha(W \cdot \log W + 3 \log \alpha)}{W(\alpha^2 - 1)} + \frac{4\alpha \log \alpha}{W(\alpha^2 - 1)}$$

Ca și la memoriile RAM, valorile tind la limită spre una singură pentru i de valori mici; viteza de convergență este exponențială.

Pentru determinarea lățimii w_i a modulului din nivelul i , se folosesc relațiile de recurență:

$$W_0 = \frac{W}{\alpha} (\alpha b_1 + 1) + \log \alpha \cdot W$$

$$W_i = \alpha^2 W_{i-1} + \log W \cdot \alpha^{4i+1}$$

care au soluția:

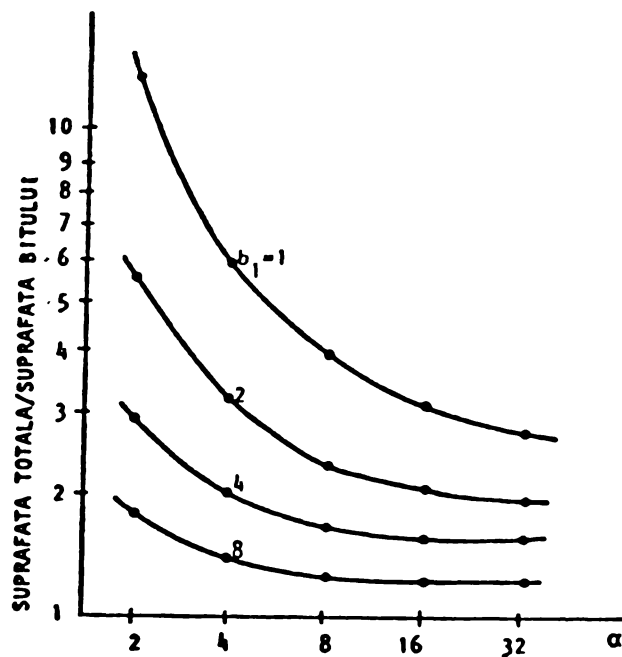
$$W_i = \alpha^{2i} \cdot W \left(b_1 + \frac{1}{\alpha} \right) + \frac{\alpha^{2i+2} - 1}{\alpha^2 - 1} \log W + \left(\frac{4\alpha^{2i+2} - 4\alpha^2}{(\alpha^2 - 1)^2} + \frac{\alpha^{2i+2} - 4i - 1}{\alpha^2 - 1} \right) \log \alpha$$

și pe direcția orizontală sînt $w \cdot \alpha^{2i}$ biți.

Lățimea per bit este $\frac{w_i}{w \cdot \alpha^{2i}}$ și pentru $i \rightarrow \infty$ are următoarea valoare a limitei:

$$(2) \quad b_1 \rightarrow \frac{1}{\alpha} \rightarrow \frac{\alpha^2 \log \alpha \cdot W}{W(\alpha^2 - 1)} \rightarrow \frac{4 \alpha^2 \log \alpha}{W(\alpha^2 - 1)^2}$$

Suprafața per bit este produsul lățimii (1) și lunginii (2), împărțit la suprafața celulei unui bit b_1^2 . Rezultă familia de curbe ale suprafeței raportate, pentru diferite scheme ale celulei de memorare (diferite valori ale lui b_1).



INCARCAREA SUPRAFETEI SILICIULUI CU
FIRE DE CONEXIUNE PENTRU MEMORII CAM
SI CUVINTE 32 BITI

FIG. 7-19

In FIG. 7-19 se prezintă familia de curbe ale suprafeței raportate a memoriei CAM, avînd ca parametri 4 valori ale mărinii b_1 .

Comparînd suprafețele memoriilor CAM și RAM, rezultă că pentru α cu valori mici, firele memoriilor CAM necesită suprafețe puțin mai mici ca ale memoriilor RAM. Pentru α cu valori mari, memoriile RAM necesită suprafețe mai mici pentru firele de conexiuni.

Pentru suprafețe egale ale biților ($b_0 = b_1$), factorul de încărcare cu fire este egal pentru ambele memorii ($\alpha = \beta$)

În cazul memoriilor CAM, se poate calcula creșterea lățimii b_1 datorită firelor de legare la sursă și la pământ. Aceste fire dau o creștere lățimii și lungimii modulului, de

$$u \cdot \frac{\alpha^2}{\alpha^2 - 1}$$

Timpul de acces pentru extragerea unei adrese dintre adresele celor S cuvinte ce se găsesc în relațiile,

$$S = W \cdot \alpha^{4N+1}$$

$$N = \frac{\log S - \log W}{4 \log \alpha} - \frac{1}{4}$$

este următorul:

$$\alpha \cdot b_1 \cdot \frac{\log W}{\log \alpha}$$

Pentru nivelul 0, timpul de acces devine:

$$\alpha \cdot b_1 \left[\left(\frac{\log W}{\log \alpha} \right) + 1 \right]$$

Pentru fiecare nivel nou din ierarhie, lungimea firului crește de α^2 ori și deci timpul de acces crește cu $2 \alpha b_1$.

Pentru N nivele, rezultă timpul de acces:

$$\left(2N \cdot \frac{\log W}{\log \alpha} + 1 \right) \alpha b_1 = \alpha b_1 \left(\frac{\log S + \log W}{2 \log \alpha} + \frac{1}{2} \right)$$

Funcția costurilor micromemoriilor CAM, rezultă prin înmulțirea timpului de acces cu suprafața.

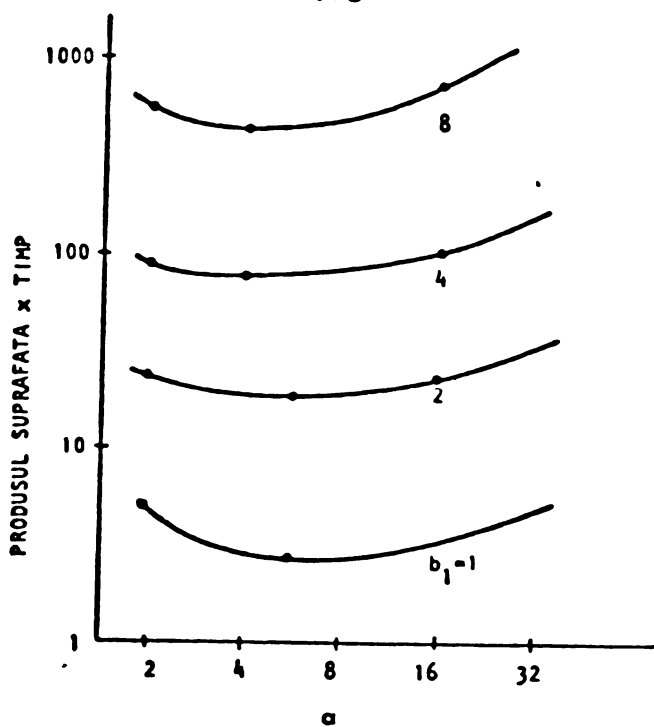
În cazul micromemoriilor CAM de S cuvinte a w biți, rezultă:

$$\left(b_1 \cdot \frac{\log W}{\log \alpha} + \frac{\alpha(W + \log W + 3 \log \alpha)}{W(\alpha^2 - 1)} + \frac{4 \alpha \log \alpha}{W(\alpha^2 - 1)^2} \right) \times$$

$$\times \left(b_1 + \frac{1}{\alpha} + \frac{\alpha^2 \log \alpha W}{W(\alpha^2 - 1)} + \frac{4 \alpha^2 \log \alpha}{W(\alpha^2 - 1)^2} \right) \times$$

$$\times \left(\frac{\log S + \log W}{2 \log \alpha} + \frac{1}{2} \right) \cdot \alpha \cdot b_1 \cdot W \cdot S$$

În FIG. 7-20 se prezintă familia de curbe ale produsului "suprafață x timp de acces", pentru 4 variante de scheme ale celulei de memorare asociativă cu S cuvinte a w biți și în nivelul 0 existând module cu αw cuvinte.



VARIATIA PRODUSULUI SUPRAFATA x
x TIMP CU α SI b_1 PENTRU
MEMORII CAM

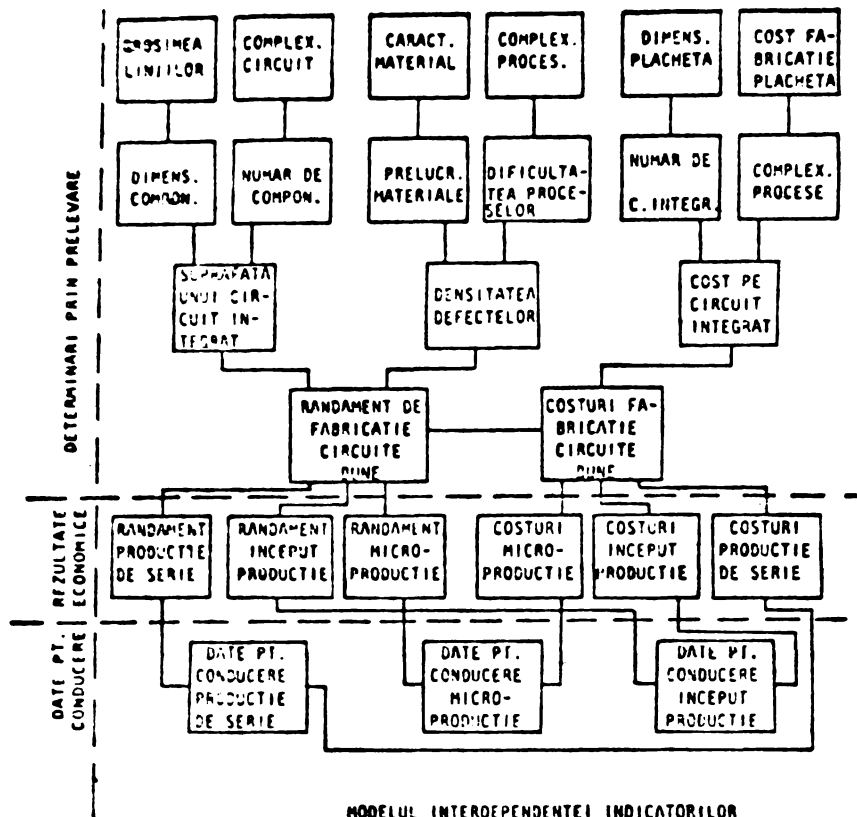
FIG. 7-20

Micromemoriile CAM au un optim al organizării (al costurilor) diferit de al micromemoriilor RAM și anume, pentru celule statice, $\alpha_{\text{optia}} = 4$.

✱
✱ ✱

TEHNOLOGIA MICRO MEMORIILOR VLSI - FACTOR HOTARITOR
AL MACROSTRUCTURII FABRICATIEI SISTEMELOR DIN
PERIOADA 1980-1990

Modelul interdependenței parametrilor tehnologiei circuitelor integrate VLSI, este prezentat în FIG. 7-21.



MODELUL INTERDEPENDENTEI INDICATORILOR
TEHNICI SI ECONOMICI AI TEHNOLOGIEI
CIRCUITELOR DE MEMORII VLSI

FIG. 7-21

Conducerea tehnologiei urmărește obiective ale progresului tehnico-economic, cum sînt:

- creșterea randamentului global al proceselor tehnologice;
- scăderea costurilor totale de fabricație, prin următoarele acțiuni permanente:
 - creșterea complexității circuitelor;
 - scăderea dimensiunilor componentelor;
 - scăderea densității defectelor;
 - creșterea diametrului plachetelor de siliciu

Tehnologia se conduce printr-un sistem informatic ale cărui date de intrare se obțin sistematic prin instrumentația de control, din dotarea fiecărui proces tehnologic.

Datele rezultate prin prelucrările valorilor parametrilor primari și secundari, se folosesc în conducerea activităților de proiectare a circuitelor, de pregătirea fabricației și de fabricație în serie, pentru a se asigura indicarea rapidă-precizie a identificării de la noștrii de progres

în competiție și pe baza studiilor de prognoze.

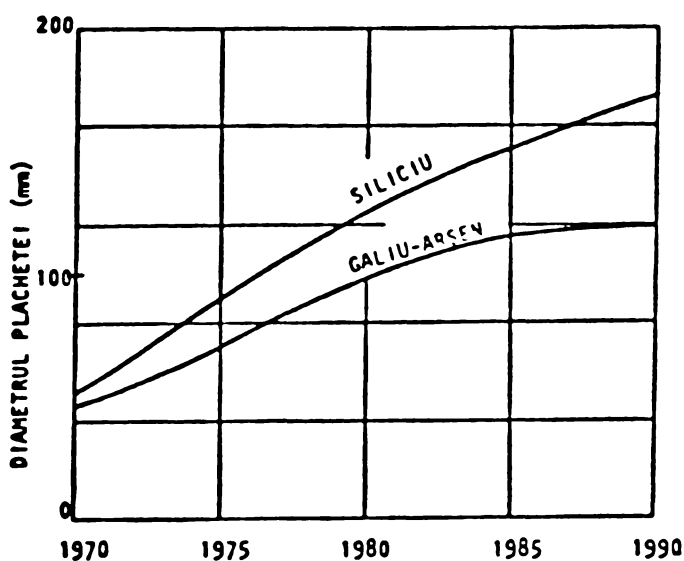
În lucrarea [43] s-au studiat evoluțiile indicatorilor tehnico-economi ai producției circuitelor micromemoriilor VLSI și au rezultat algoritmi care se folosesc la prelucrarea automată a datelor în conducerea tehnologiei circuitelor integrate.

Evoluția diametrului plachetelor de siliciu, este algoritmicată prin următorul polinom:

$$d_W = - 2,1 \cdot 10^3 + 5 \cdot 10^2 \ln y$$

(mm)

în care y se înlocuiește cu ultimele două ordine ale anului considerat (FIG. 7-22)



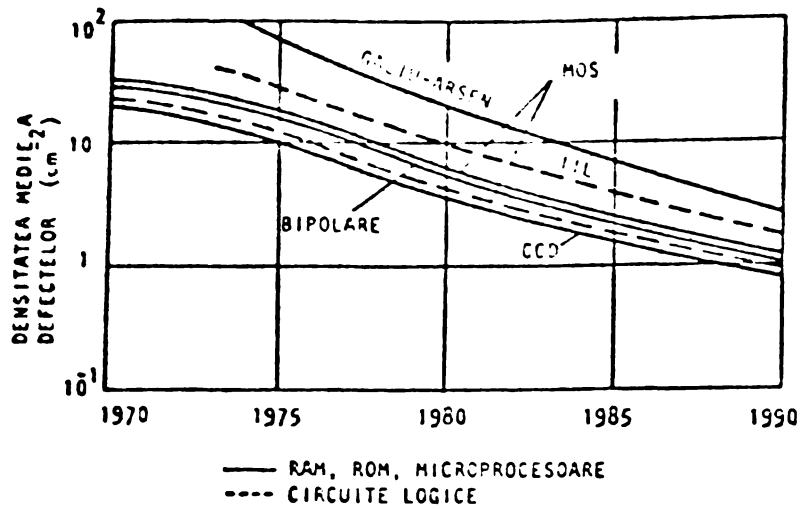
EVOLUTIA DIAMETRULUI PLACHETELOR DE SILICIU SI GALIU-ARSEN

FIG. 7-22

Evoluția densității defectelor pe suprafața de siliciu se prezintă în FIG. 7-23 și se modelează prin relația:

$$D_0 = 1,3 \cdot 10^6 \cdot e^{-0,18 y}$$

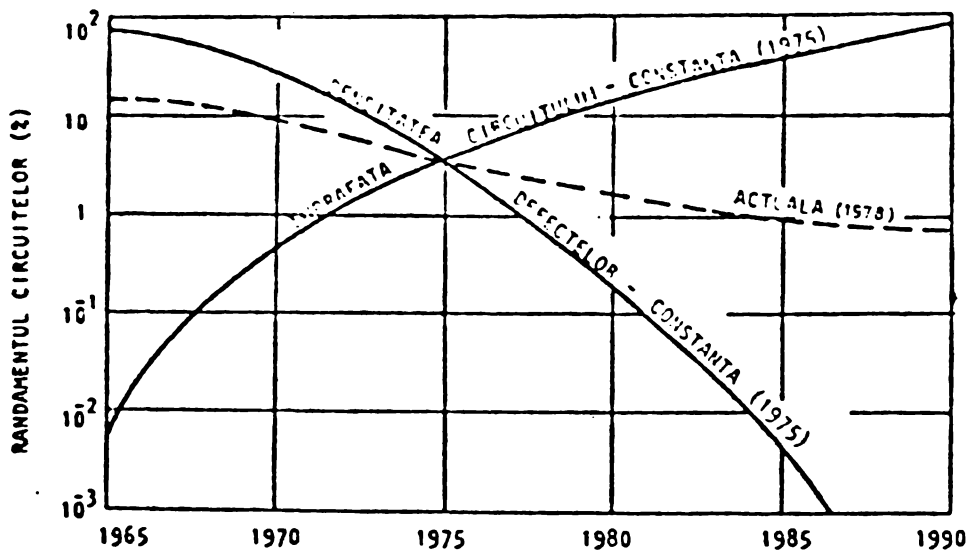
(cm⁻²)



EVOLUTIA DENSITATII DEFECTELOR PE PLACHETE

FIG. 7-23

Rezultatul pe baza variațiilor diametrului și densității defectelor, o evoluție pentru randamentul de fabricație a structurilor de siliciu (FIG. 7-24)



DEPENDENTA RANDAMENTULUI DE FABRICATIE A CIRCUITELOR DE DENSITATEA DEFECTELOR SI DE COMPLEXITATEA CIRCUITELOR (SUPRAFATA)

FIG. 7-24

Dimensiunile elementelor circuitelor integrate sînt factori determinanți ai eficienței economice a fabricației, deoarece costul prelucrării plachetelor de siliciu nu depinde de numărul de circuite pe o plachetă și nici de diametrul plachetei.

În anul 1980, nivelul de vîrf al tehnologiilor este reprezentat prin grosimea liniei de circuit pe suprafața siliciului, de 1,5 μm, care sînt în principal de procesul de fotolitografie.

In FIG. 7-25 se prezintă creșterea procentuală anuală a densității circuitelor integrate (a complexității lor), determinată de reducerea dimensiunilor elementelor de circuit.

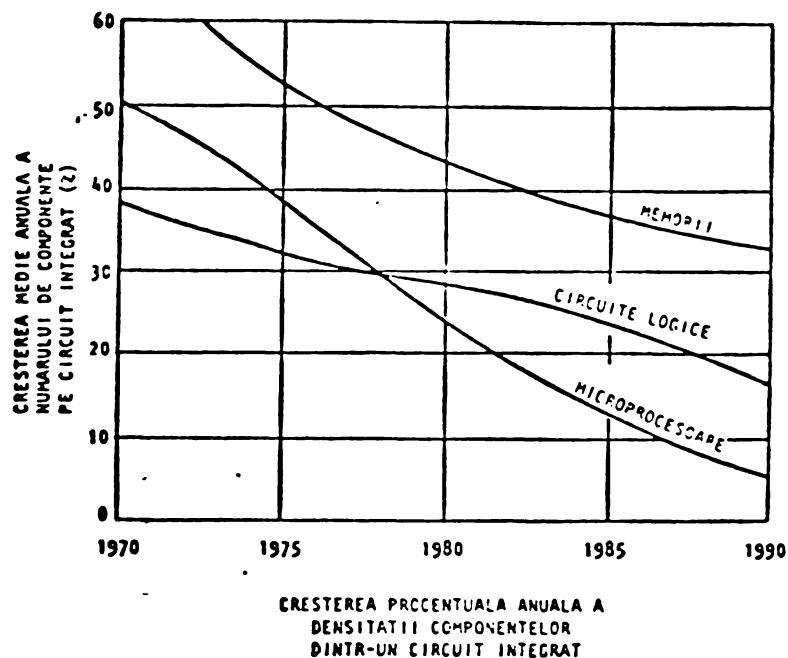


FIG. 7-25

Polinoamele de aproximare a evoluției densității circuitelor integrate, în perioada 1970-1990, sînt următoarele:

— Pentru microprocesoare N-MOS

$$N_{\text{comp.}/\text{CIP}} = -2,1 \cdot 10^{-3} \cdot y^3 + 7,1 \cdot y^2 - 6,7 \cdot 10^2 \cdot y + 2 \cdot 10^4$$

— Pentru memorii RAM - MOS

$$N_{\text{comp.}/\text{CIP}} = 2,2 y^3 - 5,1 \cdot 10^3 \cdot y^2 + 3,8 \cdot 10^4 \cdot y - 9,7 \cdot 10^5$$

— Pentru circuite logice S-TTL

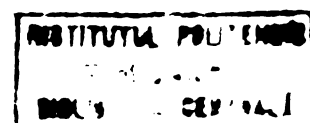
$$N_{\text{comp.}/\text{CIP}} = 9,2 \cdot 10^{-2} \cdot y^3 - 2 \cdot 10 \cdot y^2 + 1,5 \cdot 10^3 \cdot y - 3,6 \cdot 10^4$$

— Pentru memorii IBM

$$N_{\text{comp.}/\text{CIP}} = 1,2 \cdot 10 \cdot y^3 - 2,5 \cdot 10^3 \cdot y^2 + 1,8 \cdot 10^5 \cdot y - 4,3 \cdot 10^6$$

Rendementele sînt determinate de densitatea defectelor D_0 și de suprafața structurii de siliciu A_c , astfel:

$$Y = \left(1 + \frac{A_c D_0}{3} \right)^{-3}$$



Dacă se notează suprafața medie a circuitelor care se fabrică cu A_{CO} , randamentul de fabricație a unui tip de circuit, se determină cu relația:

$$Y_1 = \left[1 + \frac{A_c D_o}{3} \cdot e^{\frac{A_{CO}}{A_c - 1}} \right]^{-3}$$

Rezultă că randamentul scade rapid dacă suprafața structurii de siliciu se reduce față de suprafața medie corespunzătoare anului considerat.

Nunărul total de circuite de pe o plachetă, în funcție de suprafața plachetei (A_W) și de latura structurii de siliciu (L_C), are expresia:

$$N_C = 10^8 \cdot \frac{A_W}{(25,4 \cdot L_C)^2} \quad (A_W \text{ în cm}^2)$$

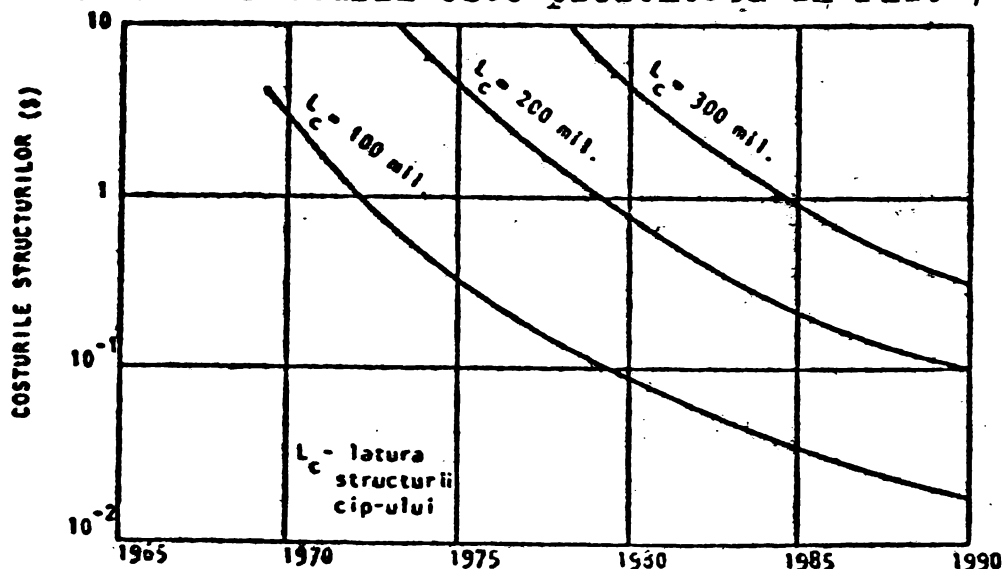
Nunărul circuitelor validate ca bune pe plachetă, rezultă:

$$N_{CB} = N_C \cdot Y$$

Costul unei structurii de siliciu se determină astfel:

$$C_{CI} = \frac{C_W}{N_{CB}}$$

Dependența în timp a costurilor structurilor de siliciu, de dimensiunea structurii este prezentată în FIG. 7-26, cu



DEPENDENȚA COSTURILOR STRUCTURILOR CIP-URILOR, DE SUPRAFAȚA STRUCTURILOR

FIG. 7-26

presupunerea că suprafața structurii considerate depășește suprafața medie fabricată.

În FIG. 7-27 se prezintă evoluția randamentelor în perioada 1975 - 1990 pentru micromemoriile semiconductoare dinamice

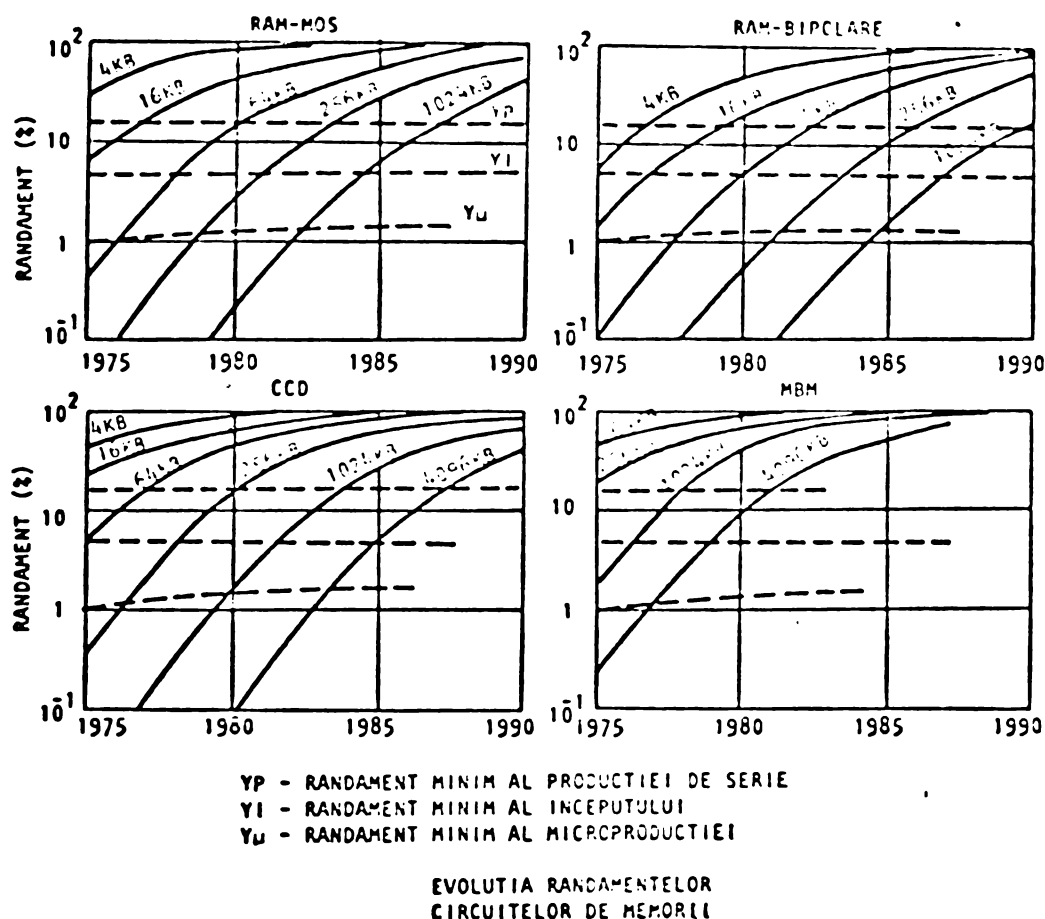


FIG. 7-27

Din aceste curbe ale randamentelor se deduce anul aproximativ al punerii în fabricație a unui anumit tip de circuit integrat cu funcție de memorie RAM, cu presupunerea că randamentul minim acceptabil pentru începerea producției, este $4 \pm 6\%$ (5%). Anul producției de serie la capacitatea totală, se stabilește prin randament minim de $13 \pm 17\%$ (15%).

Costurile fabricației de circuite integrate VLSI se împart în trei categorii:

- costurile fabricației plăcșetelor de siliciu;
- costurile încapsulării structurilor de siliciu;
- costurile testării CIP-urilor.

ANUL	COSTURILE ÎNCAPSULARII MEMORIILOR (\$)											
	16 PINI		24 PINI		40 PINI		64 PINI		16 PINI(M)		24 PINI(M)	
	P	C	P	C	P	C	P	C	P	C	P	C
1970	0,091	0,245	0,130	2,69	0,24	4,15	-	-	0,123	0,30	0,169	3,09
1975	0,052	0,125	0,125	0,85	0,22	1,45	-	3,95	0,070	0,16	0,163	0,38
1980	0,033	0,032	0,122	0,25	0,21	0,38	0,29	0,47	0,045	0,102	0,159	0,29
1985	0,024	0,065	0,119	0,145	0,21	0,25	0,25	0,28	0,035	0,034	0,155	0,167
1990	0,027	0,066	0,118	0,130	0,22	0,26	0,27	0,30	0,030	0,072	0,151	0,155

P - CAPSULA PLASTICA
C - CAPSULA CERAMICA

EVOLUTIA COSTURILOR ÎNCAPSULARII CIRCUITELOR
DE MEMORII ȘI MICROPROCESOARE

FIG. 7-29

Costurile totale rezultă prin însumarea costurilor prelucrării plăchetelor de siliciu și a costurilor încapsulării; în timp, cele două procese tehnologice domină pe rând costurile totale.

Creșterea în timp a costurilor încapsulării, în comparație cu scăderea în timp a costurilor prelucrării plăchetelor de siliciu, creiază o dependență a rentabilității fabricației de circuite integrate, de gradul de integrare a tehnologiei. Variația în timp a acestor costuri pentru memoriile semiconductoare, e prezentată în FIG. 7-30.

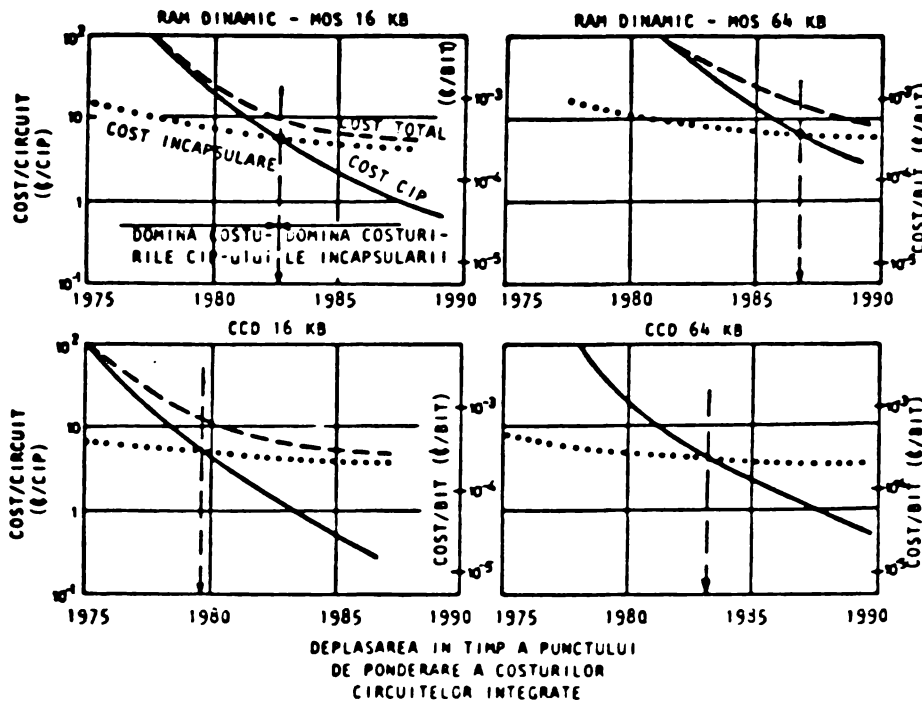


FIG. 7-30

Pentru micromemoria RAM-MOS de 16 kb, s-a modelat reducerea în timp a costurilor, prin relația:

$$C_{CIP} = 0,008 y^2 - 0,7 y + 20,9$$

și rezultă în FIG. 7-31, subgame de 2-5 ani de dominare economică a unei complexități de circuit integrat, care asigură costurile/BIT cele mai mici.

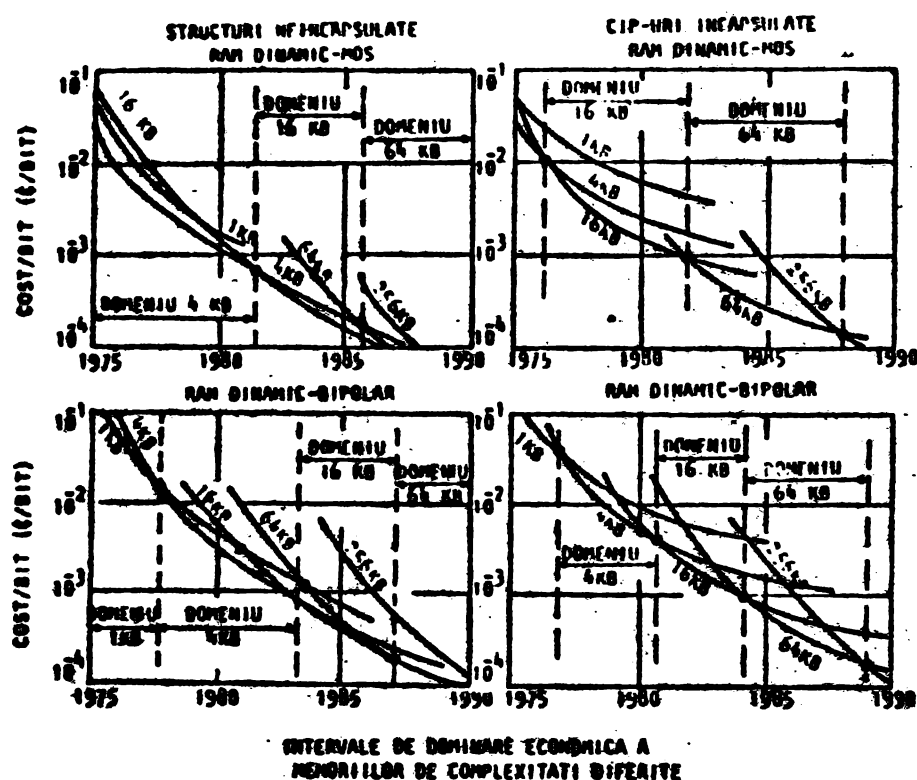


FIG. 7-31

Pentru reducerea costurilor încapsulării, se închiid în aceeași capsulă mai multe circuite integrate, ca: microprocesorul, memoria și circuitele auxiliare.

Pe măsura creșterii complexității circuitelor, costul testării crește și devine predominant în costul total (dacă un CIP de memorie cu capacitate de 1 Mb în 1990 va costa 1 \$, același circuit cu testarea performanțelor va depăși 10 \$ și necesită câteva sute de ore pentru testare).

Dependența calitativă a costurilor de complexitate, este prezentată în FIG. 7-32.

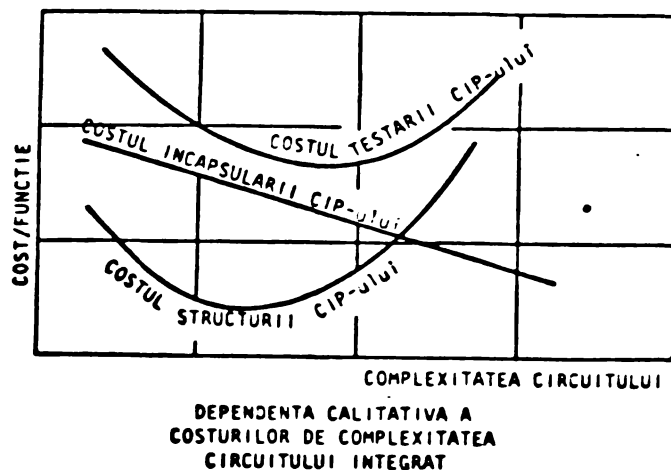


FIG. 7-32

În FIG. 7-33 se prezintă cele trei categorii de costuri, din care rezultă perioadele în care domină fiecare dintre acestea, pentru micromemoriile de 16 Kb și 64 Kb.

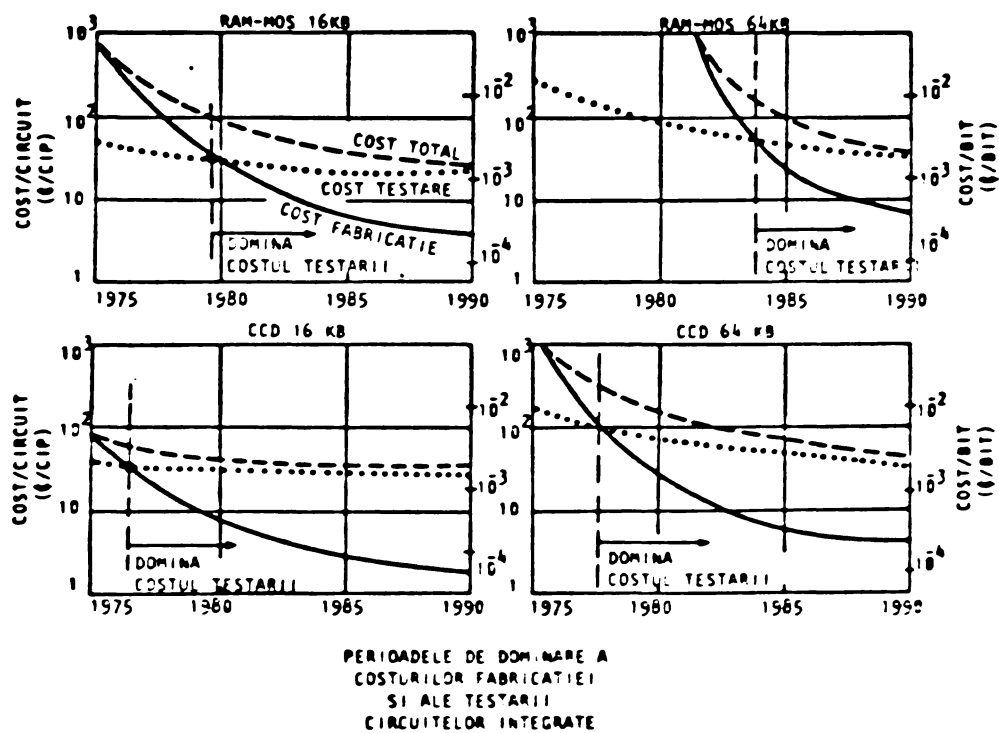


FIG. 7-33

Rezultatul este că în decada 1980 - 1990, costul testării va fi mai mare decât cel al costului total al fabricației memorii sau micro-procesoarelor.

Concluzii

1. Participarea diverselor circuite din subsistemul de memorare la consumul de energie electrică și la costurile de fabricație ale modulului vandabil de memorie, fiind 30 - 40% - în circuitele de memorare, 20-25% în circuitele de alimentare și 50-65% - în circuitele auxiliare (registre intrare-ieșire, bază de timp etc.), creșterea densității și complexității circuitelor integrate într-un CIP, transformă tehnologia de asamblare în tehnologie de organizare a circuitelor pe suprafața siliciului și în tehnologie de prelucrare chimico-metalurgică a siliciului; costurile specifice ale circuitelor auxiliare dintr-un CIP (partea din costuri ce le revine, raportată la capacitatea de memorare a unui CIP), scăzând cu creșterea complexității CIP-ului, densitatea memoriilor devine indicator tehnico-economic al progresului tehnologic al sistemelor de calcul.
2. Pentru generația circuitelor de memorii VLSI, optimizarea tehnologiei de realizare (organizarea optimă a circuitului complex pe suprafața de siliciu) se realizează pe criteriul minimizării produsului "timp de acces x suprafața de siliciu" dintr-un CIP, sub restricțiile performanțelor utilajului de fotolitografie și ale complexității schemei de memorare a unui BIT (pentru circuitele integrate VLSI, costurile minime s-au obținut în anul 1975 cu expunerea plachetei de siliciu la lumină ultravioletă, în anul 1980 - expunere la fascicul de electroni și în anul 1990 se vor realiza costuri minime prin expunere la raze X cu fotocompoziție).
3. Urzărirea progreselor tehnologiilor și ale structurilor sistemelor de calcul, modifică treptele integrării maxime a industriei de calculatoare (chiar și ale integrării industriilor aflate în decalaj tehnologic), dela 4 trepte obligatorii ((1) servicii - (2) sisteme - (3) blocuri - (4) circuite integrate la 3 trepte obligatorii ((1) servicii - (2) microsisteme - (3) microprocesoare + micromemorii), rezultând importanța strategică a dezvoltării integrate a tehnologiilor circuitelor VLSI (memorii și microprocesoare), pentru realizarea în perspectivă a conducerii eficiente a tuturor unităților economice, culturale și administrative.

CAP. 8

BIBLIOGRAFIE

1. D. K. LYNN, C. S. MEYER, D. J. HAMILTON - Retrospect and prospect, Opt. Nr. 16, Analysis and design of integrated circuits, Mc G-H, N. Y. 1967.
2. M. A. MAAS - By increasing other industries' profitability, electronics can increase its own - Electronics - MAY 29, 1975.
3. M. DRAGANESCU - Electronica în România - Text pregătit pentru termenul "Electronica", din Enciclopedia României, 1979.
4. M. DRAGANESCU - Dezvoltarea economico-socială în perspectiva celei de-a doua revoluții industriale, Era Socialistă Nr. 19, 1978.
5. M. DRAGANESCU - Conducerea societății și tehnologia, Era Socialistă Nr. 20/1979.
6. L. S. HILL - Systems Engineering in Perspective, IEEE Transactions on Engineering Management, vol. EM-17, Nr. 4, NOV. 1970.
7. A. BROWN - The next 20 years in microelectronics, New Scientist, 16 MARCH 1972.
8. G. R. MADLAND - The Future of Silicon Technology, Solid State Technology, AUGUST 1977.
9. I. G. BATRANA - Realizări pe plan mondial în domeniul memoriilor interne, Referat, Dec. 1978.
10. R. W. KEYES - Physical Limits in Digital Electronics, Proc. of the IEEE, vol. 63, Nr. 5, MAY 1975.

11. The Integrated Circuit Industry to 1985, covering technology and product trends economic factors, markets, strategic influences for integrated circuits and optoelectronic displays, 1978.
12. M. DRAGANESCU și V. BALTAC - Raport informativ și propuneri rezultate ca urmare a vizitei în SUA, în NOV. 1977.
13. Decret Prezidențial Nr. 212/1977 privind stabilirea prețului de producție și de livrare pentru calculatorul electronic FELIX tip C-512.
14. Ordin al MICM Nr. 5913/1975 privind stabilirea prețului de producție și de livrare pentru minicalculatorul I-100.
15. L. ALTMAN - Memories, Electronics, IAN. 20, 1977.
16. E. R. HNATEK - Current Semiconductor Memories, Computer Design APRIL, 1978.
17. R. P. CAPECE - Memories, Electronics, OCT. 25, 1979.
18. D. G. FINK - For electronics, the past is prologue, IEEE Spectrum, IAN. 1972.
19. J. B. BRINTON - Wafers to challenge disks, bubbles?, Electronics, AUG. 16, 1979.
20. R. W. KEYES - The Evolution of Digital Electronics. towards VLSI, IEEE Journal of Solid-State Circuits, vol. SC-14, Nr. 2, APR. 1979.
21. R. F. SPENCER, JR. - Interaction of VLSI Technology Progress with Minicomputer Product Development, IEEE Journal of Solid-State Circuits, vol. SC-14, Nr. 2, APR. 1979.
22. C. A. FINNILA, H. H. LOVE JR. - The Associative Linear Array Processor, IEEE Transactions on Computers, VOL. C-26, Nr. 2 FEBR. 1977.

23. M. J. FLYNN - Microprogramming - Another Look at Internal Computer Control - Proc. of the IEEE, vol. 63, Nr. 11, NOV. 1975.
24. I. JURCA - A multiprocessor system with Multitasking facilities - Dutch Efficiency Bureau - Pijnacker - 1977.
26. J. G. FLETCHER, S. FERNBACH, P. J. DUBOIS, G. L. BOER - Computer Storage Structure and Utilization at a Large Scientific Laboratory, Proc. of the IEEE vol. 63, Nr. 8 AUG. 1975.
27. P. C. YUE, C. K. WONG - Storage Cost Considerations in Secondary Index Selection - International Journal of Computer and Information Sciences, vol. 4, Nr. 4, DEC. 1975.
28. P. J. DENNING, G. S. GRAHAM - Multiprogrammed Memory Management - Proc. of the IEEE, vol. 63 Nr. 6, JUN. 1975.
29. M. Z. GEANEM - Study of Memory Partitioning for Multiprogramming Systems with Virtual Memory - IBM J. RES. DEVELOP. SEPT. 1975.
30. J. LENFANT - Fast Random and Sequential Access to Dynamic Memories of Any Size - IEEE Trans. on Computers, vol. C-26, Nr. 9, SEPT. 1977.
31. C. K. CHOW - On Optimization of Storage Hierarchies - IBM J. of Research and Development - VOL. 18, Nr. 3, MAY 1974.
32. J. GECSEI, J. A. LUKES - A model for the evaluation of storage hierarchies - IBM Systems Journal VOL. 13, Nr. 2 1974.
33. C. A. LEAD, M. REM - Cost and Performance of VLSI Computing Structures - IEEE Journal of Solid - State Circuits vol. SC-14. Nr. 2, APRIL 1979.

34. D. TOOLBS - CCD and bubble memories: system implications - IEEE Spectrum - MAY 1978.
35. M. EKLUND - I. C. Technology in the Eighties - Semiconductor International - JAN. 1980.
36. R. J. KOPPEL, I. MALTZ - Predicting the real costs of semiconductor - memory systems - Electronics, NOV. 25, 1976.
37. J. CUNNINGHAM, J. JAFFE - Insight into RAM costs aids memory - system design - Electronics, DEC. 11, 1975.
38. F. FAGGEN - How VLSI impacts computer architecture - IEEE spectrum MAY, 1978.
39. P. MOLLER, R. RUDDLELL - The economics of manufacturing a 4 K RAM.
40. R. P. CAPECE - Tackling the very large-scale problems of VLSI: a special report, Electronics, NOV. 23, 1978.
41. AL. ROGOJAN - METODA PENTRU SINTEZA SCHEMELI LOGICE A UNUI CALCULATOR NUMERIC - 1974.
42. A. V. POHM - Cost/Performance Perspectives of Paging with Electronic and Electromechanical Backing Stores - Proc. of. the IEEE, vol. 63, Nr. 8, AUG. 1975.
43. HELMUT F. WOLF, STUART L. HARRIS, GEORGE E. AVERY, DOUGLAS L. FINCH, ROBERT K. MEISER, JAMES G. RUDOLPH - VLSI TECHNOLOGY AND MARKET - 1978.
44. STEFAN M. GHEORGHE - Circuite integrate LSI pentru micro-procesoare - 1980.
45. R. L. MATTSON, J. GIOSI, D. R. SLUTZ, I. L. FRATIGER - Evaluation techniques for storage hierarchies - IBM Systems Journal vol. 9, Nr. 2 - 1970.

46. GORDON BELL, ALLEN NEWELL - Computer structures -
Mc Gr. HILL 1971.
47. IOAN MARUSCIAC - Programare geometrică și aplicații,
Ed. Dacia 1978.
48. C. G. BELL, J. C. MUDGE, J. R. NAMARA - Computer
Engineering - Digital Press 1978.
49. R. FAURE - Elements de la recherche operationelle,
Gauthier - Villars 1968.
50. TOM STONIER - Proceedings of the European Computing
Congress - 1978.

STUDIU COMPARATIV
INTRE MEMORIILE INTERNE
CU FERITE SI CU
SEMICONDUCTOARE

.

1. INTRODUCERE

Dezvoltarea sistemelor de calcul în ultimii 20 de ani și în special a aplicațiilor calculatoarelor în toate domeniile vieții, permit schimbări în concepția utilizării sistemelor de calcul, care urmăresc extinderea calculului electronic la toate procesele de automatizat și reducerea costului acestor automatizări.

Dezvoltarea microelectronicii și soluționarea problemelor de software ale generației 3, 5-4 de calculatoare electronice, "ieftinesc resursele de calcul și de memorie, calculul local și separat pentru fiecare funcție aplicativă devine posibilă și se impune... informatica devine o informatică distribuită".¹⁾

Din categorisirea tipurilor de aplicații ale calculatoarelor electronice¹⁾ prezentată în Tabelul I

TABELUL I
CATEGORIILE APLICAȚIILOR
CALCULATORILOR ELECTRONICE

Nr. crt.	Categoria de aplicație	Exemple tipice	Tipuri de calculatoare folosite
1.	Scală foarte mică	-Concentratore de date -Înglobare în produse (vehicule) -Comerț (gestiune unități comerciale mici) -Automatizare linii producție (ex. cântărirea automată)	-Minicalculatoare sau -Echipamente cu microprocesoare
2.	Scală mică	-Comandă cu calculatoare a mașinilor unelte -Conducerea proceselor tehnologice -Gestiune magazii -Automatizarea proiectării -Gestiune baze de date mici	-Minicalculatoare mici și medii
3.	Scală medie	-Conducerea proceselor tehnologice complexe -Gestiune baze de date locale -Conducerea întreprinderii mici și medii	-Minicalculatoare mari și calculatoare de capacitate medie-mare
4.	Scală mare	-Conducerea întreprinderii mari -Gestiunea bazelor de date de interes național (sisteme de rezervă) -Prelucrarea arhivelor mari de date (explorări seismice, date experimentale în fizica atomică, etc.) -Sisteme în timp real foarte mari	-Calculatoare de capacitate mare

și ținând seama de concepțiile principalelor firme producătoare de calculatoare²⁾ cum sînt IBM, HONEYWELL, UNIVAC, CDC și DEC, asupra arhitecturii sistemelor informatice distribuite, rezultă o dezvoltare continuă a minicalculatoarelor și microcalculatoarelor, în paralel cu o schimbare a structurii sistemelor de calcul mari și o creștere a puterii lor de calcul; aceste progrese sînt

asigurate de folosirea circuitelor larg integrate și de ierarhizarea și gestionarea automată a memoriilor.

Memoria, împreună cu sistemul de control al funcției de memorare, sînt factorii economici principali ai majorității sistemelor de calcul electronic.

Controlul automat al funcției de memorare, cum de exemplu este realizarea "memoria virtuală",³⁾ conduce la costuri reduse pentru ora de calcul, chiar folosind memorii cu timpi mari de acces fără să se afecteze viteza de calcul a unității centrale.

În sistemul de calcul FELIX C-512 funcționează o memorie internă cu pondere de 33% în valoarea totală a echipamentului configurației maxime, față de 4% - ponderea unității centrale și 30% - ponderea perifericelor.

TABELUL II
CARACTERISTICILE PRINCIPALE
ALE MEMORIEI INTERNE A SISTEMULUI FELIX C-512

UNITATEA DE MEMORIE (UM)

- Capacitate: de la 128 K.O. pînă la 512 K.O. (extensibil pînă la 1.024 K.O.).
- Modulul: 32 K.O. (format din două module de 16 K.O.)
- Transfer de date: 4 octeți simultan
- Organizarea memoriei: 4 blocuri (sau 3 blocuri în cazul extinderii capacității pînă la 1.024 K.O.), fiecare bloc cuprinzînd cîte patru module de 32 K.O. Funcționarea simultană a blocurilor între ele și accesul la bloc pe trei registre de informații de 32 ranguri binare
- Ciclul memoriei: 900 nsec, pentru patru octeți
- Debitul de informații: prin echiparea completă cu cele 4 blocuri, debitul maxim este de 12 M.O./sec. (sau de 24 M.O./sec. în cazul extinderii capacității la 1.024 K.O.)
- Protecția memoriei: cu chei de protecție, unitatea protejată fiind pagină de 2 K.O.

În Tabelul II se prezintă caracteristicile principale ale memoriei interne a sistemului de calcul FELIX C-512, realizată cu elemente de memorare feritice.

2. Condiții de utilizare a memoriilor interne

Având în vedere funcția de memorare, diferitele tipuri de memorii se evaluează și se selectează pe baza următoarelor caracteristici:

- timpul mediu de acces,
- viteza de transfer a datelor,
- organizarea și capacitatea,
- tehnologia și costul modulului constructiv.

Sistemele de calcul folosesc memorii cu performanțe stabilite în funcție de domeniul aplicativ al configurației sistemului³⁾, care între anii 1974 și 1980 se estimează că vor evolua între limitele prezentate în Tabelele III și IV.

TABELUL III

CAPACITATEA ÎN MEGABITAI A MEMORIILOR
UTILIZATE ÎN SISTEML DE CALCUL REALIZATE ÎN ANUL 1974

Nr. crt.	Tipul sistemului	Memorie internă	Discuri	Benzi	Casete (Dischete)
1.	Calculator mare	2	2.400	600	-
		1	1.200	480	-
2.	Calculator mediu	0,5	600	360	-
		0,25	400	240	-
3.	Calculator mic	0,064	10	20	-
4.	Minicalculator	0,024	2,5	5	0,2
5.	Microcalculator	0,001	-	-	0,15
6.	Terminal de proces	0,016	3	5	-
7.	Terminal inteligent	0,008	1	1	0,7
8.	Terminal simplu	0,001	-	-	0,01

TABELUL IV

CAPACITATEA ÎN MEGABITAI A MEMORIILOR
CE SE VOR UTILIZA ÎN SISTEML DE CALCUL DIN ANUL 1980

Nr. crt.	Tipul sistemului	Memorie internă	Discuri	Benzi	Casete (Dischete)
1.	Calculator mare	4	4.800	800	-
		2	2.400	520	-
2.	Calculator mediu	1	1.200	410	-
		0,5	800	300	-
3.	Calculator mic	0,13	50	100	-
4.	Minicalculator	0,064	10	10	0,4
5.	Microcalculator	0,003	0,1	-	0,45
6.	Terminal de proces	0,032	6	5	-
7.	Terminal inteligent	0,024	3	3	0,7
8.	Terminal simplu	0,002	-	-	0,020

Evoluția cererii de memorii operative este caracterizată prin creșterea rapidă a capacității totale de memorii necesară sistemelor de calcul, prin accentuarea condițiilor funcționale pretinse de calculatoarele utilizate în automatizări de procese tehnologice și prin lărgirea gamei de module de memorie atât în direcția capacităților mici și compatibile cu circuitele microprocesoarelor, cât și în domeniul capacităților mari realizate de

discurile cu capete fixe, de pînă la 5 megabaiți.

Problemele de costuri ale prelucrării automate a datelor, obligă beneficiarii la introducerea controlului automat al funcției de memorare, prin care se realizează îmbunătățiri de performanțe, cum de exemplu într-un calculator cu o memorie internă de 1 megabaiți și o memorie adițională de 48 kilobaiți, se realizează funcția de memorie operativă la o capacitate virtuală de $2 + 10$ megabaiți.

Fabricanții de echipamente de calcul asigură module de memorie internă care trebuie să satisfacă următorul șir de condiții tehnico-economice:

- ciclul de funcționare
- capacitatea și organizarea blocului de memorie
- modul de citire a datelor
- volatilitatea memorării
- siguranța funcționării fără defecte
- mentenabilitatea în exploatare
- interfațarea cu unitatea centrală
- dimensiuni maxime
- costul acceptabil
- numărul de module necesare

Elementele care orientează fabricanții de memorii spre modernizarea tehnologiilor de fabricație, sînt schimbările ultimelor două condiții din șirul de mai sus, care determină seria de fabricație și construcția modului de memorie internă.

Funcționarea și natura componentelor constructive ale memoriei, sînt determinate de celelalte condiții enumerate mai sus.

Pentru o economie industrial dezvoltată, în perioada 1970-1980, creșterile de comenzi de sisteme de calcul și ca urmare

necesarul de memorii interne (în megabaiți) se prezintă în Tabelul V,

TABELUL V
CREȘTEREA NECESARULUI DE MEMORII
INTERNE (ÎN MEGABAIȚI) ÎN PERIOADA 1974-1980

Nr. crt.	Tipul sistemului	Raport 1980/1974
1.	Calculator mare	2,2
2.	Calculator mediu	7,3
3.	Calculator mic	1,8
4.	Minicalculator	4
5.	Microcalculator	5
6.	Terminal de proces	5
7.	Terminal inteligent	11,5
8.	Terminal simplu	4,2
	Total megabaiți	4,2

din care rezultă în anul 1980 comenzi de module de 4 + 7 ori mai mari ca în anul 1974 pentru calculatoare medii, mini și microcalculatoare și în mod deosebit pentru terminalele inteligente.

Urmărind dezvoltarea memoriilor interne și din punctul de vedere al categoriilor de aplicații ale sistemelor de calcul, între anii 1974 și 1980 se va realiza o deplasare a comenzilor de module de memorie astfel: în anul 1974 58,6% din module s-au livrat sistemelor de calcul și numai 18,4% terminalelor; în anul 1980 se estimează³⁾ că terminalele vor consuma 30,2% din producția de module de memorie iar sistemele de calcul - 47,5%.

Cei mai mari consumatori de memorii rămân calculatoarele mari cu utilizări în statistică și în calcule științifice, care vor continua să funcționeze în sisteme centralizate cu teleprelucrări, cu memorii virtuale și cu controlul automat al funcției de memorare.

În paralel, mari cereri de memorii vor prezenta sistemele de mini și microcalculatoare cu utilizare în industrie, finanțe și în cercetare-proiectare, ce vor funcționa ca terminale inteligente în sistemele moderne de informatică distribuită.

Domeniul sistemelor de calcul mici și independente, susține cercetări pentru realizarea de "minimemorii" la costuri reduse.

3. Elemente de dezvoltare a memoriilor interne

Memoriile operative sau interne sînt părți ale calculatoarelor electronice⁴⁾, în care se înmagazinează programele în curs de execuție și datele aferente acestora.

Primul pas funcțional al memorării este adresarea, în funcție de care se clasifică memoriile, rezultînd memorii cu acces secvențial și memorii cu acces aleatoriu; ultima categorie denumită prescurtat memorie RAM (random access memory) stă la baza funcționării memoriilor operative. Caracteristica funcțională a memoriilor RAM este întîrzierea aproximativ egală a răspunsurilor⁵⁾ memoriei ($A \cong B \cong C \cong \dots$) pentru toată gama de adrese ce se aplică aleatoriu matricei de memorare (Fig. 1)

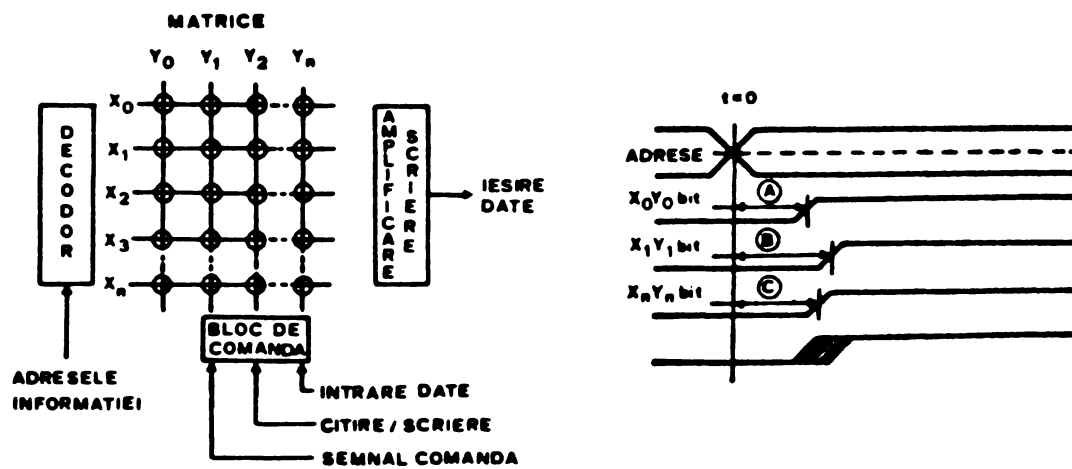


FIG.1 FUNCIONAREA MEMORIILOR ALEATORII (RAM)

formată din elemente de memorare de natură feritică, semiconductoră, etc.

Trei generații de calculatoare electronice au fost dotate cu memorii operative realizate cu două elemente principale de memorare: elementele magnetice și bistabilii electronici.

Considerațiile de proiectare care au dezvoltat tehnologiile de memorii operative⁵⁾, sînt următoarele:

- 2.- memorarea să fie sigură, permanentă și dacă se poate fără consum de energie;
- 3.- timpul între două citiri sau scrieri succesive să fie cât mai scurt;
- 4.- volumul, consumul și costul să fie cât mai mici posibil;
- 5.- operațiile de scriere-citire-ștergere, să fie repetabile nelimitat.

Echipamentele care folosesc memorii RAM în anumite game reale de capacități și timpi de acces, sînt reprezentate în Fig. 2.

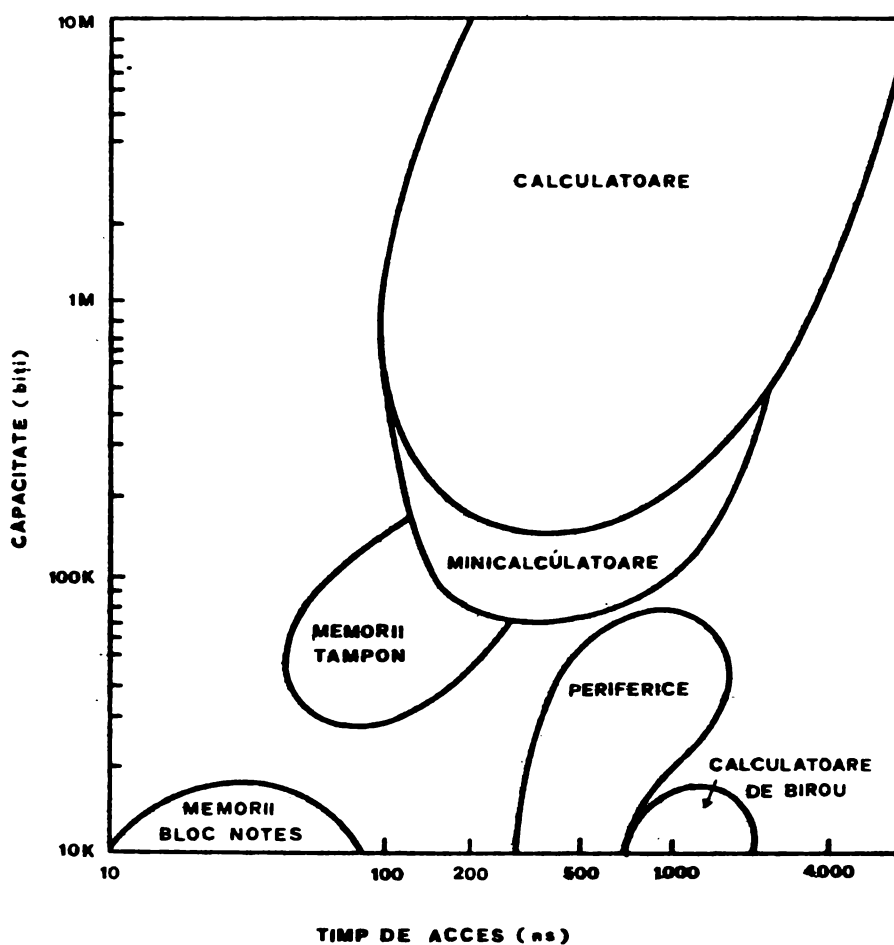


FIG. 2 APLICATII ALE MEMORIILOR CU ACCES ALEATORIU (RAM)

din care rezultă trei clase principale de performanțe:

- I - memoriile RAM "tampon" și "bloc notes", cu capacități între 10 și 100 kilobiți, necesită timpi de acces între 10 și 200 nanosecunde;

II - memoriile RAM "operative", cu capacități între 80 kilobiți și 10 megabiți, necesită timpi de acces între 100 și 4000 nanosecunde;

III - memoriile RAM din echipamentele periferice sau din mașinile de calculat de birou, cu capacități între 10 și 80 kilobiți, necesită timpi de acces între 250 și 3000 nanosecunde.

Chiar în limitele uneia dintre aceste 3 clase de memorii RAM, realizările industriale nu au satisfăcut fără limitări toate cele 5 considerații de proiectare de mai sus; în funcție de sistemele informatice în care s-au utilizat echipamentele de calcul electronic, s-a stabilit ordinea de prioritate pentru cele 5 considerații, devenind astfel condiții de proiectare, și pe măsura progresului tehnologic din domeniul componentelor electronice s-au realizat memorii prin tehnologii ce s-au concurentat continuu pentru asigurarea de prețuri și siguranță de funcționare avantajoase.

TABELUL VI
CALCULATOARE DE TELECOMUNICATII

Tipul	Data introducerii	Număr de calculatoare	Lungimea cuvintului	Microprogramare	Memoria
S.U.A.					
BELL SYSTEM					
Nr. 1 ESS	1965	1 per.	37/23	NU	FERITE FOLII
Nr. 2 ESS	1970	1 per.	10,21/16	NU	
Nr. 3 ESS	1976	1 per.	16,32/16	DA	I C PET
Nr. 1A ESS	1976	1 per.	24,48/24	NU	FERITE - C.I.
GEN.TEL-ELEC.					
C 1 EAX	1967	1 per.	20	NU	
Nr. 2 EAX (2A)	1977	1 per.	32	NU	MOS (DINAMIC)
Nr. 3 EAX (2A)	1978	4 per.	32	NU	SEMICOND.
NORTH ELECTRIC					
ETS-4 (APZ-130)	1975	7 per.	16	NU	FERITE - C.I.
MX - 1E (OXMI4)	1971	4 per.	16	NU	FERITE
CANADA					
NORTHERN ELECTRIC					
SP - 1	1971	1 per.	24	NU	
DMS 100/200	1979/78	1 per.		DA	
ANGLIA					
CEL MARK II		6	16	NU	
PLESSEY 250		12	24	DA	FIRE-FERITE
FRANTA					
ETI					
E 10 (CS 40)	1970	5	32	DA	FERITE
E 11 (ITT 3200)	1976	2	32	NU	FERITE
E 12 (CS 40)	1973		32	DA	FERITE
R.F.G.					
ESM 10.000	1966	35	12	DA	
EDS	1975	1 per.		NU	FERITE
EM 50 1	1973	1 per.		NU	FERITE
EM SF 1	1978	1 per.		NU	
SUEDIA					
ERICSON					
ARE	1973	2-3		NU	FERITE
ARE 10	1975	1 per.	16	NU	FERITE
ARE 11	1968	1 per.	16	NU	FERITE
12	1968	1 per.	16	DA	FERITE
13	1971	8 per.	16	NU	FERITE
OLANDA					
PHILIPS					
PRX 205	1972	8 per.	32	DA	FERITE
JAPONIA					
B - 10	1971	2 per.	32	NU	FIRE-FERITE
D - 20	1973	1 per.	16	NU	MOS-TAMP
ITT					
METACONTA					
10 C	1973	6	16/32	NU	FERITE
11 A	1972	2	16/32	NU	FERITE
TCS 5	1974	2	16	NU	FERITE

Acest fenomen este demonstrat de dezvoltările ce se fac în domeniul echipamentelor de telecomunicații (domeniu cu inerție mare la înlocuirea actualelor echipamente cu calculatoare electronice), pentru care s-au pus recent în exploatare în principalele state dezvoltate, calculatoare cu memorii operative atât feritice cât și semiconductoare⁷⁾.

Tabloul VI prezintă lista acestor calculatoare de telecomunicații.

Modul în care tehnologiile principale pentru memorii RAM, au satisfăcut (în anul 1973) cele trei clase de performanțe prezentate mai sus, se prezintă în fig. 3 (tehnologiile RAM cu ferite) și în fig. 4 (tehnologiile RAM cu semiconductoare).

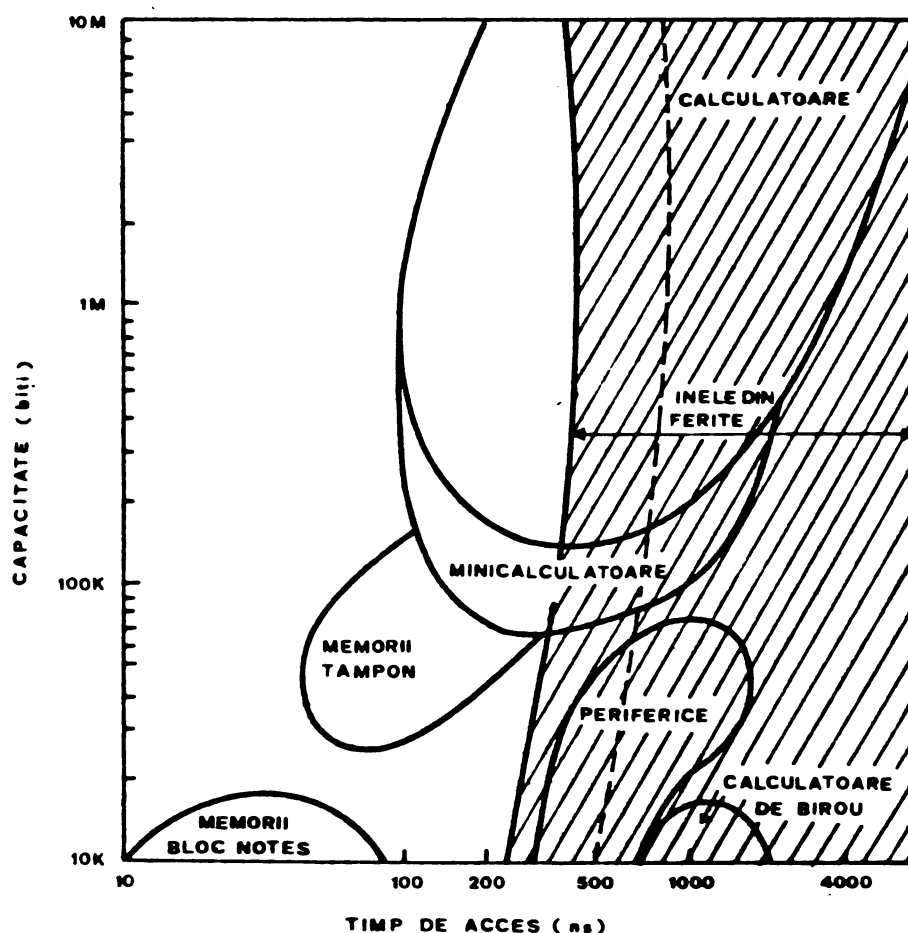


FIG.3 APLICATII ALE MEMORIILOR RAM FERITICE

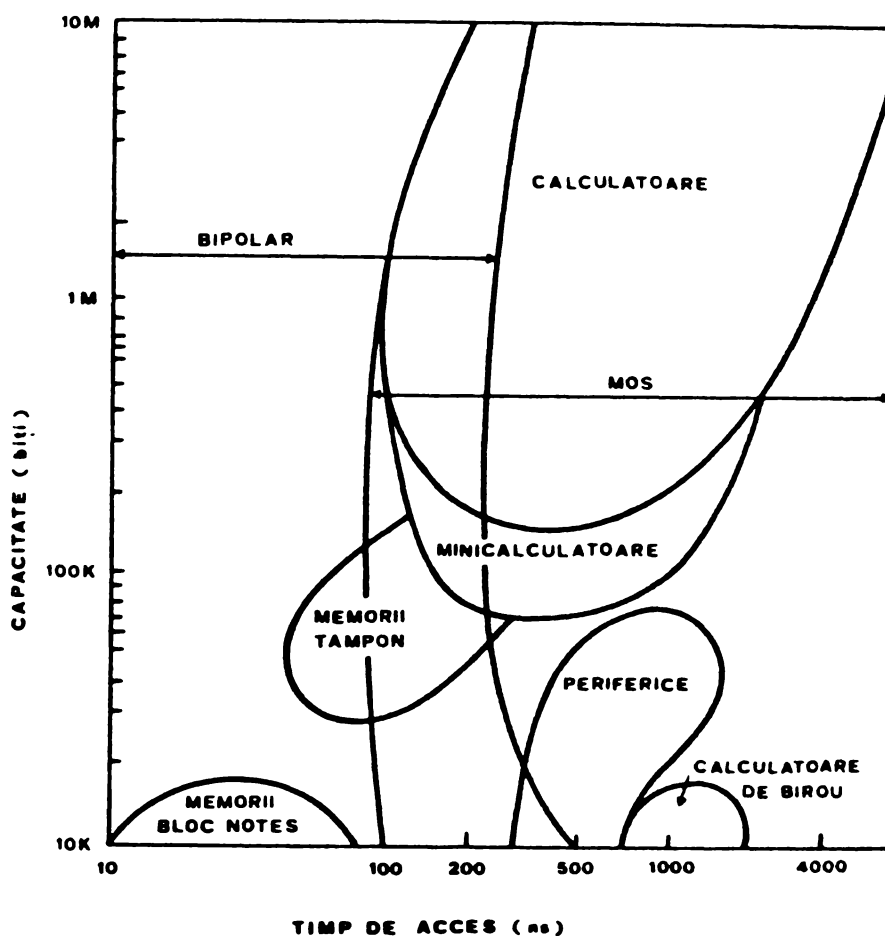


FIG. 4 APLICATII ALE MEMORIILOR RAM SEMICONDUCTOARE

Fabricanții de circuite integrate atrag atenția constructorilor de memorii, asupra fenomenului de înlocuire în timp a elementelor de memorie feritice cu elementele semiconductoare, prin progresele tehnologice (tehnic-economic) ce se realizează în proiectarea și fabricația circuitelor larg integrate, astfel că în timp memoriile semiconductoare vor răspunde cu avantaje, celor în considerații de proiectare de mai sus.

Acest fenomen se prezintă în graficul din fig. 5,

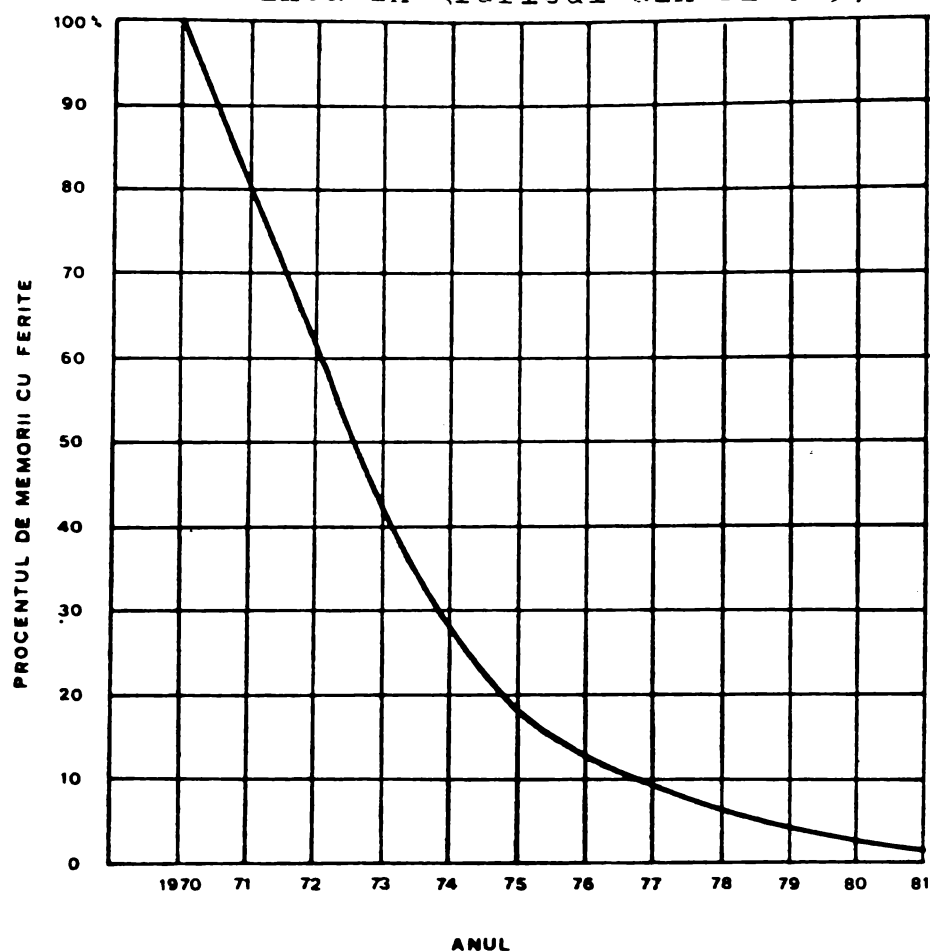


FIG.5 SCADEREA IN TIMP A CONTINUTULUI DE MODULE CU FERITE IN MEMORIILE OPERATIVE

elaborat în anul 1977⁸⁾ pe baza datelor de evoluție a industriei electronice din SUA, unde s-a fabricat în anul 1970 primul calculator cu memorie operativă bazată pe elemente RAM semiconductoare (IBM 370/145).

Problemele ce se cercetează în prezent în țările avansate, pentru cele două tehnologii sînt:

- pentru memoriile RAM feritice-reducerea costurilor sub 0,2 cenți/bit, cost realizat în anul 1978 la memoriile RAM cu elemente semiconductoare de 16 Kbiți;
- pentru memoriile RAM semiconductoare - rezolvarea competitivă a nevolatilizării datelor memorate, condiție impusă de sistemele de calcul cu funcționare IN-LINE (sisteme pentru automatizări de diverse procese).

Politica de valorificare a investițiilor existente pentru tehnologiile memoriilor feritice și de lansare a memoriilor semiconduc-

toare, pe care o duc firmele de prestigiu, se bazează chiar în anii 1977-1978 pe următoarea strategie generală:

- vânzarea de produse sau semifabricate din toate fazele tehnologice: 15% din vânzări - plane cu inele de ferite, 25% - module neasamblate, 60% - module asamblate;
- concentrarea vânzărilor pe modulele RAM cu elemente MOS asemănătoare celor folosite de alți fabricanți de memorii, cum ar fi modulele de 64 Kbați cu timpi de acces de 325 nsec. și cu elemente MOS de 4 Kbiți.

Pentru modulele de memorii cu ferite, se procedează astfel:

- se continuă să se realizeze vânzări atît timp cît se mențin pe piață cel puțin 2-3 furnizori;
- se oferă memorii cu ferite stabile cu temperatura într-o gamă largă, extensii de memorii cu ferite și memorii pentru automatizarea proceselor industriale;
- se mențin în fabricație serii de produse suficient de mari pentru asigurarea costurilor planificate, a pieselor de schimb și pentru asigurarea sistemelor de calcul ce se vor mai vinde cu memorii feritice;
- se caută clienți care necesită ansamble de memorie formate dintr-un bloc cu elemente MOS și blocuri cu elemente feritice (ca memorii auxiliare).
- se profită cît timp se poate de avantajul memoriilor RAM cu ferite, de a nu pierde informația la căderea sursei de alimentare.

Trecerea la o fabricație eficientă a modulelor de memorii cu elemente semiconductoare se bazează pe următoarea politică de dezvoltare:

- se oferă compatibilitate cu memoriile feritice;
- se angajează vânzări de memorii RAM-MOS realizate cu tehnologii proprii, începînd cu anul 1978;

- se mobilizează concepția pentru a elabora produse (module) și tehnologii care să asigure cele mai mari vânzări pe piață;
- se pătrunde în timp pe piețele celor mai mari producători de memorii RAM-MOS;
- se identifică și se urmăresc potențialele fabricațiilor de casă ale beneficiarilor.

Ținând seama de decalajul tehnologic între industria electronică din SUA și industriile celorlalte țări chiar dezvoltate, și de inerția unor domenii utilizatoare de calculatoare electronice, cauzată de siguranța necesară în funcționarea echipamentelor specifice (cum este domeniul telecomunicațiilor) rezultă că viața tehnologiilor memoriilor RAM cu ferite, se va prelungi cel puțin până în anul 1985.

4. Comparație tehnico-economică între memoriile cu ferite și și cele cu semiconductoare

Fabricația paralelă a memoriilor feritice și a celor semiconductoare, este realizată începând cu anul 1978 și în industria electronică a României, pentru care se prezintă în tabelul VII

TABELUL VII
CARACTERISTICILE TEHNICO-ECONOMICE ALE
MODULELOR DE MEMORIE REALIZATE ÎN ROMANIA

Nr. crt.	Caracteristici	Modul 2,5 D	Modul 3 D	Modul 3 D	Modul MOS 4096 b
1.	Anul începerii fabricației	1974	1976	1978	1978
2.	Capacitatea	16 Kby	16 Kby	32 Kby	16 Kby
3.	Prețul (lei)	216.000	165.000	330.000	140.000
4.	Concepția	Componen- te dis- crete	Circuite integra- te	Circuite integra- te	Circuite larg in- tegrate
5.	Ciclu de func- ționare	850, μS	850, μS	750, μS	600, μS
6.	Timpul de acces	350, μS	345, μS	275, μS	350, μS
7.	Mod de adre- sare	RAM	RAM	RAM	RAM
8.	Volatilizarea datelor	Nevola- tilă	Nevola- tilă	Nevola- tilă	Volatila tilă
9.	Siguranța func- ționării	6000 h	18.000 h	20.000 h	
10.	Dimensiuni (mm)	300x260x x70	254x203x x54,2	400x287x x24,4	360x200x x19
11.	Greutate	6 Kgr.	2 Kgr.	2,3 Kgr.	0,4 Kgr.
12.	Condiții de funcționare corectă	0+50°C 40+70%	0+55°C 95%	0+55°C 90%	0+50°C 95%
13.	Interfațare	TTL	TTL	TTL	TTL

caracteristicile tehnico-economice ale modulelor realizate.

Tabelul evidențiază trecerea de la concepția și tehnologia modulelor de memorie cu componente discrete la cele cu circuite integrate, rezultând prețuri și greutatea mai mici, și fiabilitate mai mare.

Costurile de fabricație rezultă mai mici prin introducerea circuitelor integrate, numai atunci când acestea participă în costurile materiale ale memoriilor, cu prețurile pieței externe, (prețuri mici) ce sînt stabilite de marile firme care realizează serii mari în fabricația circuitelor integrate. În cazul în care producția circuitelor integrate este o fabricație a casei producătoare de memorii, costurile de fabricație ale memoriilor conțin și costurile producției de circuite integrate și în special cheltuielile materiale și de proiectare pentru realizarea circuitelor integrate³⁾.

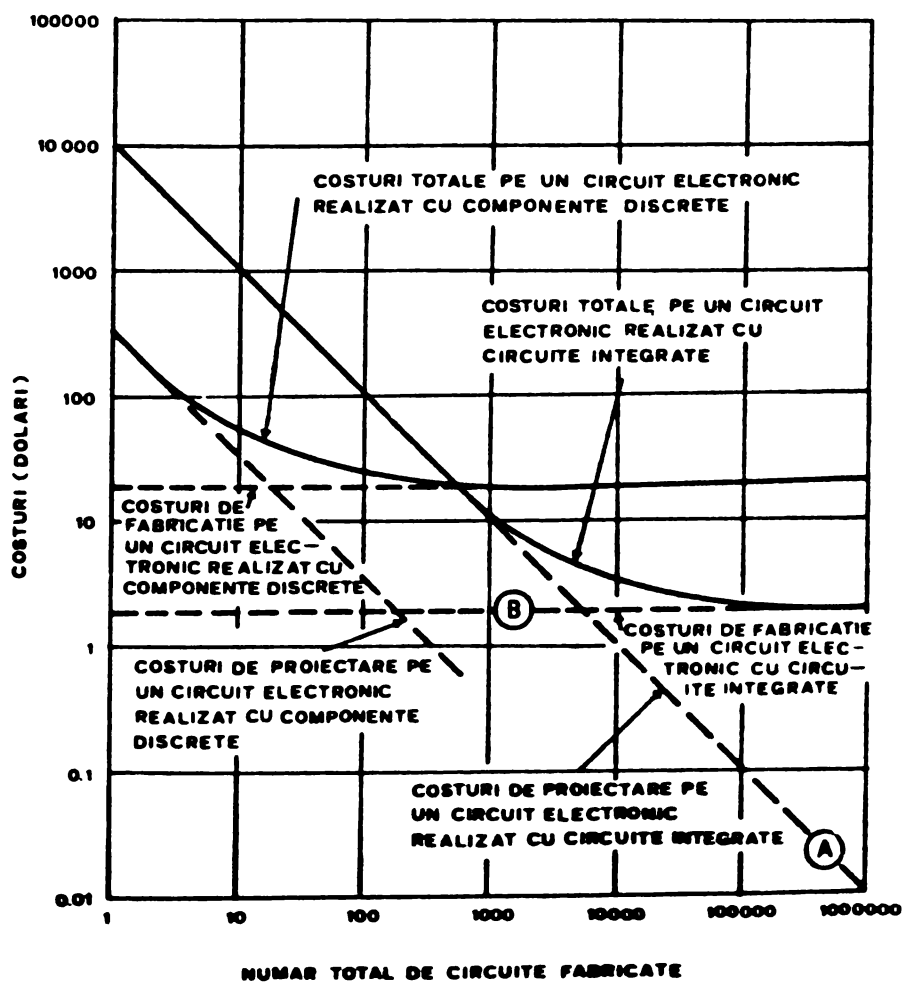


FIG 6 RELATII INTRE COSTURILE PE UN CIRCUIT SI NUMARUL DE CIRCUITE FABRICATE

Fig. 6 evidențiază momentul trecerii eficiente de la componente discrete la circuite integrate; în sistemele de calcul FELIX, trecerea de la fabricația modulului 2, 5 D la fabricația modulului 3 D a început în anul 1976, dar se continuă și în anul 1978 să se fabrice module 2, 5 D din cauza neintegrării suficiente a modulelor 3 D.

Extinderea circuitelor integrate și la funcția elementului de memorare (inelul de ferită), se produce pe aceleași considerente tehnico-economice, rezultând performanțe superioare evidențiate în tabelul VII; trecerea de la ferite la elemente semiconductoare MOS în sistemele de calcul FELIX, va fi urgentată de începerea integrării în țară a fabricațiilor elementelor de memorie RAM de 4096 biți.

Competiția ferite-semiconductoare în construcția modulelor de memorie, a creat progrese tehnico-economice în familia memoriilor cu ferite ajungându-se la timpuri de acces superiori elementelor MOS și la cumulara unor date de fiabilitate favorabile (Tabelul VIII); aceste calități ale inelelor de ferite de a nu disipa căldură și de a nu pierde informația la căderea alimentării,

TABELUL VIII
COMPARATIE INTPE CARACTERISTICILE
MEMORIILOR FERITICE SI SEMICONDUCTOARE

Nr. crt.	Caracteristici	Memorii feritice	Memorii semiconductoare
1.	Cost/bit	redus în afară de: - capacități mici - viteze mari	redus și constant cu capacitatea
2.	Capacitate	milioane de biți	milioane de biți
3.	Citire	distructivă	nedistructivă
4.	Interfațare	pronunțată	comună
5.	Asamblare	specială	comună
6.	Disipație	fără disipație pe element	cu disipație pe element
7.	Volatilizare	nevolatilă	volatilă
8.	Siguranță	stabilită	nestabilită

fac să rămână competitive pînă la dezvoltarea fabricațiilor de circuite integrate LSI cu densități de 64 Kbiți într-o capsulă și cu ciclul de funcționare sub 1000 nsec.

Pentru sisteme de calcul mici (mini și microcalculatoare), memoriile cu ferite prezintă dezavantajul creșterii costurilor/bit cu reducerea capacității; o reducere a capacității memoriei cu ferite de la 1 milion de biți la 64 Kbiți, crește costurile produsului de 2 + 5 ori.

Eforturile tehnologilor pentru reducerea costurilor în fabricația memoriilor cu ferite, au avut ca rezultat un progres în perioada 1968-1970 de 50% reduceri, iar în perioada 1972-1975 s-au depus eforturi în acelaș scop, de automatizare a asamblării planelor de memorii cu ferite folosindu-se inele ștanțate din bandă magnetică și revenindu-se la proiectele memoriilor de tip 2 D.

Tipurile principale de circuite integrate (bipolare și monopolare) cuprind toată gama de memorii RAM (fig. 4), rezultând orientarea de a se realiza memoriile RAM rapide (cu timp de acces < 150 ns) cu circuite bipolare, iar restul memoriilor RAM - cu circuite monopolare (MOS).

Eforturile tehnologilor pentru reducerea costurilor în fabricația circuitelor integrate cu caracteristici în cele două dozeni de viteză indicate în fig. 4, au generat o serie de tehnologii care satisfac condițiile familiilor de memorii RAM în felul următor:

Ciclu (μ sec.)	Tehnologii
10 - 200	Bipolare: ECL, TTL
100 - 400	Monopolare: N-MOS, P-MOS, C-MOS
400 - 800	Monopolare: P-MOS, N-MOS, C-MOS
800	Monopolare: P-MOS

Ordinea prezentării tehnologiilor în gamele de viteze, este o ordine de preferință, determinată de costurile realizate în gama respectivă de viteză.

La nivelul anilor 1977 - 1978, concepția și tehnologia memoriilor RAM semiconductoare, au avut următoarele obiective:

1. Creșterea densității circuitelor integrate, pentru reducerea costurilor/bit, prin:
 - utilizarea circuitelor integrate cu densități de 4, 16 și 64 Kbiți într-o capsulă;
 - reducerea puterii consumate.
2. Realizarea de memorii speciale cu capacități mari și lungimi mari de cuvânt (16 și 32 biți).
3. Realizarea de memorii cu capacități între 64 Kilo. și 1 Megabaiți.
4. Asigurarea vitezei de 150 nsec. și a corecției de eroare folosind elemente MOS - dinamic (din considerente de preț).
5. Realizarea siguranței în funcționare, prin circuite de corecția erorii și prin folosirea soclurilor în asamblarea circuitelor integrate pe plăcile de cablaje imprimate.

Progresul tehnologic continuu, asigură memoriilor semiconductoare, noi elemente RAM, care realizează pe coordonata vitezei de funcționare, o întrepătrundere mai mare a celor două tipuri principale de circuite integrate; realizarea începând cu anul 1979 a memoriilor RAM-stactice de 8 Kbiți, va apropia după anul 1980, prețul elementului MOS-static de 8 Kbiți de cel al elementului MOS-dinamic de 16 Kbiți. (fig. 7).

Circuitele integrate MOS vor înlocui circuitele bipolare și pentru viteze mari asigurându-se astfel memoriile necesare microcalculatoarelor realizate cu microprocesoare⁸⁾.

Atât creșterea vitezei și creșterea capacității, cât și reducerea costurilor în fabricația de circuite integrate, se realizează prin progresul tehnologic de creștere a densității circuitelor într-o singură capsulă, sau pe aceeași suprafață de siliciu.

În acest scop se cercetează procese tehnologice prin care să se realizeze linii de conexiuni pe siliciu, sau distanțe între elementele circuitului integrat, de dimensiuni sub $1 \mu\text{m}$, prin care se vor integra într-o capsulă de circuit integrat 20 + 30 de circuite LSI¹⁰⁾ (prin tehnologii submicronice).

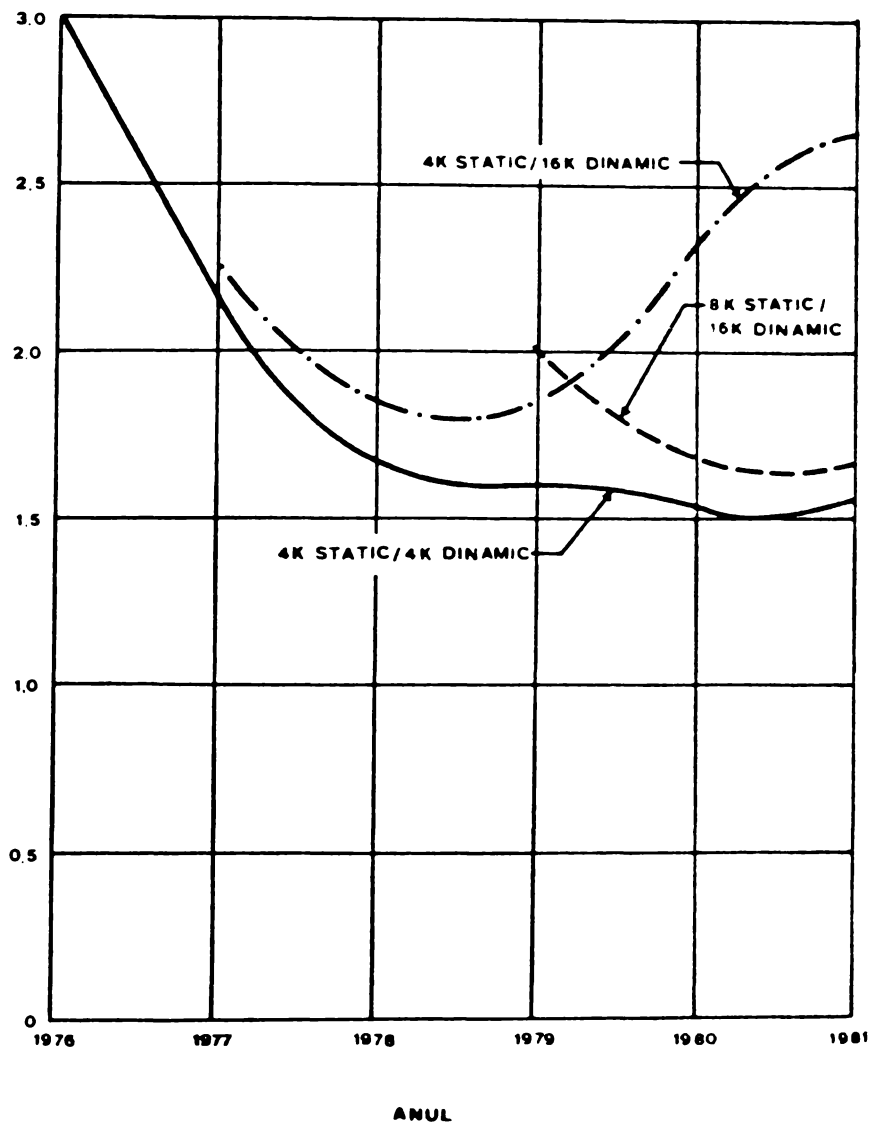


FIG.7 PRETURILE PE BIT PENTRU MEMORIILE RAM STATICE SI DINAMICE

Semnificativ se prezintă în fig. 8 evoluția tehnologică a dimensiunii suprafeței de siliciu necesară pentru aceeași funcție logică.

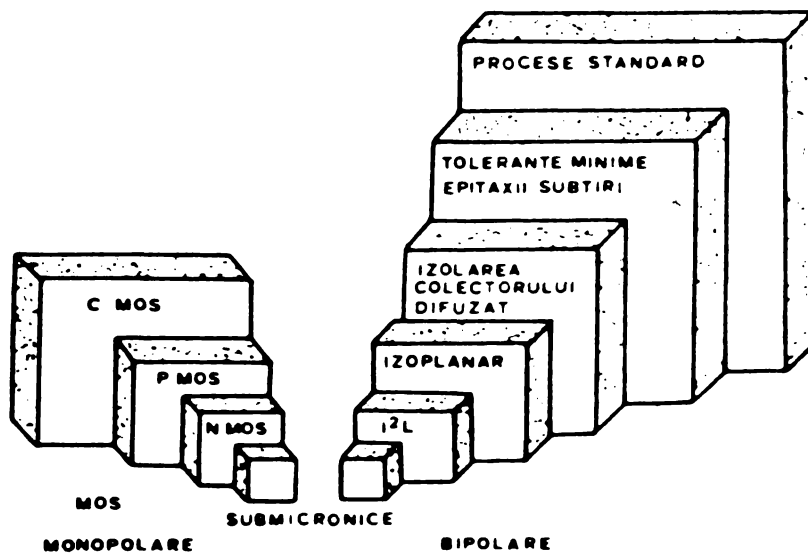


FIG.8 COMPARATIA DIMENSIUNILOR STRUCTURII DE SILICIU CU ACEEASI FUNCTIE INTEGRATA

În fig. 9 s-a trasat variația în timp (1966-1986) a complexității circuitelor integrate, evidențindu-se perioada 1980-1985 pentru aplicarea în producție a tehnologiilor submicronice.

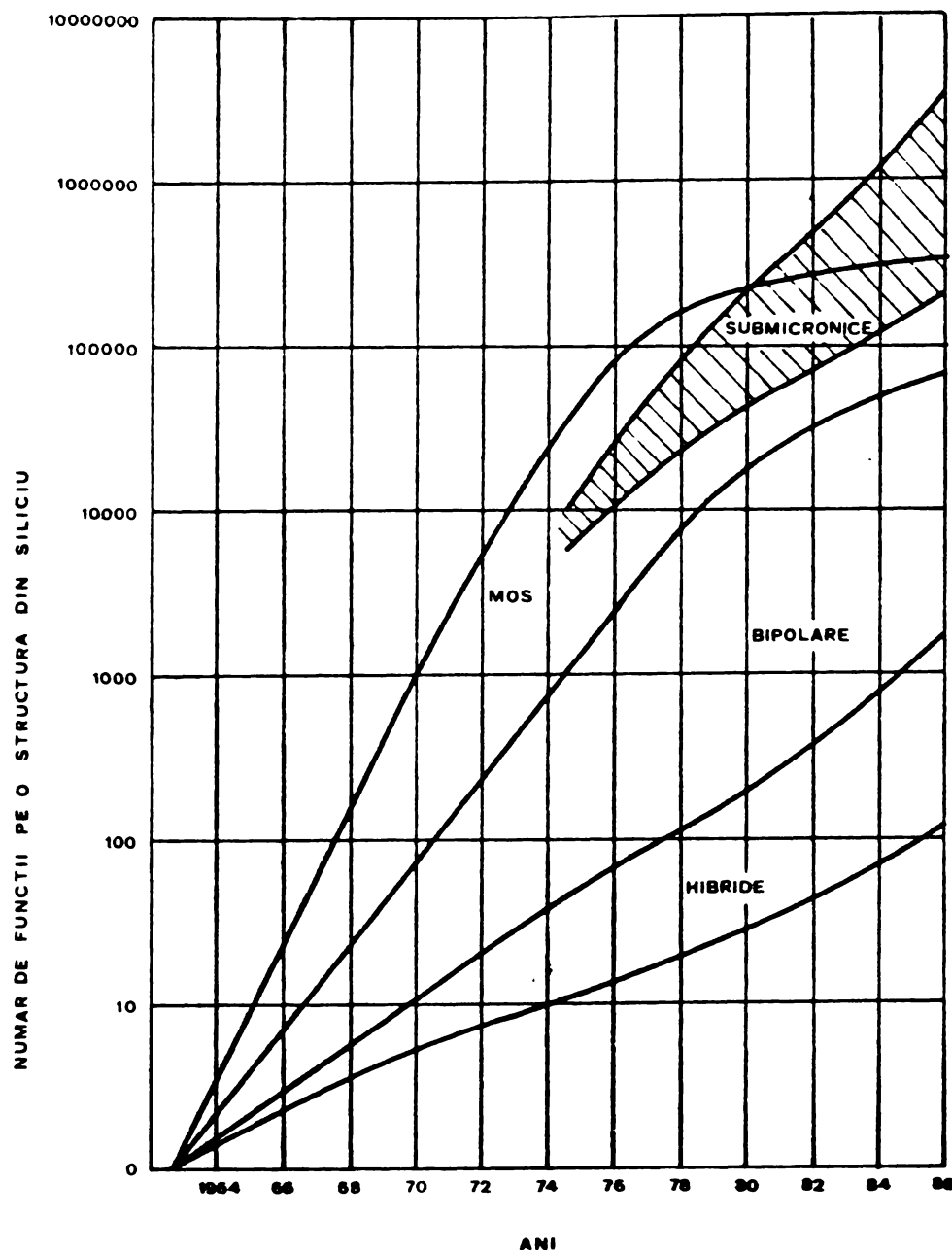


FIG.9 COMPLEXITATEA CIRCUITULUI IN TIMP

Tehnologia siliciului are și limitări în creșterea densității circuitelor integrate¹¹⁾, datorită străpungerilor oxidului de siliciu în procesul de realizare sau de utilizare a circuitelor, a străpunerii joncțiunii drenă-substrat din cauza adâncimilor mici de difuzie și datorită fluctuației purtătorilor dopați în substrat, greu controlabili în realizarea unor praguri stabile.

In cele mai dense circuite integrate (MOS-statice) densitatea e limitată de disipația realizată/bit și de capsula utilizată.

In circuitele integrate MOS-dinamice, densitatea maximă e determinată de lățimea interconexiunilor pe siliciu.

Viteza de funcționare a circuitelor e limitată de puterea disipată și de migrația metalului interconexiunilor realizate pe siliciu.

Pentru generațiile viitoare de circuite larg integrate, se cercetează noi materiale de bază pentru tehnologii, după cum sugerează și comparația din tabelul IX între circuitele microelectronice și neuroni¹²⁾.

TABELUL IX
COMPARATIE INTRE CIRCUITELE
MICROELECTRONICE SI NEURONI

Nr. crt.	Caracteristici	Circuite micro-electronice	Neuroni	Situația relativă a neuronilor
1.	Intirzieri	$2 \cdot 10^{-9}$ sec.	$2 \cdot 10^{-4}$ sec.	de 10^5 ori mai lenți
2.	Putere disipată	10^{-2} W	10^{-9} W	de 10^7 ori mai mică
3.	Dimensiuni	10^{-3} m	10^{-5} m	de 10^2 ori mai mic
4.	Siguranța	250 mil.ore	100 mil.ore	de 2,5 ori mai mică
5.	Densitate	$10^6/m^3$	$10^{13}/m^3$	de 10^7 ori mai mare
6.	Număr de atomi	10^{19}	$2 \cdot 10^{13}$	de $5 \cdot 10^5$ ori mai puțini
7.	Mod de prelucrare a informației	Paralel-serie	Paralel și redondant	-

Rezultă că neuronii (joncțiuni polarizate electric) suportă tensiuni electrice care conțin informații, îndeplinesc funcții de prelucrare complexă (între care funcția de memorare este o certitudine) și prezintă caracteristici uimitoare în comparație cu microcircuiturile realizate cu siliciu, cum sînt: densități mai mari de 10^7 ori, puteri disipate mai mici de 10^7 ori și folosesc material (atomi) mai puțin de $0,5 \times 10^6$ ori; desigur aceste realizări s-au obținut prin progrese pe parcursul a milioane de ani, dar nici neuronii nu satisfac fără limitări toate cele 5 considerații de proiectare a memoriilor operative prezentate în Cap. 3, care stimulează continuu competiția între memoriile feritice și cele semiconductoare.

5. Concluzii

Comparînd în anul 1978, memoriile RAM feritice cu cele semiconductoare și făcînd abstracție de condiția nevolatilizării informației la căderea sursei de alimentare, rezultă o echivalență economică între memorii, dacă costul/bit la memoria cu ferite se coboară la nivelul costului/bit al memoriilor realizate cu circuite integrate RAM-LSI de 16 Kbiți.

Adăugîng și avantajele date de caracteristicile intrinseci ale inelelor de ferite, rezultă o echivalență economică pînă în momentul în care se vor lansa pe piață circuitele integrate LSI de 64 Kbiți și ciclul de funcționare sub 1000 nsec.

Echipamentele cu utilizări militare și industriale, vor impune în continuare memoriilor operative condiția de nevolatilizarea informației la întreruperea alimentării, constituind un domeniu de aplicații în creștere (minicalculatoare cu funcționare IN-LINE), ale cărui comenzi de memorii cu ferite, compensează parte din cererile de memorii orientate deja spre avantajele celor semiconductoare (dimensiuni mai mici, consum mai mic, interfațare simplă la microprocesoare LSI etc.).

Memoriile operative tratate ca produse industriale, iar tehnologia lor ca mijloc de asigurare în timp a competitivității, sînt de importanță majoră pentru producția de calculatoare electronice (reprezintă mai mult de 30% din costurile echipamentului) și formează un ansamblu economic ce cuprinde și tehnologia componentelor electronice, cu atît mai mult cu cît în multe țări, producția de circuite integrate este o producție de serie mică; calculele și deciziile pentru investiții și dezvoltare în domeniul microelectronicii, sînt complete numai cuprinzînd ansamblul economic "memorii operative + circuite larg integrate".

Situația actuală (1978) și cea viitoare a comparației dintre memoriile cu ferite și cele cu semiconductoare, se prezintă astfel:

Tipul memoriei	Situația actuală				Situația viitoare			
	Viteză	Preț	Capacitate	Fiabilitate	Viteză	Preț	Capacitate	Fiabilitate
Cu semiconductoare	+	+	+	-	++	+	++	+
Cu ferite	-	+	+	+	-	-	+	++

Memoriile cu ferite se vor comanda pentru sisteme de calcul pînă în anul 1985, ca urmare avantajelor pe care le mențin în această perioadă (siguranța în funcționare verificată și asigurată intrinsec) și datorită decalajului tehnologic existent între industria de circuite integrate a Statelor Unite și a celorlalte țări chiar dezvoltate economic.

Memoriile operative semiconductoare se realizează cu circuite integrate bipolare (pentru timpi de acces < 150 nsec.) și monopolare (MOS), cu tendința de extindere a circuitelor MOS și în domeniul vitezelor mari de funcționare (odată cu asigurarea competitivității circuitelor de memorie RAM - statice).

Obiectivul central al progresului tehnologic pentru memoriile semiconductoare este creșterea continuă a densității circuitelor integrate realizate în siliciu, prin procedeele noi de prelucrare a siliciului din ansamblul "tehnologiei submicronice"; această tehnologie, va fi integrată în producție în perioada 1980-1985 (se vor realiza circuite integrate mai dense de 20-30 ori decît actualele circuite LSI).

BIBLIOGRAPHIE

1. Raport informativ și propuneri rezultate ca urmare a vizitei tov. Mihai Drăgănescu și Vasile Baltac în SUA, în perioada 6-30 noiembrie 1977.
2. STEPHAN E. SCRUPSKI - Distributed processing grows as its hardware and software develop - Electronics - Mai 27, 1976
3. ROBERT F. WICKHAM - Projections of Data Processing Memory Usage - Proc. of. the IEEE vol. 63 Nr. 8 - August 1975
4. AL. ROGOJAN - Calculatoare numerice
Curs - Vol. I - 1973
5. GERALD LUSCKE, JACK P. MIZE, WILLIAM N. CARR - Semiconductor Memory Design and Application - Mc. Grow Hill Book Company
6. H. WEISS - Physics and Technology of Data Storage - Solid State Electronics - 1976 Vol. 19
7. BRUCE E. BRILEY and WING N. TOY
- Telecommunications Processors -
- Proc. of. the IEEE Vol. 65 Nr. 9 - September 1977
8. Raport - Semiconductor and Bubble Memories - 1977 of Creative Strategies Incorporated
9. R. G. HIBBERD - Integrated Circuits A. Basic Course for Engineers and Technicians - Mc. Grow Hill Book Company.
10. GLEN R. MADLAND - The Future of Silicon Technology - Solid State Technology - August 1977
11. B. HOENEISEN and C. A. LEAD - Fundamental Limitations in Microelectronics - I. MOS Technology - Solid State Electronics, 1972 - Vol. 15
12. WOOLDRIDGE D. E. - The Machinery of the Brain - Mc. Grow - Hill Book Company - 1963

C A L C U L U L V A L O R I L O R

NIVELULOR TEHNICO-ECONOMICE ALE TEHNOLOGIILOR

MICROMODULILOR DE MEMORII SEMICONDUCTOARE

Valorile nivelelor tehnico-economice ale tehnologiilor micromodulelor de memorii semiconductoare, s-au calculat cu expresia:

$$E_M = 10^6 \cdot e^{-A_c \cdot D_o} \cdot \frac{1}{t_{acc} \cdot P_d \sqrt{C_W}}$$

Nivelul minim necesar în competiție a rezultat prin considerarea următoarelor produse reprezentative

- pentru circuitele MCS:

4 Kb/1975; 16 Kb/1980; 64 Kb/1985; 256 Kb/1990

- pentru circuitele BIPOLARE:

1 Kb/1975; 4 Kb/1980; 16 Kb/1985; 64 Kb/1990

Acestor produse le corespund următoarele caracteristici tehnologice:

	1975	1980	1985	1990
A_C (cm ²)	0,2	0,5	1	3
D_o	15,2	6,1	2,4	1,0
t_{ac} (us/CI)	150	20	10	5
P_d (W/CI)	0,15	0,1	0,1	0,25
C_W	85	82,5	80	77,5
E_L	0,23	2,6	10,1	4,52

Valorile care reprezintă progresul tehnologiei fiecărui micro-modul de memorie, în perioada 1975-1990 au rezultat pe baza următoarelor caracteristici:

- pentru micromodulul de 4 Kb

MOS/BIPOLARE

	1975	1980	1985	1990
A_c	0,1/0,3	0,04/0,1	0,02/0,04	0,01/0,02
D_o	15,2/14,7	6,1/5,9	2,4/2,3	1,0/1,0
t_{acc}	150/15	15/2,5	7,0/1,0	4,0/0,55
P_d	$1,5 \cdot 10^{-1} / 5 \cdot 10^{-1}$	$4 \cdot 10^{-2} / 1 \cdot 10^{-1}$	$3 \cdot 10^{-2} / 5 \cdot 10^{-2}$	$2,5 \cdot 10^{-2} / 4 \cdot 10^{-2}$
C_w	85/93,5	82,5/90,7	80,0/88,0	77,5/85,2
E_M	1,05/0,12	143/190	531/1940	1124/5310

- pentru micromodulul de 16 Kb

	MOS/BIPOLARE			
	1975	1980	1985	1990
A_c	0,3/0,8	0,1/0,3	0,08/0,15	0,06/0,1
D_0	15,2/14,7	6,1/5,9	2,4/2,3	1,0/1,0
t_{acc}	250/25	20/4	8/1,2	4/0,6
P_d	0,4/1,2	0,1/0,25	0,055/0,12	0,045/0,08
C_w	85/93,5	82,5/90,7	80,0/88,0	77,5/85,2
F_{\perp}	0,01/-	29,7/17,8	176,0/523,8	594/2043

- pentru micromodulul de 64 Kb

	MOS/BIPOLARE			
	1975	1980	1985	1990
A_c	1/3	0,5/1	0,25/0,4	0,15/0,2
D_0	15,2/14,7	6,1/5,9	2,4/2,3	1,0/1,0
t_{acc}	300/30	23/5	10/1,5	45/1
P_d	0,5/2	0,2/0,4	0,1/0,2	0,133/0,1
C_w	85/93,5	82,5/90,7	80,0/88,0	77,5/85,2
F_{\perp}	14,8/-	1,14/0,14	61,4/14,12	162,2/888,8

- pentru micromodulul de 256 Kb

	1975	1980	1985	1990
A_G	4/10	2/4	0,7/1,5	0,4/0,6
D_0	15,2/14,7	6,1/5,9	2,4/2,3	1,0/1,0
t_{acc}	400/40	40/6	12/2	5/0,7
P_d	0,8/2,5	0,4/0,8	0,3/0,4	0,25/0,3
C_w	85,0/93,5	82,5/90,7	80,0/88,0	77,5/85,2
E_M	-/-	47,3/-	5,77/4,22	60,88/297,4

Formele evoluțiilor nivelelor tehnologiilor sînt prezentate în FIG. 4-8, marcîndu-se ca rezultat decalajul tehnologic maxim admis de apariție produsului următor cu densitate mărită.