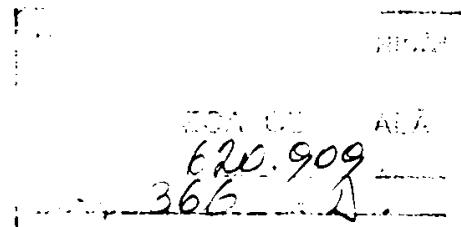


AL. ROGOJAN

METODA PENTRU SINTEZA SCHEMEI  
LOGICE A UNUI CALCULATOR NUMERIC

TEZA PENTRU OBTINEREA TITLULUI  
DE DOCTOR INGINER

PARTEA 1



BIBLIOTeca CENTRALĂ  
UNIVERSITATEA "POLITEHNICA"  
TIMIȘOARA

1974

INSTITUTUL POLITEHNIC TRAIAN VUIA  
TIMIȘOARA

BUPT

PREFATA

Prezenta teză de doctorat, "Metodă pentru sinteza schemei logice a unui calculator numeric", a fost elaborată pe parcursul lucrărilor de proiectare și construcție a calculatorului CETA, dat în exploatare în aprilie 1973 la I.P.Timigoara.

Pentru participarea la marele volum de muncă cerut de realizarea calculatorului, realizare care a permis verificarea metodei, aduc aici mulțumiri asist.inginer Mircea Vlăduțiu, pentru elaborarea complexelor scheme de așezare pe plăci a circuitelor logice ale blocului de comandă al calculatorului și pentru întocmirea tabelelor generale de cablaj. Mulțumesc tehnicianului Constantin Nănasi pentru importantele contribuții aduse la realizarea practică a calculatorului CETA. Aduc mulțumiri fiicei mele Dorina și Veturiei Borcean pentru faptul că în proiectul lor de diplomă, elaborat în vederea obținerii titlului de inginer, au aplicat, prima oară, metoda de sinteză a schemei logice a unui calculator numeric, care face obiectul prezentei teze, demonstrând și prin aceasta utilitatea ei.

Deasemenea mulțumesc călduros conducerii Ministerului educației și învățământului și conducerii Institutului Politehnic Timigoara, care mi-au asigurat condiții optime pentru realizarea calculatorului.

Timigoara, 4 august 1974

Autorul

CUPRINSUL

Partea 1

	Pag.
Prefața .....	II
<u>Capitolul 1</u>	
Introducere .....	1
<u>Capitolul 2</u>	
Sinteză schemei logice a unui calculator numeric.....	6
Caracteristicile generale ale calculatorului CETA.....	17
Instrucțiile calculatorului CETA .....	18
Instrucțiile cu referire la memorie.....	35
Instrucțiile cu referire la registre.....	50
Instrucțiile de introducere-extragere.....	66
Descrierea comenziilor date manual de la pupitrul de comandă.....	72
<u>Capitolul 3</u>	
Blocurile din care e format calculatorul și bornele lor de intrare și ieșire .....	86
<u>Capitolul 4</u>	
Descrierea tuturor fazelor instrucțiilor și a cheilor de pe pupitrul de comandă cu ajutorul tabelelor .....	113
Tabele pentru IRM .....	123
Tabele pentru GDR .....	149
Tabele pentru GMO .....	150
Tabele pentru IIE .....	151
Tabele pentru comenziile manuale .....	155
<u>Capitolul 5</u>	
Scrierea ecuațiilor logice ale funcțiilor diverselor semnale, pe baza tabelelor de descriere a instrucțiilor și a comenziilor efec-	

	Pag.
tuate de chei. Stabilirea încărcărilor circuitelor .....	168
Ecuatiile logice ale functiilor diverselor semnale .....	184
<b>Capitolul 6.</b>	
Sintza schemelor BCC .....	212

Partea 2

Capitolul 7

Stabilirea schemelor logice ale blocurilor A,R,Q,DCR,G1 și G2 .....	250
Schema logică a reg. A și R .....	250
Bazele aritmetice .....	251
Sintza unui rang al acumulatorului .....	268
Registrul R' .....	309
Acumulatorul A .....	311
Registrul Q .....	314
Registrul B .....	317
Generatoarele de cuvinte G1 și G2 .....	318
Bistabilul DCR .....	318

Capitolul 8

Schema memoriei cu ferite, a reg. adresei și a registrului memoriei .....	319
---	-----

Capitolul 9

Schema dispozitivelor de introducere-extragere .....	344
Unificarea schemelor pentru receptor și emițător .....	374
Programul de preintroducere .....	393
Memoria fixă pentru introducerea programului de preintroducere .....	414

Pag.

Capitolul 10

Schemele logice ale altor blocuri .....	435
Registrul instrucției .....	435
Numărătorul de adrese .....	440
Generatorul impulsurilor de orologiu, bistabilul BPO, bistabilul BII, numărătorul N24, generatorul H și generatorul de impulsuri singulare .....	443
Generatorul de faze .....	447
Generatoarele de cuvinte .....	451
Bistabilele, generatoarele singulare și comutatoarele cheilor. Alte bistabile .....	451
Blocul șinelor pentru circulația informației.	455
Descrierea pupitrului de comandă .....	460

Anexă

Notătii întrebuintate la descrierea calculatorului CETA .....	464
Contribuții originale .....	482
<u>Bibliografie</u> .....	484

## Capitolul 1

### INTRODUCERE

Procesele care se desfășoară într-un calculator numeric sunt foarte complexe și, în consecință, schemele logice ale acestora sunt afectate și ele, la rîndul lor, de aceeași complexitate.

Existența unei metode sistematice de sinteză a schemei logice, bazată pe o viziune clară asupra tuturor proceselor, care au loc în calculator, permite obținerea unei scheme logice rationale, care duce la o realizare mai economică și mai sigură în funcționare. Pentru acest motiv, în decursul timpului, au existat strădani î cu privire la elaborarea unei atari metode.

Au apărut astfel o seamă de lucrări, care au jalonat drumul proiectării. Numărul de lucrări, care se ocupă de proiectarea schemei logice de ansamblu a calculatorului, în care se include neapărat proiectarea circuitelor de comandă, sunt relativ puține. Cele mai multe lucrări referitoare la proiectarea calculatoarelor tratează algebra booleană și procedee de proiectare a schemelelor elementelor logice, care intervin într-un calculator. Prin "elemente" înțelegem aici părți din calculator cu scheme logice limitate, cum sunt: registrele, numărătoarele, decodificatoarele, sumatoarele etc. Oricădă complexitate începe atunci cînd, cu ajutorul acestor elemente, vrem să realizăm schema logică a calculatorului, care trebuie să fie în măsură să execute complicata listă de instrucții.

Lucrările care se ocupă de această problemă, devinute clasice, sunt prezentate în lista bibliografică dela sfîrșitul acestei lucrări. Lista nu conține poziții numeroase, deoarece ne-am limitat la acele lucrări, care

au, fie o legătură directă cu proiectarea schemei logice de ansamblu a calculatorului, fie că ajung în contact cu ea.

In cele ce urmează vom trece sumar în revistă lucrări, care ni se par mai proeminente și care nu lipsesc din listele bibliografice a articolelor sau tratatelor din literatura de specialitate, ce se referă la proiectarea schemei logice a unui calculator numeric.

Vom aminti în primul rînd "Preliminary Discussion of the Logical Design of an Electronic Computing Instrument" de A.W.Burks, H.H.Goldstine, J.von Neumann(1947). Această lucrare, care a apărut în perioada de început a dezvoltării calculatoarelor, ridică probleme de organizare a structurii unui calculator și tratează o seamă de algoritmi pentru operațiile aritmetice ce se efectuează cu ajutorul calculatorului. Ea nu atinge problema metodei de proiectare a schemei logice. Am prezentat-o aici pentru că ea este lucrarea, devenită clasică, care deschide calea spre abordarea însăși a problemelor de acest gen.

O altă lucrare, care aduce elemente foarte utile în privința proiectării schemei logice a unui calculator numeric este: "Design of a Digital Computer by Boolean Algebra" de R.C.Jeffrey și I.S.Reed (1952). Conținutul acestei lucrări a fost reluat în tratatul: "Digital Computer Design Fundamentals" de Y.Chu (1962). Calculatorul proiectat este foarte simplu pe deosebire, iar pe de altă parte structura lui este foarte diferită de cea a calculatoarelor reale. În lucrare se fac o seamă de precizări cu privire la fazele proiectării unui calculator. Astfel cele trei faze sunt: proiectarea structurii, proiectarea logică a blocurilor din structură și proiectarea circuitelor. La rîndul său proiectarea logică

cuprinde și ea trei etape: proiectarea funcțională, proiectarea simbolică și proiectarea detaliată. Proiectarea este dusă pînă la schemele logice de detaliu, dar exemplul foarte simplu, care e dat, nu îngăduie dezvoltarea metodei așa fel, încît ea să corespundă proiectării calculatoarelor, substanțial mai complexe, din zilele noastre.

In lucrarea "The Logical Design of an Idealized General-purpose Computer" de A.W.Burks și I.M.Copi (1956) se descrie proiectarea logică a unui calculator abstractizat, foarte simplu.

Simplitatea exemplului nu permite nici aici dezvoltarea metodei spre una adaptată la forma și complexitatea calculatoarelor moderne. Totuși, structura calculatorului idealizat, are blocuri care să adaptează mai bine calculatoarelor din zilele noastre.

Tratatul privind proiectarea logică a calculatoarelor numerice, rămas clasic pînă în zilele noastre, este "Logical Design of Digital Computers" de M.Phister (1957). Cu toate că în exemplul său de calcul, tratează un calculator serie, prevăzut cu o memorie cu tambur magnetic și cu registre de circulație pe tambur, metoda de proiectare este bine închegată. Se stabilește succesiunea proiectării plecînd de la lista de instrucții la structură, procedură mai rațională decît cea inversă, practicată în lucrările precedente. Pentru scrierea ecuațiilor logice Phister utilizează tabele, chiar dacă ele nu sunt întocmite pe instrucții. Si aici calculatorul luat ca exemplu este foarte simplu, ceea ce limitează dezvoltarea metodei.

Lucrările "O sinteze upravlenia electronnoi țifrovoi matematicescoi mașinî" și "O sinteze upravlenia aritmetičesçogo ustroistva electronnoi matematicescoi mașinî" de N.G.Bruevici (1961) prezintă proiectarea logică a

blocului de comandă al unui calculator numeric, utilizând un anumit gen de tabele, menite să sistematizeze scrierea ecuațiilor logice.

In lucrările "Eine Metode zum Entwurf komplexer Schaltwerke unter Verwendung spezieller Ablauf Diagramme" și "Zur Sistematik von Mikroprogramm Werkstrukturen" de S.Wendt, prezintă interes faptul că în ele se formează mai clar noțiunea de bloc cu borne de intrare și ieșire, decât în alte lucrări cu privire la proiectarea de scheme logice.

Ne limităm aici cu prezentarea bibliografiei, deoarece prin aceste cîteva lucrări s-au atins punctele care formează trăsătura esențială a metodelor de proiectare de pînă acum.

Toate aceste metode sunt, mai mult sau mai puțin, unilaterale; nu sunt suficient de sistematice și, mai ales, nu permit cuprinderea tuturor proceselor de comandă, fie că sunt automate sau sunt declansate manual, într-o formă unică, corespunzătoare naturii lor comune.

Lipsa, pînă la ora actuală, a unei metode de descriere sistematică a funcționării calculatoarelor numerice și de proiectare a schemei lor logice face ca, în majoritatea covârșitoare a manualelor despre calculatoare numerice, să nici nu se încerce să se aborde problema cea mai complexă a proiectării dispozitivului de comandă. De aici derivă dificultățile foarte mari de a urmări descrierile funcționării calculatoarelor numerice.

Prezenta teză de doctorat umple acest gol prin elaborarea unei metode clare și sistematice de descriere și proiectare a schemei logice a unui calculator numeric. Pentru ilustrarea metodei, în lucrare se dă un exemplu complet de proiectare a unui calculator paralel real și nu idealizat. Descrierea și proiectarea pot fi

urmărite ușor, motiv pentru care metoda, pe lîngă valoarea ei în domeniul proiectării, are și o importanță valoare didactică.

5

---

## Capitolul 2

### SINTEZA SCHEMEI LOGICE A UNUI CALCULATOR NUMERIC

Un calculator numeric este format din mai multe blocuri, între care circulă informație. Procesul de trecere a informației dintr-un bloc în altul, precum și modul de transformare a acestei informații, în timpul trecerii, este dirijat de către circuite, care produc impulsuri de comandă. Acestea din urmă formează, la rîndul lor, și ele, un bloc al circuitelor de comandă (BCC). Blocurile calculatorului ca și procesul de circulație a informației, a semnalelor de comandă, sunt foarte complexe de aceea proiectarea schemei logice a blocurilor, din care este format un calculator, pune probleme dificile.

Vom prezenta aici o metodă sistematică, cu caracter de generalitate, de descriere și proiectare, elaborată de autor, care permite atât înțelegerea relativ ușoară a funcționării, cât și proiecțarea sistematică a schemei logice a calculatorului. Cînd vorbim de proiectare folosim și termenul de "descriere" deoarece acestea sunt inseparabil legate una de alta.

Metoda a fost elaborată în anul 1969 și, începînd cu anul 1970, ea se predă studenților de la

Secția de calculatoare a Institutului politehnic Timișoara.

Metoda de proiectare

Proiectarea unui calculator în general

constă din trei părți, anume: proiectarea sistemului, care cuprinde determinarea caracteristicilor generale ale calculatorului; proiectarea logică, care determină schema logică a lui și, în sfîrșit, proiectarea circuitelor, cu ajutorul cărora va fi construit. Aici

ne limităm la proiectarea schemei logice a unui calculator căruia i-au fost fixate, în prealabil, caracteristicile generale.

Pe parcurs se va arăta că metoda de proiectare se poate utiliza atât la calculatoarele sincrone sau asincrone, cît și la cele paralele sau serie.

Metoda constă în următoarele:

Se alcătuiește lista de instrucții a calculatorului. La această operație se ține seama de tipul de probleme care se vor rezolva cu ajutorul calculatorului, de mărimea lui, de ușurința programării. Soluția finală va fi desigur un compromis între ușurința programării și complexitatea schemei calculatorului.

Odată lista de instrucții fixată se va descrie prin cuvinte fiecare instrucție cît mai în detaliu, arătîndu-se limpede ce anume operații trebuie să fie executate prin instrucția respectivă. Se va arăta totodată ce anume se păstrează și ce anume se pierde din informația care intră în joc.

Fixăm acum modul de organizare al execuțării instrucților. Astfel instrucțiile vor fi executate în mai multe faze. Prin fază înțelegem aici un interval de timp, care durează cît ciclul calculatorului -

ciclu a cărui durată se va preciza mai jos - în care apare o secvență determinată de impulsuri de tact. Secvența de impulsuri determină o secvență de microoperării caracteristică pentru faza parcursă. Putem avea spre exemplu fazele ADUCERE, INDIRECT și EXECUTIE. În faza ADUCERE impulsurile de tact, pe care le vom nota cu  $i_1$ , vor provoca secvența de microoperării prin care se aduce din memorie instrucția, ce urmează a fi executată, în registrul de instrucții. Tot în această fază se execută și microoperăriile de efectuare a instrucției, pentru acele instrucții care se execută într-o singură fază. Faza INDIRECT conține microoperăriile care se efectuează atunci cînd în instrucția scoasă în fază de ADUCERE se arată că adresa conținută în instrucție nu este adresa unui operand ci adresa adresei unui operand. În faza EXECUTIE se efectuează secvența de microoperării în care are loc îndeplinirea unei instrucții pentru care sunt necesare mai multe faze, cum ar fi în cazul adunării, cînd în faza de EXECUTIE trebuie să scoatem din memorie operandul și apoi să efectuăm adunarea.

Pentru a se putea face, în calculator, deosebire între o instrucție și alta, precum și pentru a putea ști care sunt microoperăriile care trebuie execuțiate, e necesar să se preciseze formatul cuvîntului instrucție și semnificația fiecărui bit din cuvînt. Se vor considera pe deosebit instrucțiile cu referire la memorie, iar pe de altă parte grupele de instrucții microprogramate. La instrucțiile care fac parte din grupe nu e nevoie să se extragă informație din memorie și în consecință partea de adresă poate fi folosită în scopul microprogramării mai multor instrucții de bază. Astfel de instrucții microprogramate se pot execu-

ta mai multe în timpul fazei unice de ADUCERE.La instrucțiile microprogramate trebuie de asemenea precizat care din impulsurile și efectuează diversele instrucțiile microprogramate (primele impulsuri și sunt necesare pentru aducerea din memorie a grupului de instrucții), precum și restricțiile care rezultă la microprogramare. Spre exemplu nu se pot executa simultan instrucțiile microprogramate, care se referă la unul și același registru.

Calculatorul, pentru a putea executa instrucțiile, trebuie să fie alcătuit din diverse blocuri.Precizăm acum toate blocurile din care este format calculatorul. Aceste blocuri, vor fi spre exemplu: registrul acumulator, registrul instrucției, registrul numărător de adrese, generatorul de impulsuri de orologiu, generatorul de faze, memoria, dispozitivele periferice.La aceste părți mai adăugăm încă una (încă un bloc) alcătuită din circuitele logice în care se formează semnalele de comandă.Menționăm aici, pentru a evita confuziile, că dispozitivul de comandă al calculatorului nu este format numai din blocul circuitelor de comandă (BCC), amintit imediat mai sus, ci și din alte blocuri cum sunt: registrul instrucției (RI), numărătorul de adrese (NA), descifratorul codului operației și altele.Blocurile, a căror schemă nu este încă cunoscută, se reprezintă simbolic, spre exemplu, prin dreptunghiuri.

Dreptunghiurile, în afară de cel care prezintă BCC, vor fi prevăzute cu borne la care sosesc semnale de comandă de la BCC, precum și cu borne prin care blocurile trimit semnale de informare către BCC.Aceste borne se prevăd, într-o primă etapă, pe baza cunoștințelor noastre despre funcționarea unor asemenea blocuri.După cum se va vedea, aceste borne pot fi prevăzute destul de corect în această etapă.Evident că BCC

va cumula toate bornele tuturor blocurilor, dar într-un sens invers. Între blocuri circulă informație. În consecință, vor fi prevăzute la fiecare bloc (în afară de BCC) bornele corespunzătoare pentru trecerea informației dintr-un bloc în altul. Întrucât vor apărea foarte multe borne e necesar să fie notate mnemonic pentru a li-se putea cunoaște, ușor, funcția.

Pentru precizarea lucrurilor, este util în această etapă a se alcătui o schemă monofilară a circulației informației între diversele blocuri.

Bineînțeles că, atunci când descriem diversele blocuri, trebuie să ne fixăm și asupra comportării lor în timp. Aceasta se poate face plecând de la memorie. Se fixează ciclul memoriei și timpul de acces, adică intervalul de timp după care, din momentul primirii comenzi "citește", informația ajunge în registrul de memorie (RM). În funcție de ciclul memoriei se fixează ciclul calculatorului, care trebuie să fie cu ceva mai mare decât ciclul memoriei. Prin ciclul calculatorului înțelegem durata unei secvențe de impulse date de generatorul de orologiu. După cum am văzut anumite instrucțiuni pot fi efectuate într-un singur ciclu de calculator, iar altele în mai multe cicluri resp.

faze. Numărul acestor faze, cum am arătat, se fixează în prealabil, în funcție de instrucțiile pe care dorim să le executăm. Necesitatea alegerii ciclului calculatorului cu ceva mai lung decât al memoriei derivă din faptul că o nouă adresare la memorie nu se poate face decât după ce memoria și-a încheiat ciclul propriu. În timpul ciclului memoriei nu este îngăduit a se schimba conținutul registrului de adrese, deoarece în acest caz reînscrierea informației în memoria cu citire distructivă s-ar putea face eronat.

De asemenea trebuie să avem stabilit timpul maxim în care se execută diversele microoperării, spre exemplu, timpul maxim în care se face o adunare în acumulator, etc.

Intrucăt numărul de impulsuri, care formează o secvență a generatorului de orologiu, secvență care ducrează cît ciclul calculatorului, depinde și de durata diverselor microoperării, acum putem să precizăm atât numărul impulsurilor cît și intervalul de timp dintre ele. Vom avea impulsuri ascuțite și, precum și impulsuri late I, acestea din urmă fiind necesare pentru a putea realiza, în condiții bune, funcții de coincidență. Într-o secvență de impulsuri avem același număr de impulsuri ascuțite și late, cele ascuțite fiind plasate, în timp, la mijlocul celor late. Mai precizăm că toate impulsurile dintr-o secvență apar la iesiri diferite ale generatorului de orologiu.

Cu aceste elemente, acum, pornim la sinteza circuitelor din blocul circuitelor de comandă. Pentru aceasta alcătuim niște tabele, care reprezintă descrierea în detaliu a fiecărei faze ce intră în componența instrucțiilor. Alcătuim tabele nu numai pentru diversele faze ale instrucțiilor, dar și pentru comenziile manuale efectuate de la pupitru de comandă. Tabelul are cîte o coloană pentru fiecare impuls dat de generatorul de orologiu. În coloana respectivă se trec, prin reprezentări mnemonice, bornele din blocurile calculatorului, la care este dus impulsul corespunzător al generatorului de orologiu. Tot aici se trec toate condiționările pe care trebuie să le satisfacă impulsul de comandă rezultat din impulsul generatorului de orologiu. În coloana ultimului impuls al fazei se formează, în funcție de condițiile existente, un impuls

care stabilește faza următoare pe care o va executa calculatorul. Acest impuls este dus la intrarea potrivită a generatorului de faze, care, la rîndul lui, ajunge în starea corespunzătoare fazei dorite. Prin urmare, în tabel sunt trecute secvențial toate microoperațiile din care va fi formată faza respectivă a instrucției. În partea de jos a tabelului se dă explicații asupra diverselor microoperații.

Cu ocazia întocmirii tabelelor se completează, dacă este necesar, bornele blocurilor pentru ca ele să poată îndeplini toate funcțiile cerute de execuția instrucțiilor. În această fază de lucru am putea constata că este necesar să prevedem un nou bloc, a cărui necesitate nu am observat-o de la început. În timpul întocmirii tabelelor facem deci o permanentă îmbunătățire a formei prevăzute inițial pentru blocuri. În ultimă analiză am putea chiar să precizăm felul blocurilor și bornele lor abia pe parcursul întocmirii tabelelor.

Tabelele reprezintă acum descrierea completă a modului de funcționare al calculatorului și putem trece la scrierea ecuațiilor logice după datele din tabele, care apoi vor duce la sinteza schemei blocului circuitelor de comandă.

Scrierea ecuațiilor se face în felul următor:

În tabelele se găsesc funcții (variabile) care au fost asociate bornelor blocurilor. Acestea reprezintă funcții logice de intrare. Luăm o astfel de funcție logică și scriem ecuația booleană care îi corespunde, parcurgind absolut toate tabelele. Bineînțeles că termenii funcției, corespunzători diferitelor tabele, se leagă între ei prin operația logică SAU. Facem această operație pentru toate funcțiile rezultate din tabele.

Putem scrie funcțiile și numai pentru un grup de tabele, dacă aceasta ni se pare util, urmând apoi, ca, în final, să unim expresiile obținute pentru aceeași funcție legîndu-le prin operația SAU. La scrierea ecuațiilor va trebui să fim atenți să introducem în funcțiile respective și variabilele care corespund instrucției, respectiv fazei executate, ceea ce va asigura că, pentru anumită instrucție și o anumită fază, să se obțină o secvență de microoperații precis determinată. Evident, pentru ușurarea scrierii ecuațiilor ne putem servi de cunoșutele tabele de combinații.

Avînd acum la dispoziție toate ecuațiile de intrare, procedăm la minimizarea lor și apoi la execuția sintezelor schemei blocului circuitelor de comandă.

In continuare ne ocupăm, pe rînd, de fiecare bloc despre care știm acum exact, după prezența bornelor, ce fel de operații trebuie să îndeplinească. Prin procedee cunoscute se elaborează schemele logice ale blocurilor, operație cu care încheiem proiectarea schemei logice a calculatorului.

Metoda prezentată, de proiectare a schemei logice a unui calculator numeric, are pe de-o parte, mareale avantaj că priveste diversele părți ale calculatorului ca blocuri înzestrate cu borne de intrare și ieșire și în consecință schema logică a blocului însăși este evidentă în faza proiectării schemei logice a blocului cel mai complex, acel al circuitelor de comandă, iar pe de altă parte utilizează tabele astfel alcătuite încît ele permit o descriere exactă, ușor de urmărit, și care oferă o privire de ansamblu asupra funcționării calculatorului.

Toate părțile schemei calculatorului în care se produc comenzi (funcții de comandă) sunt descrise, sub

aspectul funcționării, unitar, în același grup de tabele.

Un alt avantaj al metodei este caracterul ei de generalitate. Astfel ea poate fi folosită și în cazul proiectării schemei logice a unui calculator sincron, asincron, paralel, serie, microprogramat. Spre exemplu în cazul proiectării schemei logice a unui calculator asincron, în tabelele care descriu instrucțiile, în loc de impulsurile i, date de generatorul de orologiu, apar impulsurile pe care blocurile, care au executat microoperăriile le generează la terminarea microoperațiilor.

În cazul proiectării unui calculator cu dispozitiv de comandă microprogramat, instrucțiile se realizează prin microprograme formate din microinstructii. În acest caz, se formează microprogramele pentru fiecare instrucție, iar pentru microinstructii se întocmesc tabelele de descriere.

Metoda îngăduie ca blocurile să fie privite ca părți formate și ele, la rîndul lor, din subblocuri care posedă o schemă proprie de comandă, adică o schemă numită "de comandă locală" spre deosebire de cea care comandă blocurile și care e numită "schemă de comandă centrală".

Metoda prezintă flexibilitate. Astfel putem începe proiectarea plecînd de la blocuri existente. Spre exemplu avem proiectat deja dispozitivul aritmetic pe baza unor algoritmi privind efectuarea operațiilor aritmetice. În acest caz însă pot apărea limitări în privința instrucțiilor, fie necesitatea de a se recurge la completarea dispozitivului aritmetic. Cel mai logic mers al proiectării este însă acela care pornește de la lista de instrucții. De fapt lista de instrucții reprezintă punerea problemei, ea arată în amănunt ce anume trebuie să îndeplinească calculatorul, deci, într-un fel, reprezintă enunțul problemei.

Pentru ușurința urmăririi proiectării dăm mai jos,  
într-o exprimare succintă, succesiunea etapelor:

1. - Se elaborează lista de instrucții a calculatorului și a comenziilor date manual prin chei dela P.C. Se stabilește denumirea mnemonică. Se descrie pe scurt fiecare instrucție și funcțiunea fiecărei chei.
2. - Se organizează executarea instrucțiilor și se fixează numărul de faze.
3. - Se stabilește formatul cuvântului instrucție; se stabilesc grupele de instrucții microprogramate, se precizează semnificație biților din cuvântul instrucție. De asemenea se precizează restricțiile privind executarea instrucțiilor microprogramate.
4. - Se descrie în detaliu instrucția utilizând semnificația biților. Se face de fapt încă o descriere pentru proiectare. Se descrie în detaliu modul cum se execută fiecare comandă dată manual dela P.C.
5. - Se stabilesc blocurile din care este alcătuit calculatorul și se reprezintă simbolic aceste blocuri prin dreptunghiuri.
6. - Se prevăd borne de intrare și ieșire la blocuri și se notează cu inscripții mnemonicice.
7. - Se stabilește circulația informației în calculator.
8. - Se fixează ciclul memoriei și, în funcție de el, ciclul calculatorului.
9. - Se stabilește durata diverselor microoperării, în funcție de genul circuitelor cu care dorim să construim calculatorul.
10. - Se stabilește numărul de impulsuri i, care formează o secvență a generatorului de orologiu (un círcu al calculatorului, o fază) și se precizează intervalul dintre impulsuri.
11. - Se alcătuiesc tabele pentru toate fazele din

care este formată fiecare instrucție în parte, precum și pentru fiecare cheie de comandă de pe pupitrul de comandă. În tabele se arată ce microoperătie declanșează fiecare impuls și precum și condițiile necesare.

12. - Se completează blocurile cu borne suplimentare de intrare sau ieșire, dacă din descrierea din tabele rezultă că acest lucru este necesar.
13. - Se scriu ecuațiile logice după datele din tabele, ecuații care descriu semnalele de comandă ce ajung la diversele borne ale blocurilor.
14. - Se minimizează ecuațiile.
15. - Se face, pe baza ecuațiilor minimizează, sinteza schemei blocului circuitelor de comandă.
16. - Se proiecteză, pe rînd, schemele logice a fiecărui bloc din care este format calculatorul, plecînd de la bornele de intrare și ieșire a blocurilor, care arată exact ce operații trebuie să îndeplinească fiecare bloc. Pentru acestea se folosesc procedee cunoscute.

La elaborarea diverselor etape în ordinea numerotării putem reveni și putem face completări, după ce am obținut informații prin elaborarea unei etape cu număr de ordine mai mare. Spre exemplu după ce am fixat lista de instrucții și am descris pe scurt fiecare instrucție (pct.1), într-o altă etapă (pct.4) descriem din nou instrucțiile, mai în detaliu, folosind datele obținute prin elaborarea etapelor pct.2 și 3.

Tabelele se întocmesc pe baza descrierilor în detaliu a instrucțiilor efectuate la pct.4. Cele 4 puncte cu privire la instrucții (1-4) se întrepătrund. Numerotarea nu înseamnă că elaborarea completă se face strict în ordinea crescătoare a numerelor. Adică după ce am elaborat un punct putem să ne întoarcem și să completăm elaborarea altuia parcurs mai înainte.

Analizînd cele de mai sus se vede că sinteza schemei logice a unui calculator numeric poate fi împărțită în 4 părți anume: partea I (pct.1-4) care se ocupă de descrierea instrucțiilor; partea II (pct.5-10) care se ocupă de blocurile ce alcătuiesc calculatorul; partea III (pct.11-15) care se ocupă de întocmirea tabelelor, scrierea ecuațiilor și sinteza schemei blocului circuitelor de comandă; partea IV (pct.16) care se ocupă cu stabilirea schemei logice a fiecărui bloc, din care este format calculatorul.

In cele ce urmează se va proiecta schema logică a calculatorului CETA cu ajutorul metodei descrisă mai sus.

#### CARACTERISTICILE GENERALE ALE CALCULATORULUI CETA

Pe baza unor studii prealabile se precizează următoarele:

CETA (Calculator Electronic Tranzistorizat Automat) va fi un calculator universal, binar, paralel, cu virgulă fixă, care va lucra cu cuvinte lungi de 24 biți. Reprezentarea numerelor se va face în memorie, în semn-mărime, pe un accumulator, în complement modificat față de doi. Instrucțiile calculatorului vor fi cu o singură adresă.

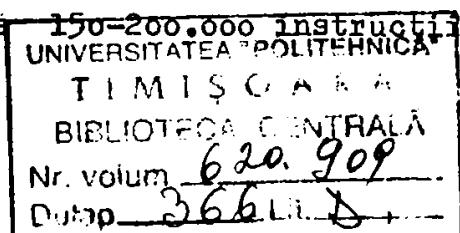
Memoria cu care va lucra va fi realizată cu miezuri de ferită și va avea un ciclu de 7,5 microsecunde.

Dispozitivul aritmetic va avea timpul de adunare maxim de 2 microsecunde.

Dispozitivul de comandă al calculatorului va fi astfel proiectat, încît să permită ca instrucțiile fără referire la memorie să poate fi micropogramate, prin utilizarea bitilor din cîmpul de adresă al instrucțiilor cu referire la memorie.

Calculatorul va avea posibilitate de adresare indirectă, precum și posibilități de întrerupere la cererea perifericelor.

Calculatorul va fi realizat numai cu componente autohtone și va avea o viteză medie de 150-200.000 instrucțiuni pe secundă pe program.



### Instructiile calculatorului CETA

Lista de instructii a calculatorului corespunde listelor de instructii care se utilizeaza in prezent la calculatoarele mici. Unele dintre instructiile cu prinse in lista sunt complexe si de mare eficacitate. De acest fel sunt, spre exemplu, instructiile "mărește cu unu si omite dacă e zero" sau "compară cu conținutul registrului B si omite la inegalitate". Cum calculatorul va fi utilizat in invatamint, lista a fost extinsa la 84 instructii de baza, spre a se putea face diverse experiente de programare.

Instructiile sunt impărțite pe grupe. Astfel avem:

- 22 instructii cu referire la memorie (IRM)
- 42 instructii cu referire la registre (IRR), care la randul lor sunt subimpărțite in două grupe, anume: grupa de deplasări și rotiri (GDR) formată din 14 instructii si grupa de modificări și omiteri (GMO) formată din 28 instructii.

- 20 instructii de introducere-extragere (IEE)

In cele ce urmeaza se vor prezenta grupele de instructii pe rand, precizind tot odata organizarea si codificarea cuvantului instructie, precum si restrictiile care apar la micropogramarea instructiilor grupelor GDR si GMO.

Instructiile RM, in numar de 22, sunt de mai multe tipuri. Astfel avem:

- Instructii de incarcare prin care se aduce intr-un anumit registru un cuvant din memorie, de la adresa specificata in cimpul adresei din instructie.
- Instructii de memorare prin care un cuvant, dintr-un anumit registru, se duce in memorie la adresa specificata in cimpul adresei din instructie.

- Instrucții aritmetice prin care se efectuează operații aritmetice între un număr aflat într-unul din registrele dispozitivului aritmetic și un al doilea număr aflat în memorie la adresa specificată în cîmpul adresei din instrucție.

- Instrucții logice prin care se efectuează operații logice între biți unui număr aflat în registrul acumulator și biți unui al doilea număr aflat în memorie la adresa specificată în cîmpul adresei din instrucție.

- Instrucții de salt necondiționat prin care se obține ca instrucția următoare să se ia din memorie de la adresa specificată în cîmpul adresei din instrucția de salt și nu de la adresa rezultată prin mărirea cu unu a adresei curente.

- Instrucții speciale. Acestea sînt "mărește cu unu și omite dacă e zero" și "compară cu conținutul lui B și omite la inegalitate". Se vede că aceste instrucții verifică existența unor condiții anumite, care dacă sunt îndeplinite se omite instrucția următoare. Aceasta înseamnă că în loc să luăm instrucția următoare de la adresa obținută prin mărirea cu unu a adresei curente, o luăm de la adresa rezultată din mărirea cu doi a adresei curente.

Instrucțiile cu referire la memorie au nevoie, pentru a fi executate, de informație din memorie și în consecință conțin, pe lîngă codul operației format din 5 biți și un cîmp pentru bitul de adresare indirectă ( $I_d$ ). Organizarea cuvîntului instrucție se vede în fig.2.1, denumirea instrucțiilor în tabelul 2.1, iar codul operației corespunzător fiecărei instrucții în tabelul 2.2.

INSTRUCTIILE CU REFERIRE LA MEMORIE (IRM)

23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Codul operatiei	I	U																						

FIG. 2.1

TABELUL 2.1

N <small>º</small> crt.	DENUMIREA MNEMONICĂ A INSTR.	CONTINUTUL INSTRUCȚIEI
1	INB	Încarcă req. B
2	INR	Încarcă req. R
3	INQ	Încarcă req. Q
4	INA	Încarcă req. A
5	IDA	Încarcă deîmpărțitul în req. A
6	MEQ	Memorează continutul req. Q
7	MG2	Memorează continutul lui G2
8	MEA	Memorează continutul req. A
9	MPQ	Memorează produsul din req. Q
10	MCQ	Memorează cîtul din req. Q
11	MRA	Memorează rezultatul adunării sau scăderii din req. A
12	ADA	Adună la continutul req. A
13	SCA	Scade din continutul req. A
14	INM	Înmulțeste
15	IMP	Împarte
16	SAI	SAU INCL cu continutul req. A
17	SAE	SAU EXCL cu continutul req. A
18	ŞIA	ŞI cu continutul req. A
19	SLT	Salt
20	SSP	Salt la subprogram
21	MOZ	Mărește cu unu și omite dacă e zero
22	CBO	Compară cu continutul req. B și omite la egalitate

INSTRUCTIILE CU REFERIRE LA MEMORIE (IRM)

TABELUL 2.2

Nº ct.	DENUMIREA MNEMONICĂ A INSTR.	CODUL OPERAȚIEI
1	INB	0 0 0 0 1
2	INR	0 0 0 1 0
3	INQ	0 0 0 1 1
4	INA	0 0 1 0 0
5	IDA	0 0 1 0 1
6	MEQ	0 0 1 1 0
7	MG2	0 0 1 1 1
8	MEA	0 1 0 0 0
9	MPQ	0 1 0 0 1
10	MCQ	0 1 0 1 0
11	MRA	0 1 0 1 1
12	ADA	0 1 1 0 0
13	SCA	0 1 1 0 1
14	INM	0 1 1 1 0
15	IMP	0 1 1 1 1
16	SAI	1 0 0 0 0
17	SAE	1 0 0 0 1
18	SIA	1 0 0 1 0
19	SLT	1 0 0 1 1
20	SSP	1 0 1 0 0
21	MOZ	1 0 1 0 1
22	CBO	1 0 1 1 0
23	GDR	1 1 0 0 0
24	GMO	1 1 0 0 1
25	IEE	1 1 0 1 1
26		1 1 0 1 1
27		1 1 1 0 0
28		1 1 1 0 1
29		1 1 1 1 0
30		1 1 1 1 1

Tot în tabelul 2.2 se vede că am atribuit căte un cod al operației și pentru instrucțiile micropogramate din grupa de deplasări-rotiri (GDR) și din grupa modificări-omiteri (GMO), precum și pentru instrucțiile de introducere-extragere (IIE). Despre aceste instrucții vom vorbi în cele ce urmează.

#### Instrucțiile cu referire la registre (IRR)

Cum aceste instrucții nu au nevoie de informație din memorie, pentru a fi executate, și în consecință cimpul utilizat la IRM pentru adresă este disponibil, îl vom utiliza pentru a indica, prin biți din care e format, efectuarea unor operații (instrucții). Astfel de operații (instrucții) pot fi mai multe și se vor executa succesiv. Se obișnuiește să se numească acest gen de operații: instrucții micropogramate, prin analogie cu instrucțiile obținute prin metoda propriu zisă de micropogramare.

Aceste instrucții micropogramate, după cum am văzut, le vom împărți în alte două grupe: grupa de modificări și omiteri (GMO), formată din 28 instrucții și grupa de deplasări și rotiri, formată din 14 instrucții. Fiecăreia din grupe i-se atașează un cod de operație propriu, pe care îl vom numi cod de grupă și e format din 5 biți; care este același pentru toate instrucțiile grupei.

Micropogramarea acestor instrucții este supusă unor restricții. Astfel nu pot fi micropogramate în același cuvînt instrucții contradictorii, spre exemplu, deplasarea simultană la stînga și la dreapta a conținutului aceluiași registru. În general nu pot fi micropogramate în același cuvînt instrucții, care într-un fel sau altul se perturbă reciproc. Instrucțiile micropogramate se vor executa în 3 timpi, la impulsurile de

tact  $i_4$ ,  $i_5$  și  $i_6$ . Impulsurile de tact  $i_0-i_3$  sunt utilizate pentru aducerea din memorie a cuvântului instrucție, iar ultimul impuls din secvența de tact,  $i_7$ , pentru îndreptarea calculatorului spre faza care urmează.

Ordinea în care se pot executa diversele instrucții, ordine fixată de succesiunea impulsurilor de tact  $i_4$ ,  $i_5$  și  $i_6$ , este determinată de necesități de programare. Astfel, în tabelul 2.7 instrucția AZB (adă la zero B) trebuie să se execute înaintea instrucției AINB (conținutul lui A se trece în B), motiv pentru care AZB se execută de către  $i_4$ , iar AINB de către  $i_5$ . Instrucțiile care se pot executa simultan, și în anumite cazuri este util să se execute simultan, sunt efectuate de către același impuls de tact. Aceste instrucții, în mod obligatoriu, în timpul efectuării trebuie să nu se perturbe reciproc.

Pentru a ține seama de restricții și a face micropogramarea corect trebuie să luăm numai o singură instrucție dintr-o coloană din tabelele de restricții. Se vede în tabele că pentru a asigura această corectitudine a fost necesară împărțirea tabelelor și pe orizontală. Facem în totdeauna micropogramarea păstrându-ne în cadrul aceluiași compartiment pe orizontală.

Un important avantaj al acestui mod de organizare este faptul că putem alcătui cuvinte instrucții cu un conținut foarte variat, deci realizăm multe instrucții complexe. Un alt avantaj este creșterea vitezei prin mai buna folosire a timpului. Astfel la GMO putem micropograma, la limită, într-un singur cuvînt instrucție, care se execută într-o singură fază (8 microsec.) 13 instrucții de bază.

Instructiile microprogramate din grupa de deplasări și rotiri (GDR)

Această grupă conține următoarele tipuri de instrucții:

– Instrucții de deplasare aritmetică la stînga și la dreapta a conținutului registrelor A și Q. Deplasarea, pentru simplificarea cîrcuitelor calculatorului, se face numai cu cîte un rang.

– Instrucții de rotire la stînga și la dreapta asupra conținutului registrelor A și Q. Prin rotire se înțelege o deplasare a conținutului unui registru la care un capăt (ieșirea) este legată cu celălalt capăt (intrarea). Se efectuează prin urmare un proces de circulație a informației. Aici, în cazul rotirii la stînga, pe lîngă instrucțiile care rotesc cu un singur rang, avem și instrucții care rotesc cu două ranguri.

– Instrucții de omitere la care condiția omiterii este existența unui număr par în registrul A respectiv Q. Aceste instrucții intervin adesea împreună cu instrucțiile de deplasare și rotire.

– Instrucțiile AZL și NOP. Instrucția AZL intervine adesea împreună cu instrucțiile de deplasare și rotire și e util să poată fi microprogramată în același cuvînt, cu acestea. Instrucția AZL este prevăzută și în GMO. Rolul instrucției NOP se va preciza mai tîrziu la descrierea instrucțiilor.

In fig 2.2 se arată formatul instrucțiilor din GDR. În tabelul 2.3 este prezentată lista instrucțiilor. Din tabelul 2.4 rezultă modul în care se poate face corect microprogramarea. Menționăm că în acest tabel nu este introdusă instrucția NOP, care prin faptul că determină lipsa oricărei operații, se execută întotdeauna

INSTRUCTIILE MICROPROGRAMATE DIN GRUPA DE DE-  
PLASĂRI SI ROTIRI (GDR)

23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	0	0	0	A%																		

FIG. 2.2

TABELUL 2.3

Nr crt.	DENUMIREA MNEMONICĂ A INSTR.	CONTINUTUL INSTRUCȚIEI
1	NOP	Nici o operatie
2	AZL	Adă la zero L
3	OAP	Omite dacă A este par
4	OQP	Omite dacă Q este par
5	DSA	Depl. aritmetic la stqa cu un rang req A
6	DSQ	Depl. aritmetic la stqa cu un rang req Q
7	DDA	Depl. aritmetic la dr. cu un rang req. A
8	DDQ	Depl. aritmetic la dr. cu un rang req. Q
9	RSA	Rot. stqa cu un rang req. A+L
10	RSQ	Rot. stqa cu un rang. req. Q
11	RDA	Rot. dr. cu un rang. req. A+L
12	RDQ	Rot. dr. cu un rang. req. Q
13	RSA 2	Rot. stqa cu 2 ranuri req. A+L
14	RSQ 2	Rot. stqa cu 2 ranuri req. Q

Instructiile de microprogramare la instructiile GDR

Tabelul 2.4

Col 1	col2	col3	col4
i <sub>4</sub>	i <sub>5</sub>	i <sub>5</sub>	i <sub>6</sub>
DSA			DSA
DDA	AZL	OAP	DDA
RSA			RSA
RDA			RDA
DSA			DSA
DDA			DDA
RSA	—	—	RSA
RDA			RDA
RSA2			RSA2
DSQ	AZL	OQP	DSQ
DDQ			DDQ
RSQ			RSQ
RDQ			RDQ
DSQ	AZL	—	DSQ
DDQ			DDQ
RSQ			RSQ
RDQ			RDQ
RSQ2			RSQ2

Obs. Instructiile RSQ2 din col1 sunt executate cu impulsurile i<sub>4</sub> si i<sub>6</sub>, iar aceleasi instructiuni din col 4 cu impulsurile i<sub>6</sub> si i<sub>7</sub>.

INSTRUCTIILE MICROPROGRAMATE DIN GRUPA DE DEPLASARI SI

TABELUL 2.5                   ROTIRI (GDR)

Nº	DENUMIREA MNEMONICA	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
crt	A INSTR.	1	1	0	0	0	0	A/Q																		
1	NOP	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
2	AZL	1	1	0	0	0									1											
3	OAP	1	1	0	0	0	1											1								
4	OQP	1	1	0	0	0	0										1									
5	DSA	1	1	0	0	0	1	1											1							
6	DSQ	1	1	0	0	0	0	1											1							
7	DDA	1	1	0	0	0	1	1												1						
8	DDQ	1	1	0	0	0	0	1												1						
9	RSA	1	1	0	0	0	1					1									1					
10	RSQ	1	1	0	0	0	0				1										1					
11	RDA	1	1	0	0	0	1				1											1				
12	RDQ	1	1	0	0	0	0				1											1				
13	RSA2	1	1	0	0	0	1				1												1			
14	RSQ2	1	1	0	0	0	0				1												1			

singură. În tabelul 2.4 se arată și impulsurile în de către care se execută diferitele instrucții. Deasemenea se vede din tabel că instrucțiile de deplasare și rotoire se pot executa atât  $i_4$  cât și la  $i_5$ , adică în același cuvînt instrucție se pot microprograma de două ori instrucțiile de deplasare și rotire, avînd între ele instrucția AZL și sau instrucțiile de omisie. Aceste posibilități ușurează programarea. (Vezi obs. din tab. 2.4).

În tabelul 2.5 se prezintă codificarea bitilor cu-vîntului instrucție pentru fiecare din cele 14 instrucții. Aici bitul 18 este utilizat pentru a indica la care dintre cele două registre A respectiv Q se referă instrucția. Anume cînd bitul 18 este unu instrucția se referă la registrul A, iar cînd este zero se referă la registrul Q.

Instrucțiile microprogramate din grupa de modificări și omisiuni (GMO)

Această grupă conține următoarele tipuri de instrucții:

- Instrucții de aducere în starea unu sau zero a unui anumit registru.
- Instrucțiuni pentru complementarea conținutului unui registru.
- Instrucțiuni pentru adunarea unității la conținutul unui registru sau chiar a conținutului unui registru la conținutul acumulatorului (ADMR).
- Instrucțiuni pentru trecerea conținutului unui registru în alt registru.
- Instrucțiuni de omisie condiționată și necondiționată.

În fig. 2.3 se arată formatul instrucțiunilor din GMO. În tabelul 2.6 este prezentată lista instruc-

INSTRUCTIILE MICROPROGRAMATE DIN GRUPA DE  
MODIFICARI SI OMITERI (GMO)

23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	1	0	0	1	COL 1	COL 2	COL 3	4	COL 5	6	COL 7	COL 8	9	10	11	12							

FIG. 2.3

TABELUL 2.6

N <small>º</small> crt.	DENUM. MNEMON. A INSTR.	CONTINUTUL INSTRUCTIEI
1.	AZA	Adă la zero A
2.	AZB	Adă la zero B
3.	AZQ	Adă la zero Q
4.	AZL	Adă la zero L
5.	G1 IN Q	Continutul lui G1 se trece în Q
6.	AZMR	Adă la zero mărimea lui R
7.	AZSR	Adă la zero semnul lui R
8.	AUB	Adă la unu B
9.	AUL	Adă la unu L
10.	CML	Complementează L
11.	ADMR	Adună partea de mărime a numărului din R la cont. lui A
12.	CMR	Complementează partea de mărime a lui R fătă de 2 în A
13.	RJP	Rotunjescă produsul
14.	AD1S <small>n</small> A	Adună unu în ranoul semnului lui A
15.	A1NB	Continutul lui A se trece în B
16.	NA IN Q	Continutul lui NA se trece în Q
17.	B IN R	Continutul lui B se trece în R
18.	Q IN R	Continutul lui Q se trece în R
19.	Q IN B	Continutul lui Q se trece în B
20.	A1NQ	Continutul lui A se trece în Q
21.	MUA	Mărește cu unu A
22.	OLZ	Omite dacă L=0
23.	O A +	Omite dacă semnul lui A e zero
24.	OAP	Omite dacă A e par
25.	OAZ	Omite dacă A e zero
26.	OSI	Omite cu sens invers
27.	OND	Omite necondiționat
28.	ADS <small>n</small> R	Adună semnul reg. R la A

țiilor. Din tabelul 2.7 rezultă modul cum se poate face corect microprogramarea. Aici se arată și impulsurile și de către care se execută diferitele instrucții.

In tabelul 2.8 se prezintă codificarea bițiilor cuvîntului instrucție pentru fiecare din cele 28 instrucții. Din acest tabel se vede că datorită numărului mare de instrucții (28) nu putem microprograma fiecare instrucție cu ajutorul unui singur bit, ci trebuie obligați să îmbinăm mai mulți biți (vezi diversele coloane) și să folosim deșifratoare astfel încît cu 3 biți îmbinăți (vezi col.8) putem microprograma  $2^3=8$  instrucții. Aceasta este microprogramarea pe verticală.

#### Instrucțiile de introducere-extragere (IIE)

Instrucțiile IIE, în număr de 20, conțin, în formatul cuvîntului instrucție, un cîmp pentru codul de grupă, un cîmp pentru codul de selecție, care precizează perifericul cu care se lucrează și un cîmp pentru codificarea instrucțiilor. De fapt din cele 20 instrucții 10 sunt instrucții cu referire la registre și numai 10 sunt instrucții propriu zise de introducere și extragere. Am introdus cele zece instrucții cu referire la registre aici pentru a utiliza mai bine posibilitățile de codificare din cuvîntul instrucție, care numai cu instrucțiile IIE nu ar fi fost bine utilizat.

Intre aceste instrucții găsim următoarele tipuri:

- Instrucții MACRO. S-a prevăzut posibilitatea codificării unui mare număr de macroinstrucții.
  - Instrucția de oprire a calculatorului
  - Instrucții care se referă la depășirea capacității registrelor. Acestea conțin și două instrucții de omis în funcție de starea bistabilului DCR.
    - Instrucții pentru generatoarele de cuvinte
    - Instrucții pentru pornirea și oprirea perife-

**RESTRIȚII DE MICROPROGRAMARE LA INSTRUCȚIILE\* (GMO)**

**TABELUL 2.7**

	1	2	3	4	5	6	7	8	9	10	11	12	13
	i <sub>4</sub>	i <sub>5</sub>	i <sub>5</sub>	i <sub>5</sub>	i <sub>5</sub>	i <sub>6</sub>	—						
	AZB	AZA	AZSR	AZMR	AZL	A IN B	CML	—	—	—	—	—	—
1	AZQ	RJP	G1NQ	C MR	—	—	AUL	A IN Q	OAP	—	OAZ	O SI	—
	AUB	AD1SnA	ADSnR	ADM R	OZL	NANQ	—	—	—	MUA	OAZ	O SI	—
2	— II —	—	—	— OA +	— OAP	—	—	—	—	—	—	—	—
3	— II —	—	—	B IN R	—	—	—	—	—	—	—	—	—
	—	—	—	Q IN R	Q IN A +	Q IN B	—	—	—	—	—	—	—

\* ) Instrucția CND nu este trecută în tabel deoarece ea se execută cînd avem microprogramă OSi și nu avem microprogramă nici o altă instrucție de omisire.

† ) Nu se pot executa simultan cînd ocupătă SCI  
Obs. Instrucții la efectuarea instrucțiilor CMR, RJP și MUA intervin în același unu de rcpms este necesar să acordăm timpul de cel puțin 2 microsecunde necesar pîr. efectuarea ei, de aceea nu vom microprograma după ele (cînd sau île) instrucții care fac uz de rezultatul dat de cele menționate, deoarece el nu este disponibil. Astfel s. ex. după RJP nu se poate microprograma nici o instrucție legată de reg. A.

INSTRUCTIILE MICROPROGRAMATE DIN GRUPA DE MODIFICARI SI  
OMITERI (GMO)

TABELUL 2.8

N <small>º</small>	DENUMIREA MNEMONICĂ A INSTR	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
C <small>l</small>		1	1	0	0	1	COL1	COL2	COL3	4	COL5	6	COL7	COL8	9	10	11	12								
1	AZA	1	1	0	0	1				1	0	1														
2	AZB	1	1	0	0	1				0	1															
3	AZQ	1	1	0	0	1	0	1																		
4	AZL	1	1	0	0	1											0	1								
5	G1nQ	1	1	0	0	1	1	0																		
6	A7MR	1	1	0	0	1							0	1												
7	AZSR	1	1	0	0	1						1														
8	AUB	1	1	0	0	1			1	0																
9	AUL	1	1	0	0	1									1	0										
10	CML	1	1	0	0	1									1	1										
11	ADM R	1	1	0	0	1						1	0													
12	CMR	1	1	0	0	1						1	1													
13	RJP	1	1	0	0	1				1	0															
14	AD1SnA	1	1	0	0	1				1	1															
15	A IN B	1	1	0	0	1									0	0	1									
16	NA IN Q	1	1	0	0	1									0	1	0									
17	BINR	1	1	0	0	1										0	1	1								
18	Q INR	1	1	0	0	1										1	0	0								
	Q INB	1	1	0	0	1											1	0	1							
20	A IN Q	1	1	0	0	1										1	1	0								
21	MUA	1	1	0	0	1													1							
22	OLZ	1	1	0	0	1							1													
23	OA+	1	1	0	0	1										1	1	1								
24	OAP	1	1	0	0	1												1								
25	OAZ	1	1	0	0	1													1							
26	OSI	1	1	0	0	1														1						
27	OND	1	1	0	0	1							0		OM=0	0	0	1								
28	ADSnR	1	1	0	0	1	1	1																		

ricelor

- Instructii cu privire la fanioane. Aici avem trei instructii de omitere in functie de starea fanioanelor.

- Instructii de introducere si extragere a unui caracter.

In fig.2.4 se arata formatul instructiilor IIE. In tabelul 2.9 este prezentata lista instructiilor.

In tabelul 2.10 se prezinta codificarea bitilor instructiei.

#### Descrierea in detaliu a instructiilor

Intr-o primă etapă descrierea instructiilor va fi făcută mai sumar în forma necesară utilizatorului, apoi după ce s-au făcut o seamă de precizări asupra blocurilor, din care este format calculatorul, se revine și se face o descriere foarte în detaliu. Această a doua descriere corespunde necesităților constructorului. In această descriere, pentru constructor, ne vom referi la algoritmul utilizat și îl vom dezvolta, acolo unde e cazul, și ne vom referi deasemenea, la toate microoperațiile din care este formată instrucția.

In cele ce urmează, acolo unde o singură descriere scurtă servește atât utilizatorului cât și constructorului, vom rămâne la aceasta. In descrierea instructiilor, la instructiile mai complicate, se va indica și cîte un exemplu asupra modului de utilizare al instructiei.

Am fi putut utiliza o descriere a instructiilor prin organigrame; nu facem acest lucru deoarece limbajul curent oferă mai multe posibilități de descriere, iar pe de altă parte, vom utiliza, ulterior, descrierea prin tabele, pe baza cărora se pot scrie foarte ușor ecuațiile logice necesare.

INSTRUCȚIUNILE DE INTRODUCERE SI EXTRAGERE (IEE)

23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
1	1	0	1	1	*																			CODUL DE SELECȚIE

FIG 2.4

TABELUL 2.9

N <small>º</small> crt.	DENUMIREA MNEMONICĂ A INSTR.	CONTINUTUL INSTRUCȚIEI
1	MAC	Macroinstructie
2	OPR	Opreste calculatorul
3	AZDC	Adă la zero bistabilul DCR
4	AUDC	Adă la unu bistabilul DCR
5	ODCZ	Omite dacă bistabilul DCR e zero
6	ODCU	Omite dacă bistabilul DCR e unu
7	G1INR	Continutul lui G1 se trece în R
8	G1SAUR	Continutul lui G1 se trece în R prin funcția SAU
9	G2 ÎN B	Continutul lui G2 se trece în B
10	AZQ	Adă la zero continutul registrului Q
11	PORP	Pornește dispozitivul periferic
12	OPRP	Opreste dispozitivul periferic
13	AZF	Adă la zero fanionul
14	OFA	Omite dacă fanionul A este la unu
15	OFB	Omite dacă fanionul B este la unu
16	INT	Introdu un caracter
17	EXT	Extragă un caracter
18	OTS	Omite la tensiune scăzută
19	AITR	Autorizează întreruperea
20	DIR	Dezautorizează întreruperea

INSTRUCȚIUNILE DE INTRODUCERE SI EXTRAGERE (IE)

TABELUL 2.10

NR	DENUMIREA MNEMONICA	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	O	CODUL SELECTIEI
1	A INSTR.	1	1	0	1	1	*																			
1	MAC	1	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
2	OPR	1	1	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
3	AZDC	1	1	0	1	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
4	AUDC	1	1	0	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
5	ODCZ	1	1	0	1	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
6	ODCU	1	1	0	1	1	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	
7	G1 IN R	1	1	0	1	1	1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	
8	G1 SAU R	1	1	0	1	1	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	
9	G2 INB	1	1	0	1	1	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	
10	AZQ	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	
11	PORP	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	
12	OPRP	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	
13	AZF	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	
14	OFA	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	
*5	OFB	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	
16	INT	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	
17	EXT	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	
18	OTS	1	1	0	1	1	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	
19	AITR	1	1	0	1	1	1	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	
20	DITR	1	1	0	1	1	1	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	

\* Dacă bitul 18 este zero avem o macroinstrucție,  
iar dacă este unu avem o instrucție de introducere-extragere

### I. INSTRUCTII CU REFERIRE LA MEMORIE

1. INB Incarcă registrul B. Registrul B este adus la zero, iar apoi este încărcat cu conținutul locului adresat. Conținutul celulei din memorie rămîne nemodificat.

2. INR Incarcă registrul R. Registrul R este adus la zero, iar apoi este încărcat cu conținutul locului adresat. Conținutul celulei din memorie rămîne nemodificat.

3. INQ Incarcă registrul Q cu înmulțitorul. Registrul Q este adus la zero, iar apoi este încărcat cu conținutul locului adresat. Totodată semnul înmulțitorului este primit și în  $S_nR$ . Conținutul celulei din memorie rămîne nemodificat.

Obs. Numărul cu care este încărcat Q este de obicei înmulțitorul. Introducerea semnului și în SnR se face în scopul pregătirii formării semnului produsului.

4. INA Incarcă registrul A în vederea adunării sau scăderii. Registrele R și A sunt aduse la zero. Conținutul locului adresat este încărcat în R, de unde, dacă semnul lui este pozitiv, se trimit nemodifiable în A, iar dacă semnul lui e negativ se trimite complementat față de 2 în A. Conținutul celulei din memorie rămîne nemodificat.

Obs. Timpul în care se execută instrucția INA include și timpul de adunare a lui 1, ( $2\mu S$ ) pentru formarea complementului, în consecință e necesar să ținem seama de acest lucru. Instrucția poate fi folosită și pentru memorarea restului la împărțire.

5. IDA Incarcă deîmpărțitul în registrul A. Registrele R și A sunt aduse la zero. Conținutul locului adresat e adus în R. Mărimea numărului din R (fără semn) se

predă nemodificată în A. Conținutul celulei din memorie rămâne nemodificat.

6. MEQ Memorează conținutul registrului Q.

Conținutul registrului Q

este introdus în memorie (memorat) la locul adresat. Conținutul precedent al celulei memoriei se pierde.

7. MG2 Memorează conținutul generatorului de cuvinte G2. Conținutul generatorului de cuvinte G2 este introdus în memorie (memorat) la locul adresat. Conținutul precedent al celulei memoriei se pierde.

8. MEA Memorează conținutul registrului A. Conținutul registrului A este introdus de memorie (memorat) la locul adresat. Conținutul precedent al celulei memoriei se pierde; conținutul registrului A rămâne neschimbat.

9. MPQ Memorează produsul din Q (partea mai puțin semnificativă). Conținutul registrelor A și Q – în care după înmulțire se află produsul, cu partea mai semnificativă în A și partea mai puțin semnificativă în Q – împreună se deplasează cu un rang la dreapta, după care conținutul registrului Q este introdus în memorie (memorat) la locul adresat. Conținutul precedent al celulei memoriei se pierde; conținutul inițial al registrului Q rămîne în registrul Q dar e deplasat cu un rang la dreapta.

Obs. Înainte de a efectua instrucția MPQ trebuie memorată partea c.m.s. a produsului din A, deoarece cind se efectuează instrucția MPQ conținutul registrului A se alterează cu ocazia deplasării spre dreapta, cind se face și o adunare a conținutului registrului R la conținutul registrului A. Alterarea se produce datorită faptului că pentru a avea legătură între A și Q, spre a putea deplasa împreună conținutul celor două registre, trebuie să avem semnal la

borna LEG ceace, cînd se dă impuls de deplasare la dreapta, permite și efectuarea adunării conținutului registrului R la conținutul registrului A, dacă este îndeplinită condiția ca în rangul c.m.p.s. a lui Q să se afle unu.

10. MCQ Memorează cîtuł din registrul Q. Conținutul părții de mărime a registrului Q și a părții de semn a registrului R – în care după împărțire se află partea de mărime respectiv partea de semn a cîtułui – sunt introduse în memorie (se memorează) la locul adresat. Conținutul precedent al celulei memoriei se pierde; conținutul registrului Q și R rămîne neschimbat.

11. MRA Memorează rezultatul adunării sau scăderii din registrul A. Registrul R se aduce la zero, apoi conținutul registrului A se introduce în R, după care registrul A se aduce la zero. Acum conținutul registrului R, dacă semnul lui este pozitiv, se trimite nemodificat în A, iar dacă semnul lui e negativ, se trimite complementat față de 2 în A. Conținutul părții de mărime a registrului A și conținutul părții de semn a registrului R sunt introduse în memorie (se memorează) la locul adresat. Conținutul precedent al celulei memoriei se pierde; conținutul ultim al registrului A și R rămîne neschimbat.

Obs. Prin această instrucție conținutul registrului A este complementat față de 2 pentru a fi introdus în memorie în reprezentarea semn-mărime, adică în reprezentarea în care se păstroază în memorie. Timpul în care se execută instrucția include și cele 2 microscunde necesare adunării lui unu de rangul c.m.p.s., cînd se face complementarea față de doi.

12. ADA Adună la conținutul registrului A. Regis-

trul R este adus la zero. Conținutul locului adresat este încărcat în R, de unde, dacă semnul lui este pozitiv, se trimite nemodificat în A, iar dacă semnul lui este negativ, se trimite complementat față de doi. Se verifică apoi depășirea capacitatei registrelor. Dacă a apărut DCR se aduce la unu bistabilul DCR și se aprinde becul DCR pe pupitrul de comandă. Rezultatul adunării se află în registrul A. Conținutul celulei din memorie rămîne nemodificat.

Obs. Timpul în care se efectuează instrucția ADA include și timpul maxim de adunare de două microsecunde..

13. SCA Scade din conținutul registrului A. Partea de mărime a registrului R se aduce la zero, iar partea de semn se aduce la unu. Conținutul locului adresat este încărcat în R, de unde, dacă semnul lui (conținutul lui SnR) este pozitiv, se trimite nemodificat în A, iar dacă semnul lui e negativ, se trimite complementat față de doi în A. Se verifică apoi depășirea capacitatei registrelor. Dacă a apărut DCR se aduce la unu bistabilul DCR și se aprinde becul DCR de pe pupitrul de comandă. Rezultatul scăderii se află în registrul A. Conținutul celulei din memorie rămîne nemodificat.

Obs.-Timpul în care se efectuează instrucția SCA include și timpul maxim de adunare de 2 microsecunde.

- Se observă că singura modificare în instrucția de scădere față de cea de adunare este aducerea la început, a părții semnului din R la unu ceace provoacă apoi, cînd se încarcă R, schimbarea semnului numărului adus din memorie în R.

14. INM Inmulțește. Înainte de efectuarea in-

structiei INM se aduce, cu ajutorul instructiei INQ, inmultitorul in registrul Q. Prin instructia INM se aduce continutul locului adresat, care este deinmultitul, in registrul R. Se face inmultirea numerelor din registrele Q si R in reprezentare semn mărime. Rezultatul obtinut se află in registrul A cu partea cea mai semnificativa si in registrul Q cu partea cea mai putin semnificativa. Continutul registrului R se pierde. Continutul celulei din memorie ramane nemodificat.

Registrul R este adus la zero. Continutul locului adresat, care este deinmultitul, este incarcat in R. Se deplaseaza spre dreapta cu un rang registrul A si Q după care, daca cifra cu care se inmulteste a inmultitorului este unu se adună deinmultitul, iar daca cifra inmultitorului este zero se adună zero. Totodata se introduce unitatea in numaratorul pasilor. Se efectueaza o operatia de deplasare si adunare de 24 ori. Semnul din partea de semn a registrului R se trece in partea de semn a registrului A. Acum semnul produsului se află in partea de semn a registrului A, iar mărimea produsului, cu partea cea mai semnificativa, in partea de mărime a registrului A, pe cind partea mai putin semnificativa a produsului se gaseste in partea de mărime a registrului Q. La inceputul inmultirii in registrul Q se află inmultitorul, incarcat cu ajutorul instructiei INQ. Continutul celulei din memorie ramane neschimbat. Vezi algoritmul la descrierea dispozitivului aritmetic.

15. IMP Imparte. Inainte de efectuarea instructiei IMP se aduce, cu ajutorul instructiei IDA, deimpărțitul in registrul A. Prin instructia IMP se aduce continutul locului adresat, care este împărțitorul in-

registrul R. Se verifică dacă împărțitorul este sau nu mai mare ca deîmpărțitul. În cazul cînd împărțitorul este mai mic sau egal cu deîmpărțitul se aduce la unu bistabilul DCR, se refacă deîmpărțitul, după care împărțirea se oprește și se trece la instrucția următoare. Aceasta poate fi "omite dacă DCR e zero", urmată la rîndul său de instrucția SSD (salt la subprogram). Dacă împărțitorul este mai mare decît deîmpărțitul se efectuează împărțirea, în reprezentare semn-mărime, între deîmpărțitul din A și împărțitul din R. La sfîrșit partea de mărime a cîrului se află în Q, iar partea de semn în partea de semn a registrului R. Conținutul registrului R se pierde. Conținutul celulei din memorie rămîne nemodificat.

Partea mărimei registrului R se aduce la zero (în partea de semn se află semnul deîmpărțitului introdus prin instrucția IDA plasată în program înaintea instrucției IMP). Conținutul locului adresat, care este împărțitorul, este încărcat în R. Se verifică prin scădere dacă deîmpărțitul este egal sau mai mare ca împărțitorul. În cazul că este egal sau mai mare se aduce bistabilul DCR la unu, se refacă deîmpărțitul, după care împărțirea se oprește și se trece la instrucția următoare. Aceasta poate fi "omite dacă DCR e zero", urmată la rîndul său de instrucția "salt la subprogram". Subprogramul la care se face saltul se ocupă de DCR. Subprogramul poate să tipărească indicarea unei erori, să acționeze asupra împărțitorului sau deîmpărțitorului, sau să execute alte corecții matematice și să refacă împărțirea). În cazul cînd deîmpărțitul este mai mic decît împărțitorul se continuă împărțirea. Prima cifră a cîrului

este zero și nu se introduce. Se deplasează cu un rang spre stînga <sup>continutului</sup> registrului A și registrul Q; se introduce unu în numărătorul pașilor; se adună sau scade, în funcție de semnul restului deplasat, împărtitorul aflat în R la continutul registrului A; se introduce în Q cifra cîțului. Microoperațiile începînd cu deplasarea cu un rang spre stînga a registrului A și Q se execută încă de 23 ori. După acestea cîțul se găsește în Q, iar restul înmulțit cu  $2^{24}$  se află în A. Conținutul celulei din memorie rămîne nemodificat. Vezi algoritmul la descrierea dispozitivului aritmetic.

Descrierea schemei logice pentru repetarea impulsurilor la INM și IMP

După cum se va vedea mai tîrziu la descrierea prin tabele a instrucțiilor, în cazul instrucției INM se vor executa de 24 ori, în faza EXECUTIE 1 (Fz.3), impulsurile  $i_4-i_6$  împreună cu microoperațiile respective, iar în cazul instrucției IMP se vor executa de 24 ori, în faza EXECUTIE 2 (Fz.4), impulsurile  $i_0-i_3$  împreună cu microoperațiile respective. În acest scop va fi nevoie de un circuit bistabil pentru "înmulțire și împărtire" notat cu BII și de un numărător N 24, care numără pînă la 24. Circuitul BII va fi adus la unu în cazul INM la Fz3. $i_6$  și cînd încă N24 nu a ajuns în starea 24, adică avem  $\overline{N24}=1$ . Primul impuls de tact care apare după aducerea lui BII în starea unu și pe care îl notăm cu i, va fi trimis la A(4)N8

în loc de la +LN8. Tot acest impuls va aduce pe BII la zero. În felul acesta N8 reia numărarea dela  $i_4$  și astfel, cînd N24 a numărat 24 impulzuri tactele  $i_4-i_6$  sint executate de 24 ori. În mod asemănător se petrec lucrurile și cînd avem instrucția

IMP cu deosebirea că BII este adus acum la unu de  $i_3$ , iar primul impuls de tact care apare, i, aduce pe N8 în starea zero corespunzător impulsului  $i_0$ . Astfel se execută de 24 ori tactele  $i_0-i_3$  în timpul lui  $F_{z4}$ .

Se vor prevedea deasemenea circuite care stabilesc starea inițială a tuturor elementelor schemei.

Se dau mai jos ecuațiile logice care corespund descrierii de mai sus.

1.  $A(1)BII = INM \cdot \overline{N24} \cdot Fz3 \cdot i_6 + IMP \cdot \overline{N24} \cdot Fz4 \cdot i_3$
2.  $A(0)BII = BII \cdot i + i_{ST \text{ INIT}}$
3.  $A(4)N8 = INM \cdot BII \cdot i$
4.  $A(0)N8 = IMP \cdot BII \cdot i + i_{ST \text{ INIT}}$
5.  $+LN8 = \overline{BII} \cdot i$

Impulsul de stare inițială  $i_{ST \text{ INIT}}$  va fi dat de o cheie de pe pupitrul de comandă, care se acționează manual.

16. SAI SAU inclusiv cu conținutul registrului A.  
Registrul R este adus la zero. Conținutul registrului A este dus în R. Se primește în R conținutul locului adresat. În R se formează astfel funcția SAU inclusiv între cele două numere. Simultan se aduce la zero A. Conținutul registrului R care este funcția SAU inclusiv între biții conținutului inițial al registrului A și ai conținutul locului adresat se duce în A. Conținutul registrului A și R se pierde, iar conținutul locului adresat rămîne neschimbat.

17. SAE SAU exclusiv cu conținutul registrului A.

Registrul R este adus la zero. Conținutul locului adresat este încărcat în R. Conținutul registrului R este trimis nemodificat în registrul A, la care se blochează simultan propagarea transferului. În registrul

A se formează SAU EXCLUSIV între biții corespunzători a celor două numere. Conținutul registrului A și R se pierde. Conținutul celulei din memorie rămîne nemodificat.

Obs. Adunând două numere X respectiv Y fără să permitem propagarea transferului obținem  $X \oplus Y$ .

Obs. Trimiterea conținutului nemodificat al registrului R în A se face prin impulsuri la bornele  $\text{MR}^-$  și  $\text{+SnR}$ . În timpul instrucției SEA cele două bistabile Sn 1 A și Sn 2 A au totdeauna același conținut.

18. SIA Si cu conținutul registrului A. Registrile R și Q se aduc la zero. Conținutul registrului A se trimite în Q. Conținutul locului adresat se aduce simultan în R și Q. Conținutul lui R se trimite nemodificat în registrul A, la care se blochează simultan propagarea transferului. Registrul R se aduce la zero. Conținutul registrului Q se trimite în R. Conținutul registrului R se trimite nemodificat în A, la care se blochează simultan propagarea transferului. Acum în A se află rezultatul operației SI între biții corespunzători numărului aflat inițial în registrul A, și numărului aflat la locul adresat. Conținutul registrelor A și R se pierde. Conținutul celulei din memorie rămîne nemodificat.

Obs. Operația SI între biții a două numere X și Y se face pe baza algoritmului:

$$X \cdot Y = (X \bar{Y}) \oplus (X Y)$$

care este demonstrat în tabelul de mai jos.

X	Y	$X\bar{Y}$	$X\bar{Y}Y$	$(X\bar{Y}) \oplus (X\bar{Y}Y)$
o	o	o	o	o
o	1	1	1	o
1	o	1	1	o
1	1	o	1	1

Acest algoritm elaborat de autor nu cere adunări cu propagarea transferului, prin urmare este rapid.

19. SLT Salt. Conținutul părții de adresă a registrului RI este dus în registrul NA. Datorită acestui fapt instrucția următoare va fi adusă din memorie, din celula acărei adresă a fost înscrisă în partea de adresă a instrucției, adresă care se află acum în NA. Conținutul inițial al registrului NA se pierde. **Conținutul registrului A nu este modificat în timpul executării acestei instrucțiuni.**

20 SSP Salt la subprogram. Conținutul registrului NA este mărit cu unu, se formează P+1 (P este adresa la care se află instrucția SSP în programul principal), apoi P+1 este memorat la adresa Y (Y este adresa specifică în partea de adresă a instrucției SSP). Se aduce la zero NA. Conținutul părții de adresă a registrului RI (care este Y) se trimită în NA. Se mărește cu unu conținutul registrului NA și se formează astfel Y+1. Conținutul registrului A nu este modificat în timpul acestei instrucții.

Obs. La sfîrșitul instrucției, la adresa Y în memorie, se află adresa P+1 a instrucției din programul principal la care se revine cînd s-a terminat subprogramul, iar în NA se află adresa Y+1 la care se începe efectiv subprogramul, adică instrucția care urmează

imediat după instrucția SSP.

Prin urmare această instrucție "memorează" adresa instrucției din programul principal la care trebuie să se revină după terminarea subprogramului. Această revenire se face printr-o instrucție de salt (SLT) cu adresare indirectă la adresa Y a subprogramului. În consecință instrucția care urmează după SLT este acea din programul principal aflată la adresa P+1.

21. MOZ Mărește cu unu și omite dacă e zero. Prin această instrucție se adună unu la conținutul locului adresat din memorie. Dacă prin aceasta se obține rezultat zero instrucția următoare este omisă. Dacă rezultatul nu e zero următoarea instrucție care se execută este acea care urmează normal în program. Valoarea mărită cu unu este dusă în fiecare caz înapoi în celula din memorie de unde a fost luată valoarea înainte de a fi mărită.

Registrul B se aduce la zero. Conținutul lui A se duce în B. Registrele R și A se aduc la zero. Conținutul locului adresat este încărcat în R, de unde, se trimită în A, nemodificat dacă e pozitiv, sau complementat față de doi dacă e negativ.

Se adună un unu de rangul c.m.p.s., prin aducerea unui impuls la +1A.

Dacă ZA=1, înseamnă că conținutul lui A a devenit zero și se adaugă unu la NA (ceea ce înseamnă că se omite instrucția următoare), dacă ZA=0, înseamnă că conținutul lui A nu e zero și conținutul lui NA se lasă neschimbat.

Acum se memorează rezultatul adunării la aceiași adresă, procedind identic ca la instrucția MRA adică transformînd conținutul lui A, din reprezentarea în

complement de doi în reprezentarea semn-mărime, după care se duce în memorie. Se procedează în felul următor. Registrul R se aduce la zero, după care conținutul registrului A se introduce în R. Se aduce apoi la zero registrul A. Acum conținutul registrului R, dacă semnul lui este pozitiv, se trimite nemodificat în A, iar dacă semnul lui e negativ, se trimite complementat față de doi în A. Conținutul părții de mărime a registrului A și conținutul părții de semn a registrului R sunt introduse în memorie la locul adresat. În celula de memorie apare conținutul precedent mărit cu unu. Numărul care a fost inițial în registrul A și care se află acum în registrul B este readus prin registrul R înapoi în registrul A.

Obs. Instrucția MOZ este utilizată pentru numărarea unor operații și oprirea lor după ce au fost efectuate de un anumit număr de ori. Această proprietate din urmă se datoră faptului că, pe lîngă mărirea cu unu, instrucția permite ieșirea din bucla de program, prin posibilitatea ei de a provoca omiterea, cînd rezultatul măririi cu unu duce la rezultatul zero. Foarte comod se utilizează instrucția în felul următor. Într-o anumită celulă din memorie numită acum "contor" se introduce un număr negativ, care în valoare absolută arată de câte ori trebuie făcută o anumită operătie. Prin mărirea cu unu la fiecare operație a conținutului contorului se ajunge să, atunci cînd numărul cerut de operații s-a terminat, rezultatul măririi cu unu să fie zero, ceace provoacă omiterea și ieșirea din bucla de program.

Spre exemplu dorim să adunăm la conținutul accumulatorului numărul 12 consecutiv de patru ori.



Putem realiza aceasta cu ajutorul următoarei secvențe:

- 1 ADA 5
- 2 MOZ 6
- 3 SLT 1
- 4 MRA 7
- 5 12
- 6 -4
- 7 Rezultatul

Instructia MOZ poate fi utilizata si la modificar ea adreselor. Cum in acest caz prin mărirea ca unu numărul crește in valoare absolută, proprietatea de omite re la zero nu poate fi folosită și avem nevoie de o altă instructie care să permită ieșirea din buclă. Aceasta va fi CBO.

22. CBO Compară cu conținutul registrului B și omite la inegalitate. Prin această instructie se compară conținutul locului adresat din memorie cu conținutul registrului B. Dacă cele două cuvinte de cîte 24 biți sunt diferite, instructia următoare este omisă. Dacă cele două cuvinte sunt identice următoarea instructie care se execută este aceea care urmează normal în program. La sfîrșitul executării instructiei conținutul registrului A, a registrului B și a locului adresat din memorie rămîn nemodificate.

Registrele R și Q sunt aduse la zero. Conținutul lui A este trecut în Q (pentru a nu se pierde), se aduce la zero A. Conținutul locului adresat este încărcat în R, iar de aici este dus nemodificat în A. Se aduce la zero R, apoi se trece în el conținutul lui B. Conținutul registrului R este trimis nemodificat în registrul A, la care, simultan, se blochează propagaarea transferului.

Dacă în A nu avem zero ( $ZA=0$ ) înseamnă că numerele au fost inegale și se mărește conținutul lui NA cu unu, ceace înseamnă că instrucția următoare va fi omisă. Dacă în A avem zero ( $ZA=1$ ) înseamnă că numerele au fost egale și conținutul lui NA se lasă nemodificat.

Se aduce R și A la zero și se trimit, prin R, conținutul lui Q în A. În felul acesta se refac conținutul inițial al lui A.

Obs. Semnalul ZA (zero în A) se obține la ieșirea unor circuite logice SI, care cuprind toate ranguile registrului A. Semnalul ZA este unu cînd conținutul lui A este zero.

Obs. Instrucția CBO este utilizată în programe în care e necesară modificarea unor adrese, modificare care se face cu ajutorul instrucției MOZ, iar CBO servește la ieșirea din bucla programului. Dacă numărul din locația din memorie care servește drept "conțor" (vezi instr.MOZ) este pozitiv (reprezintă o adresă) la mărirea cu unu prin instr.MOZ nu se merge spre zero deci omiterea la zero din MOZ nu e utilă. În acest caz, dacă spre exemplu dorim să adunăm un sir de numere aflate la adresele 26-30, introducem adresa limită (30) în registrul B și formăm următoarea secvență de instrucții:

- 1 INB . 8
- 2 ADA I 7
- 3 CBO 7
- 4 SLT Adresă care face ieșirea din buclă
- 5 MOZ 7
- 6 SLT 2
- 7 Rezervată pentru adresa numărului (la început conține 26)
- 8 30

Se vede din secvență că verificarea ajungerii la adresa 30 cu CBO se face înainte de a face o nouă mărire cu unu prin MOZ, ceace înseamnă că ieșim din buclă cînd la adresa 7 avem 30. Secvența de mai sus justifică motivul pentru care la instrucția CBO omiterea se face la inegalitate și nu la egalitate.

## II. INSTRUCTIUNI CU REFERIRE LA REGISTRE

### A. Grupul de deplasări - rotiri (GDR)

23. NOP Nici o operatie. Nu se efectuează nici o operatie afară de adăugarea unui unu la NA pentru formarea adresei instrucției următoare.

Un exemplu de utilizare a acestei instrucții este următorul: Dacă dorim ca efectul de omisie din instrucția "mărește cu unu și omite dacă e zero" (MOZ) să fie eliminat, este suficient să introducem în program, imediat după instrucția MOZ, instrucția NOP. Este evident că se obține efectul dorit. Printre altele instrucția NOP poate fi utilizată și atunci cind dorim să obținem o întârziere în desfășurarea programului.

24. AZL Adă la zero conținutul registrului L. Se aduce la zero conținutul bistabilului de legătura L care este identic cu Sn2A, prin aducerea unui impuls la borna A(o)Sn2A.

25. OAP Omite dacă conținutul lui A e par. În cazul cind rangul cel mai puțin semnificativ (OA) al registrului A este zero, adică numărul aflat în A este par; se omite instrucția următoare; în caz contrar instrucția la care trece calculatorul este aceea care urmează imediat în program.

26. OQP Omite dacă conținutul lui Q este par. În cazul cind rangul cel mai puțin semnificativ (OQ) al registrului Q este zero, adică numărul aflat în Q este par, se omite instrucția următoare; în caz contrar instrucția la care trece calculatorul este aceea care urmează imediat în program.

27. DSA Deplasează aritmetic la stînga cu un rang conținutul registrului A. Se trimite un impuls la borna St A. Prin aceasta mărimea pătrunde în ran-

gul semnului Sn1A, iar conținutul din Sn1A pătrunde în Sn2A. Cifrele noi ce pătrund prin dreapta sunt zerouri și pătrund în RgCA. Conținutul lui Sn2A se pierde.

28. DSQ Deplasează la stînga cu un rang conținutul registrului Q. Se trimit un impuls la borna StQ. Prin aceasta mărimea pătrunde în rangul semnului SnQ. Cifrele noi ce pătrund prin dreapta sunt zerouri și pătrund în RgCQ. Conținutul lui SnQ se pierde.

29. DDA Deplasează aritmetic la dreapta cu un rang conținutul registrului A. Se trimit un impuls la borna Dr.A. Prin aceasta partea de semn pătrunde în partea de mărime. Partea de semn rămîne neschimbată. Deci pentru semn pozitiv (zero) pătrund zerouri în partea de mărime, iar pentru semn negativ (unu) pătrund cifre de unu. Conținutul rangu lui OA pătrunde în RgCA. Conținutul lui RgCA se pierde.

30. DDQ Deplasează la dreapta cu un rang conținutul registrului Q. Se trimit un impuls la borna DrQ și simultan semnal de potențial la borna DrTQ (dreapta tot Q). Prin aceasta toți biții se deplasează spre dreapta. Bitul OQ pătrunde în RgCQ. Conținutul acestuia din urmă se pierde. În SnQ intră zero dacă la borna "Pm prin stînga" era zero. Dacă această bornă se află la unu în momentul apariției impulsului DrQ, în SnQ pătrunde unu.

31. RSA Roteste la stînga cu un rang conținutul registrului A+L. Se trimit un semnal de potențial la borna Rot StA și în timpul acestuia se trimit un impuls la borna StA. Prin aceasta conținutul părții de mărime pătrunde în Sn1A, iar conținutul acestuia în Sn2A (L). Conținutul lui Sn2A(L) pătrunde în RgCA, iar conținutul lui RgCA pătrunde în OA s.a.m.d.

32. RSQ Rotește la stînga cu un rang conținutul registrului Q. Se trimită un semnal de potențial la borna Rot StQ și în timpul acestuia se trimită un impuls la borna StQ. Prin aceasta conținutul părții de mărime pătrunde în SnQ. Conținutul lui SnQ pătrunde, în RgCQ, iar conținutul lui RgCQ pătrunde în OQ ș.a.m.d.

33. RDA Rotește la dreapta cu un rang conținutul registrului A+L. Se trimită un semnal de potențial la borna Rot DrA. În timpul acestuia se trimită un impuls la borna DrA. Prin acestea conținutul lui Sn1A pătrunde în partea de mărime, iar a lui Sn2A în Sn1A. Conținutul lui OA pătrunde în RgCA, iar conținutul acestuia în urmă pătrunde în Sn2A ș.a.m.d.

34. RDQ Rotește la dreapta cu un rang conținutul registrului Q. Se trimită cîte un semnal de potențial la bornele "Rot DrQ" și DrTQ. În timpul acestora se trimită un impuls la borna DrQ. Prin acestea conținutul semnului pătrunde în partea de mărime, conținutul lui OQ pătrunde în RgCQ, iar conținutul acestuia din urmă pătrunde în SnQ ș.a.m.d.

• Obs. În timpul acestei instrucții borna "Pm prin stga" trebuie să se afle în starea zero.

35. RSA2 Rotește la stînga cu două ranguri conținutul registrului A+L. Se trimită de două ori la rînd semnal de potențial la borna "Rot Sta" și tot odată cîte un impuls la borna Sta. Prin aceasta se efectuează de două ori rotirea care a fost descrisă la RSA.

36. RSQ2 Rotește la stînga cu două ranguri conținutul registrului Q. Se trimită de două ori la rînd semnal de potențial la borna "Rot StQ" și tot odată cîte un impuls la borna StQ. Prin aceasta se efectuează de două ori rotirea care a fost descrisă la RSA.

ză de două ori la rînd rotirea care a fost descrisă la instrucția RSQ.

B.Grupul pentru modificări și omiteri (GMO)

37. AZA Adă la zero conținutul registrului A. Se trimite impuls la borna A(o)A.

38. AZB Adă la zero conținutul registrului B. Se trimite impuls la borna A(o)B.

39. AZQ Adă la zero conținutul registrului Q. Se trimite impuls la borna A(o)Q.

40. AZL Adă la zero conținutul registrului L. Se trimite impuls la borna A(o)Sn2A.

41. GI IN Q Conținutul lui GI se trece în Q.  
Se trimite impuls la borna A(o)RM.

42. AZMR Adă la zero partea de mărime a conținutului registrului R. Se trimite impuls la borna A(o)MR.

43. AZSR Adă la zero semnul din registrul R. Se trimite impuls la borna A(o)SnR.

44. AUB Adă la unu conținutul registrului B. Se trimite impuls la borna A(l)B.

45. AUL Adă la unu conținutul registrului L. Se trimite impuls la borna A(l)Sn2A.

46. CML Complementează conținutul registrului L.  
Se trimite impuls la borna Com.Sn2A.

47. ADMR Adună partea de mărime a numărului din registrul R la conținutul registrului A. Se trimite un impuls la borna +MR.

48. CMR Complementează partea de mărime a conținutului registrului R față de doi în A. Se trimite un impuls la borna -MR.

49. RJP Rotunjeste produsul sau "adă la unu rangu complementar al registrului A (AURgCA)". Se trimite impuls la borna +1RgCA.

ză de două ori la rînd rotirea care a fost descrisă la instrucția RSQ.

B.Grupul pentru modificări și omiteri (GMO)

37. AZA Adă la zero conținutul registrului A. Se trimite impuls la borna A(o)A.

38. AZB Adă la zero conținutul registrului B. Se trimite impuls la borna A(o)B.

39. AZQ Adă la zero conținutul registrului Q. Se trimite impuls la borna A(o)Q.

40. AZL Adă la zero conținutul registrului L. Se trimite impuls la borna A(o)Sn2A.

41. GI IN Q Conținutul lui GI se trece în Q. Se trimite impuls la borna A(o)RM.

42. AZMR Adă la zero partea de mărime a conținutului registrului R. Se trimite impuls la borna A(o)MR.

43. AZSR Adă la zero semnul din registrul R. Se trimite impuls la borna A(o)SnR.

44. AUB Adă la unu conținutul registrului B. Se trimite impuls la borna A(l)B.

45. AUL Adă la unu conținutul registrului L. Se trimite impuls la borna A(l)Sn2A.

46. CML Complementează conținutul registrului L. Se trimite impuls la borna Com.Sn2A.

47. ADMR Adună partea de mărime a numărului din registrul R la conținutul registrului A. Se trimite un impuls la borna +MR.

48. CMR Complementează partea de mărime a conținutului registrului R față de doi în A. Se trimite un impuls la borna -MR.

49. RJP Rotungește produsul sau "adă la unu răngul complementar al registrului A (AURgCA)". Se trimite impuls la borna +lRgCA.

obs. do la nr.51).

57. MUA Mărește cu unu conținutul registrului A.  
Se trimită impuls la borna +IA.

Obs. La efectuarea acestei instrucții poate apărea depășirea capacitatei registrului, prin urmare în program se va prevedea, după ea, o instituție pentru verificarea depășirii.

58. ADSnR Adună semnul registrului R la A.  
Se trimită impuls la borna +SnR.

Obs. Această instrucție împreună cu ADMR servește la introducerea unui număr nemodificat din R în A.

In continuare se vor descrie instrucțiile de omitere din GMO. Având în vedere că între instrucțiile de omitere din această grupă am prevăzut legături mai complexe vom trata pe larg algoritmii utilizati și vom scrie relațiile logice necesare. Datorită acestui fapt va trebui să precizăm și valoarea biților din registrul RI cu ajutorul cărora se microprogramează executarea acestor instrucții.

#### Descrierea instrucțiilor de omitere din GMO

Modul de efectuare al instrucțiilor din GMO depinde de conținutul rangului zero (B0) din registrul RI. Când  $B0=0$  înseamnă că omiterea se va face la sensul direct, iar dacă  $B0=1$  omiterea se va face luând condițiile de omitere în sens invers (avem -OSI). La descrierea fiecărei instrucții de omitere din GMO vom arăta particularitățile corespunzătoare.

59. OLZ Omite instrucția următoare dacă conținutul bistabilului L este zero

Instrucția se efectuează la impuls de tact  $i_4$ . Executarea ei este influențată de faptul dacă avem sau nu OSI.

Dacă executăm grupul de instrucții, modificări și omiteri ( $GMO=1$ ) și suntem în tactul 4 ( $i_4=1$ ) și avem micropogramată instrucția OLZ (în RI avem  $B9=1$ ) și nu avem OSI (în RI avem  $B0=0$ ) și conținutul lui L este zero ( $L=0$ ), atunci se aduce bistabilul de omitere la unu ( $A(1)B0M=1$ ).

Sau dacă situația este ca mai sus dar avem OSI (în RI avem BO=1) și conținutul lui L este unu (L=1) atunci se aduce BOM la unu (A(1)BOM=1).

Alte instrucții din GMO pot modifica starea bistabilului L dar testarea conținutului lui în vederea executării instrucției OLZ este terminată înainte de modificare.

Cele de mai sus pot fi cuprinse în următorul tabel de combinații.

GMO	i <sub>4</sub>	M9 (OLZ)	BO (OSI)	L	A(1)BOM
1	1	1	0	0	1
1	1	1	1	1	1

Din tabel se poate scrie ecuația.

$$(L \cdot \bar{B}O + L \cdot BO) \cdot i_4 \cdot GMO \cdot B9 = A(1)BOM \quad (1)$$

60. OA+ Omite instrucția următoare dacă bitul de semn (SnA) al registrului A este zero; adică omite dacă conținutul lui A este pozitiv.

Instrucția se efectuează la impulsul de tact i<sub>5</sub>. Executarea ei este influențată de faptul dacă avem sau nu OSI.

Dacă executăm grupul de instrucții modificări și omiteri (GMO=1) și suntem în tactul 5(i<sub>5</sub>=1) și avem micropogramată instrucția OA+ (în RI avem la deschidătorul bitilor 4,5 și 6 ieș. OM=1) și nu avem OSI (în RI avem BO=0) și în bistabilul semnului registrului A avem zero (SnA=0), atunci se aduce bistabilul de omitere la unu (A(1)BOM=1).

Sau dacă situația este ca mai sus dar avem OSI

(în RI avem  $B_0=1$ ) și în bistabilul semnului registratorului A avem unu ( $S_{nA}=1$ ) și instrucția OAP, care se execută tot la  $i_5$ , nu este microprogramată (în RI avem  $B_3=0$ ) atunci se aduce BOM la unu ( $A(1)BOM=1$ ).

Obs. Necesitatea ca OAP să nu fie microprogramată ( $B_3=0$ ) atunci se aduce BOM la unu ( $A(1)BOM=1$ ).

Obs. Necesitatea ca OAP să nu fie microprogramată ( $B_3=0$ ), cind avem OSI, rezultă dintr-o particularitate, ce va fi lămurită mai târziu, a microprogramării simultane a instrucțiilor OA+ și OAP, care ambele se efectuează la impulsul de sincronizare  $i_5$ .

Cele de mai sus pot fi cuprinse în următorul tabel de combinații.

GMO	$i_5$	$B_0$ (OSI)	OM (OA+)	$S_{nA}$	$B_3$ (OAP)	OA	$A(1)BOM$
1	1	0	1	0	-	-	1
1	1	1	1	1	0	-	1

Din tabel se poate scrie ecuația:

$$(B_0 \cdot S_{nA} + B_0 \cdot S_{nA} \cdot B_3) \cdot i_5 \cdot GMO \cdot OM = A(1)BOM \quad (2')$$

61. OAP Omite instrucția următoare dacă bitul cel mai puțin semnificativ ( $B_0$ ) al registratorului A este zero; adică omite dacă în A avem număr par. Instrucția se efectuează la impulsul de tact  $i_5$ . Executarea ei este influențată de faptul dacă avem sau nu OSI.

Dacă executăm grupul de instr. modificări și emiteri ( $GMO=1$ ) și sintem în tactul 5 ( $i_5=1$ ) și avem microprogramată instrucția OAP (în RI avem  $B_3=1$ ) și nu avem OSI (în RI avem  $B_0=0$ ) și în bistabilul rangului cel mai puțin semnificativ al registratorului A avem zero ( $OA=0$ ).

atunci se aduce bistabilul de omitere la unu ( $A(1)BOM=1$ ).

Sau dacă situația este ca mai sus dar avem OSI (în RI avem  $BO=1$ ) și în bistabilul rangului cel mai puțin semnificativ al registrului A avem unu ( $OA=1$ ) și instrucția OA+, care se execută tot la  $i_5$ , nu este microprogramată (în RI avem la descifratorul bitelor ieșirea  $OM=0$ ), atunci se aduce BOM la unu ( $A(1)BOM=1$ ).

Obs. Necesitatea ca OA+ să nu fie microprogramată (în RI avem  $OM=0$ ) cind avem OSI rezultă dintr-o particularitate, ce va fi lămurită mai târziu, a microprogramării simultane a instrucțiilor OA+ și OAP, care ambele se efectuează la impulsul de sincronizare  $i_5$ .

Cele de mai sus pot fi cuprinse în următorul tabel de combinații.

GMO	$i_5$	BO (OSI)	OM (OA+)	SnA	$B_3$ (oAP)	OA	$A(1)BOM$
1	1	0	-	-	1	0	1
1	1	1	0	-	1	1	1

Din tabel se poate scrie ecuația:

$$(BO \cdot OA + BO \cdot OA \cdot OM \cdot i_5 \cdot GMO \cdot B_3 = A(1)BOM) \quad (2'')$$

Condiție specială privind efectuarea simultană a instrucțiilor OA+ și OAP, care șursează efectuarea unor programe.

Enunțul condiției: Dacă microprogramăm simultan OA+ și OAP și avem OSI atunci omiterea apare numai dacă în bistabilul semnului și în ultimul bistabil al registrului A avem unu.

Astfel dacă executăm grupul de instrucții modificări și omiteri ( $GMO=1$ ) și sintem în tactul 5 ( $i_5=1$ ) și avem OSI (în RI avem  $BO=1$ ) și avem microprogramate

instructia OA+ (în RI avem OM=1) și instructia OAP (în RI avem B3=1) și în bistabilul semnului registrului A avem unu (SnA=1) și în bistabilul rangului cel mai puțin semnificativ al registrului A avem unu (OA=1), atunci se aduce BOM la unu (A(1)BOM=1).

Aceasta înseamnă că omiterea are loc cînd numărul din A este negativ și se termină cu unu (e impar).

Prin formularea acestei condiții speciale se explică observațiile făcute la descrierea instrucțiunilor OA+ și OAP.

Cele de mai sus pot fi cuprinse în următorul tabel de combinații:

GMO	i <sub>5</sub>	BO (OSI)	OM (OA+)	SnA	B3 (OAP)	OA	A(1)BOM
1	1	1	1	1	1	1	1

Din tabel se poate scrie ecuația:

$$SnA \cdot OA \cdot BO \cdot B3 \cdot OM \cdot GMO \cdot i_5 = A(1)BOM \quad (2'')$$

Unificăm relațiile (2')(2'') și (2'''), care se execută toate la impulsul de sincronizare  $i_5$  și grupind după BO și  $\overline{BO}$  avem:

$$[(SnA \cdot OM + OA \cdot B3) \cdot i_5 \cdot BO + (SnA \cdot OM \cdot B3 + OA \cdot OM \cdot B3 + SnA \cdot OA \cdot OM \cdot B3) \cdot i_5 \cdot BO] \cdot GMO = A(1)BOM \quad (2)$$

**62. OAZ Omite instrucția următoare dacă în registrul A avem zero, adică fiecare bit este zero. Instrucția se efectuează la impulsul de tact  $i_6$ . Executarea ei este influențată de faptul dacă avem sau nu OSI.**

Dacă executăm grupul de instrucții modificări și omiteri (GMO=1) și suntem în tactul  $i_6$  ( $i_6=1$ ) și avem microprogramată instrucția OAZ (în RI avem Bl=1) și nu

avem OSI (în RI avem BO=0) și conținutul registrului A este zero (ZA=1), atunci se aduce bistabilul de omisie la unu (A(1)BOM=1).

Sau dacă situația este că mai sus dar avem OSI (în RI avem BO=1) și conținutul registrului A nu este zero (ZA=0), atunci se aduce BOM la unu (A(1)BOM=1).

Cele de mai sus pot fi cuprinse în următorul tabel de combinații.

GMO	$i_6$	BO (OSI)	Bl (OAZ)	ZA	A(1)BOM
1	1	0	1	1	1
1	1	1	1	0	1

Din tabel se poate scrie ecuația:

$$(ZA \cdot \bar{BO} + \bar{ZA} \cdot BO) \cdot i_6 \cdot GMO \cdot Bl = A(1)BOM \quad (3')$$

63. OSI Omite în sens invers, adică inversează condiția de omisie pentru oricare din instrucțiile de omisie din GMO, respectiv omite dacă condiția de nu zero este îndeplinită (condiția de omisie pentru fiecare din instrucțiile precedente OLZ, OA+, OAP, OAZ, cind nu avem OSI este condiție de zero).

S-a văzut la instrucțiile precedente felul cum acționează OSI și au fost scrise ecuațiile corespunzătoare.

Folosind OSI putem efectua și o instrucție de omisie necondiționată.

64. OND Omite necondiționat. Dacă executăm grupul de instrucții modificări și omiseri (GMO=1) și suntem în tactul 6 ( $i_6=1$ ) și avem OSI (în RI avem BO=1) și nu avem micropogramată nici o instrucție

de omisie (în RI avem  $B_9=0$ ,  $OM=0$ ,  $B_3=0$ ,  $B_1=0$ ), atunci se aduce bistabilul de omisie la unu ( $A(1)BOM=1$ ).

Cele de mai sus pot fi prinse în următorul tabel de combinații.

GMO	$i_6$	$\overline{B_0}$ (OSI)	$B_9$ (OLZ)	OM (OA+)	$B_3$ OAP	$B_1$ (OAZ)	$A(1)BOM$
1	1	1	0	0	0	0	1

Din tabel se poate scrie ecuația:

$$\overline{B_9} \cdot \overline{OM} \cdot \overline{B_3} \cdot \overline{B_1} \cdot i_6 \cdot \overline{B_0} \cdot GMO = A(1)BOM \quad (3'')$$

Unificăm relațiile (3') și (3''), care se execută ambele la impulsul de tact  $i_6$  și grupind după  $\overline{B_0}$  în  $\overline{B_0}$  avem:

$$[ZA \cdot B_1 \cdot i_6 \cdot \overline{B_0} + (\overline{ZA} \cdot B_1 + \overline{B_9} \cdot \overline{OM} \cdot \overline{B_3} \cdot \overline{B_1}) \cdot i_6 \cdot \overline{B_0}].$$

$$\cdot GMO = A(1)BOM \quad (3)$$

Dacă unificăm ecuațiile (1), (2) și (3) și facem ca impulsurile de tact să apară ca factori comuni obținem:

$$A(1)BOM = \left\{ (\overline{L} \cdot \overline{B_0} + L \cdot B_0) \cdot B_9 \cdot i_4 + [(\overline{SnA} \cdot OM + \overline{OA} \cdot B_3) \cdot \overline{B_0} + (\overline{SnA} \cdot OM \cdot \overline{B_3} + OA \cdot OM \cdot B_3 + \overline{SnA} \cdot OA \cdot OM \cdot B_3) \cdot B_0] \cdot i_5 + [ZA \cdot B_1 \cdot \overline{B_0} + (\overline{ZA} \cdot B_1 + \overline{B_9} \cdot \overline{OM} \cdot \overline{B_3} \cdot \overline{B_1}) \cdot B_0] \cdot i_6 \right\} \cdot GMO \quad (4)$$

Variabilele care reprezintă impulsurile de tact  $i_4$ ,  $i_5$  și  $i_6$  apar fizic într-un interval de timp foarte scurt – sunt impulsuri ascuțite – pe cind celelalte variabilele sunt de durată mai lungă.

Obs. generală privind efectuarea instrucțiilor de omisie din GMO (vezi ecuațiile (1), (2) și (3)).

Cînd avem în cuvîntul GMO microprogramate mai multe instrucții de omitere (la impulsurile de tact  $i_4, i_5, i_6$ ) și nu avem OSI, omiterea apare atunci cînd condiția de zero este îndeplinită pentru cel puțin una din instrucții.

Cînd avem OSI lucrările se petrec la fel doar că avem condiția de nu zero. În acest caz avem însă o singură excepție la  $i_5$  (vezi ec.(2)). Cele două instrucții OA+ și OAP, care se execută la  $i_5$ , dacă sunt microprogramate simultan, provoacă omitere (la  $i_5$ ) numai dacă simultan este îndeplinită condiția de nu zero la ambele (așa am scris ecuațiile, căci am dorit să avem o astfel de posibilitate, ceace înseamnă că se omite numai dacă numărul din A este negativ și impar). Bineînțeles că dacă avem și alte instrucții de omitere microprogramate, OLZ sau/și QAZ omiterea se face corespunzător, în funcție și de ele. Astfel s. ex. dacă la OLZ este îndeplinită condiția de nu zero, iar la OA+ și OAP (excepție) nu este, omiterea apare. Toate acestea se văd foarte ușor din ecuațiile (1), (2) și (3).

Să vede că prezența unui bistabil de omitere BOM permite ca îndeplinirea condiției, la o singură instrucție de omitere microprogramată, sau la mai multe, să producă omiterea. Indiferent cîte semnale A(1)BOM,

dela unu în sus, sosesc, unul după altul, la intrarea de unu a bistabilului BOM, el trece și rămîne în starea unu. Această stare este testată cu impulsul de tact  $i_7$  și dacă avem  $BOM=1$  se adaugă unu în NA, ceace provoacă omiterea **instrucției** următoare.

#### Minimizarea relațiilor pentru semnalul A(1)BOM.

Să vede din relațiile (1), (2) și (3) că acestea exprimă, toate la un loc, o singură funcție A(1)BOM dată în rela-

ția (4). Această funcție va apărea în tabelele pentru descrierea instrucției GMO. Pentru a simplifica scrierea în tabele, acolo ne vom referi la funcțiile minizate corespunzătoare ecuațiilor (1), (2) și (3) de mai sus. La sfîrșit ecuația unificată și minizată va servi la sinteza schemei pentru producerea semnalului (funcției), care ajunge la intrarea de aducere la unu a bistabilului de omitere (A(1)BOM).

Minimizarea o vom efectua separat la cele trei ecuații (1), (2), (3) și anume vom căuta ca cele două părți a fiecărei relații legate de BO respectiv  $\bar{B}O$  să conțină același factor într-o parte nenegat, iar în cealaltă negat. Aceasta, sperăm că va duce la simplificarea schemei deoarece pentru realizarea factorului negat nu avem nevoie decât de un circuit de negare în care se introduce factorul nenegat.

Ecuția (1)

$$\begin{aligned} A(1)BOM &= (\bar{L} \cdot \bar{B}O + L \cdot BO) \cdot i_4 \cdot B9 \cdot GMO = [\bar{L} \cdot B9 \cdot i_4 \cdot \bar{B}O + \\ &+ (L + \bar{B}9 + \bar{i}_4) \cdot B9 \cdot i_4 \cdot BO] \cdot GMO = [\underbrace{\bar{L} \cdot B9 \cdot i_4 \cdot \bar{B}O}_{X'} + \underbrace{(\bar{L} \cdot B9 \cdot i_4)}_{\bar{X'}} \cdot \\ &\cdot \underbrace{B9 \cdot i_4 \cdot BO}_{Y'}] \cdot GMO \end{aligned} \quad (5)$$

Ecuția (2)

$$\begin{aligned} A(1)BOM &= [(\bar{S}nA \cdot OM + \bar{O}A \cdot B3) \cdot i_5 \cdot \bar{B}O + (SnA \cdot OA \cdot OM \cdot B3 + \\ &+ SnA \cdot OM \cdot \bar{B}3 + OA \cdot \bar{OM} \cdot B3) i_5 \cdot BO] \cdot GMO \\ &Luăm numai partea din ecuație care conține pe BO și o transformăm urmărind aceeași lină ca mai sus \\ &(SnA \cdot OA \cdot OM \cdot B3 + SnA \cdot OM \cdot \bar{B}3 + OA \cdot \bar{OM} \cdot B3) \cdot i_5 \cdot BO = \\ &= (SnA \cdot OA \cdot B3 + SnA \cdot OM \cdot B3 + OM \cdot B3 \cdot OA) \cdot i_5 \cdot BO = \\ &= (SnA \cdot OA \cdot B3 + SnA \cdot OA \cdot B3 \cdot OM + SnA \cdot OM \cdot \bar{B}3 + SnA \cdot OM \cdot \bar{B}3 \cdot \\ &\cdot OA + \bar{OM} \cdot B3 \cdot OA) \cdot i_5 \cdot BO = (SnA \cdot OA \cdot B3 + SnA \cdot OA \cdot OM + \\ &+ SnA \cdot OM \cdot \bar{B}3 + OA \cdot \bar{OM} \cdot B3) \cdot i_1 \cdot BO = \end{aligned}$$

$$\begin{aligned}
 &= (\overline{SnA} \cdot OA \cdot B\bar{3} \cdot i_5 + \overline{SnA} \cdot OA \cdot OM \cdot i_5 + \overline{SnA} \cdot OM \cdot B\bar{3} \cdot i_5 + \\
 &\quad + OA \cdot \overline{OM} \cdot B\bar{3} \cdot i_5) \cdot BO = \\
 &= [\overline{SnA}(OA \cdot B\bar{3} \cdot i_5 + OA \cdot OM \cdot i_5 + OM \cdot B\bar{3} \cdot i_5) + OA \cdot \overline{OM} \cdot B\bar{3} \cdot i_5] \cdot BO = \\
 &= (\overline{SnA} + \overline{OM} + i_5)(OA \cdot B\bar{3} \cdot i_5 + OA \cdot OM \cdot i_5 + OM \cdot B\bar{3} \cdot i_5) \cdot BO = \\
 &= (\overline{SnA} + \overline{OB} + \overline{i_5})(OA + B\bar{3} \cdot i_5) \cdot (B\bar{3} \cdot i_5 + OM \cdot i_5) \cdot BO = \\
 &\quad (\overline{SnA} \cdot OM \cdot i_5 + \overline{OA} \cdot B\bar{3} \cdot i_5) \cdot (B\bar{3} \cdot i_5 + OM \cdot i_5) \cdot BO
 \end{aligned}$$

Introducind expresia nouă în ecuația (2) și înmulțind în prima paranteză cu  $i_5$ , obținem:

$$A(1)BOM = \underbrace{[(\overline{SnA} \cdot OM \cdot i_5 + OA \cdot B\bar{3} \cdot i_5) \cdot BO]}_{X''} + \underbrace{(\overline{SnA} \cdot OM \cdot i_5 + OA \cdot \overline{B\bar{3}} \cdot i_5)}_{X'''} \cdot \underbrace{B\bar{3} \cdot i_5}_{X'''} \cdot \underbrace{(B\bar{3} \cdot i_5 + OM \cdot i_5)}_{Y'''}.BO \text{ GMO} \quad (6)$$

Ecuația (3)

$$\begin{aligned}
 A(1)BOM &= [ZA \cdot Bl \cdot i_6 \cdot \overline{BO} + (\overline{ZA} \cdot Bl + B\bar{9} \cdot \overline{OM} \cdot B\bar{3} \cdot Bl) \cdot i_6 \cdot BO] \cdot \\
 &\quad \cdot \text{GMO} = \\
 &= [ZA \cdot Bl \cdot i_6 \cdot \overline{BO} + (\overline{ZA} + Bl + \overline{i_6}) \cdot (Bl + B\bar{9} \cdot \overline{OM} \cdot B\bar{3} \cdot Bl) \cdot i_6 \cdot BO] \cdot \\
 &\quad \cdot \text{GMO} = \\
 &= [\underbrace{ZA \cdot Bl \cdot i_6 \cdot \overline{BO}}_{X'''} + \underbrace{ZA \cdot Bl \cdot i_6}_{X'''} \cdot \underbrace{(Bl + B\bar{9} \cdot \overline{OM} \cdot B\bar{3} \cdot Bl) \cdot i_6 \cdot BO}_{Y'''}] \cdot \text{GMO} \quad (7)
 \end{aligned}$$

Ecuatiile (5), (6) și (7) reprezintă termeni ai aceleiași funcții  $A(1)BOM$ , prin urmare le putem unifica legând partea dreaptă prin operații SAU. Având în vedere că am dat tuturăr celor trei ecuații aceeași formă, unificarea o putem face ca mai jos.

$$X = X' + X'' + X''' = L \cdot B\bar{9} \cdot i_4 + \overline{SnA} \cdot OM \cdot i_5 + \overline{OA} \cdot B\bar{3} \cdot i_5 + ZA \cdot Bl \cdot i_6 \quad (8)$$

$$Y = y' + Y'' + Y''' = 89 \cdot i_4 + 83 \cdot i_4 + OM \cdot i_5 + B1 \cdot i_6 + \bar{B}9 \cdot OM \cdot \bar{B}3.$$

$$\cdot \bar{B}1 \cdot i_6 \quad (9)$$

$$A(1)BOM = (X \cdot \bar{B}O + \bar{X} \cdot Y \cdot BO) \cdot GMO \quad (10)$$

Ecuatiile (8), (9) si (10), inainte de a fi utilizate la sinteza schemei circuitelor care formeaza functia  $A(1)BOM$ , trebuie supuse unei analize spre a vedea daca intirzierile, care apar in mod inevitabil la trecerea semnalelor prin circuite, nu impiedica formarea corecta a unor termeni. Se vede din relatii ca in urma prezentei variabilelor i in termenii functiilor X si Y, acestea sunt de durata scurta (0,2 microsec.) ca si variabilele i. Prin urmare in ec. (10) termenul  $\bar{X} \cdot Y \cdot BO$  este format din doi factori de durata scurta  $\bar{X}$  respectiv Y si de unul de durata lunga BO si exista deci pericolul ca cei doi factori sa nu apar in același timp datorita intirzierii la formarea lor prin numar de nivele (etaje) diferite si deci termenul  $\bar{X} \cdot Y \cdot BO$  sa nu se formeze corect. Astfel daca consideram situația la impulsul de tact  $i_5$  avem:

$$X_{i_5} = \bar{S}n\bar{A} \cdot OM \cdot i_5 + \bar{O}\bar{A} \cdot B3 \cdot i_5$$

$$Y_{i_5} = OM \cdot i_5 + B3 \cdot i_5$$

La sinteza schemei putem forma  $OM \cdot i_5$  respectiv  $B3 \cdot i_5$  din ecuatie pentru  $Y_{i_5}$  numai o singura data in scopul de a utiliza rezultatul la formarea lui  $X_{i_5}$ . Tinind seama ca noi avem nevoie de  $X_{i_5}$ , se vede ca formarea acestuia din urma necesita patru nivele pe cind formarea lui  $Y_{i_5}$  necesita numai doua. Aceasta creaza pericolul de a nu obtine coincidenta pe o durata su-

ficient de îndelungată, sau chiar să nu coincidă de loc, perioadele de apariție a lui  $X_5$  respectiv  $Y_5$  și deci termenul se poate forma eronat.

Pentru a evita astfel de neajunsuri, renunțăm la ecuațiile (8), (9) și (10) și utilizăm la sinteza schemei ecuația (4) în care variabilele de durată scurtă apar ca factor comun, deci o singură dată, și în consecință nu se formează funcții logice SI între factori de scurtă durată. Prin aceasta numărul de circuite crește cu puțin. De altfel asupra criteriilor de minimizare a ecuațiilor logice vom mai reveni.

#### Instrucțiile de introducere-extragere (IIE)

După cum am văzut, în grupa de instrucții de introducere-extragere, am creat și posibilitatea codificării unui mare număr de macroinstrucții, prin aceea că am prevăzut un cuvînt instrucție denumit MAC, prin care 18 biți pot fi utilizati pentru codificarea macroinstrucțiilor. Aceste instrucții pot fi introduse numai atunci cînd există sisteme de operare corespunzătoare. În acest caz codul MAC conduce mai întîi calculatorul la un program special. Acesta "știe" unde se găsește subprogramul care reprezintă macroinstrucția și ia măsurile pentru introducerea lui în programul principal. Deoarece MAC poate fi folosită numai cînd este elaborat sistemul de operare corespunzător, noi nu vom număra această instrucție printre instrucțiile de bază ale calculatorului.

65. OPR Oprește calculatorul. Calculatorul se consideră oprit cînd impulsurile de oroloziu (H) nu mai ajung la generatorul impulsurilor i, acces care este permis sau oprit de către bistabilul de pornire-oprire (BPO). Deci instrucția se execută prin aceea

că se trimite impuls la borna A(0)BPO.

66. AZDC Adă la zero bistabilul DCR. Se trimite impuls la borna A(0)DCR.

67. AUDC Adă la unu bistabilul DCR. Se trimite impuls la borna A(1)DCR.

68. ODCZ Omite dacă bistabilul DCR se află în starea zero. Dacă conținutul bistabilului DCR este zero se trimite pe lîngă impulsul obișnuit încă un impuls la borna +1NA.

69. ODCU Omite dacă bistabilul DCR se află în starea zero. Dacă conținutul bistabilului DCR este unu se trimite pe lîngă impulsul obișnuit încă un impuls la borna +1NA.

70. G1 IN R Conținutul registrului cu comutatoare G1 se trece în registrul R. Se aduce mai întîi la zero registrul R prin trimiterea unui impuls la bornele A(0)SnR și A(0)MR, iar apoi se trece conținutul lui G1 în R prin trimiterea unui semnal de potențial la borna PmR și a unui impuls la borna PdG1.

71. G1 SAU R Conținutul registrului cu comutatoare G1 se trece în registrul R prin funcția SAU. În cursul acestei instrucții conținutul lui G1 se trece în R efectuîndu-se între biții de același rang a celor două cuvinte funcția SAU. Rezultatul se păstrează în R.

Obs. Modul de execuție al acestei instrucții se deosebește de cel al instrucției precedente G1 IN R numai prin faptul că la instrucția G1 SAU R nu se aduce conținutul registrului R la zero înainte de a se trimite conținutul din G1 în R.

72. G2 IN B Conținutul registrului cu comutatoare G2 se trece în registrul B. Se aduce mai întîi la zero registrul B prin trimiterea unui impuls la

borna A(o) B, iar apoi se trece conținutul lui G2 în B prin trimiterea unui semnal de potențial la borna PmB și a unui impuls la borna = PdG2.

73. AZQ Adă la zero conținutul registrului Q

Se trimită impuls la borna A(o)Q.

Obs. Această instrucție poate fi microprogramată împreună cu instrucție INT (introdu) în scopul de a se oferi programatorului mai multe posibilități în privința introducerii. Astfel dacă asamblăm cuvântul în Q atunci AZQ nu e necesară, dar dacă îl asamblăm în alt registru ea e necesară.

Instrucția AZQ se execută independent de valoarea codului de selecție pe cind INT este dependentă de acest cod.

74. PORP Pornește dispozitivul periferic

Această instrucție permite pornirea de către calculator a dispozitivului periferic al cărui cod de selecție este în cuvântul instrucție, dacă perifericul este înscris înzestrat cu circuitele necesare unei astfel de porniri. În caz contrar pornirea se face manual. Executarea instrucției se face în felul următor: Se trimită impuls sau semnal de potențial (impuls de durată mai lungă) la borna POR P a dispozitivului periferic al cărui cod este înscris în cuvântul instrucție.

75. OPR P Opreste dispozitivul periferic

Această instrucție permite oprirea de către calculator a dispozitivului periferic al cărui cod de selecție este înscris în cuvântul instrucție, dacă perifericul este înzestrat cu circuitele necesare unei astfel de opriri. În caz contrar oprirea se face manual. Executarea instrucției se face în felul următor: Se trimită impuls sau semnal de potențial (impuls de durată mai lungă) la borna OPRP a dispozitivului periferic al cărui cod

este înscris în cuvîntul instrucție.

75. AZF Adă la zero fanionul de introducere. În circuitele de interfață pentru fiecare dispozitiv periferic care poate fi de introducere sau de extragere este prevăzut unul sau două circuite bistabile numite fiecare fanion (FANA, FANB) care sunt aduse în starea unu atunci cînd perifericul este gata pentru ca un fragment de informație (s.ex. un caracter) să poată fi introdus sau extras în respectiv din calculator, sau atunci cînd un alt proces este terminat. Această instrucție se execută prin aceea că se trimite și simultan un impuls la bornole A(o)FANA și A(o)FANB a dispozitivului periferic al cărui cod de selecție se află înscris în cuvîntul instrucție.

77. OFA Omite dacă fanionul A se află în starea unu. Dacă bistabilul fanion (FANA) al dispozitivului periferic al cărui cod de selecție se află înscris în cuvîntul instrucție, se află în starea unu, se trimite, pe lîngă impulsul obișnuit, încă un impuls la borna +lNA.

78. OFB Omite dacă fanionul B se află în starea unu. Dacă bistabilul fanion (FANB) al dispozitivului periferic al cărui cod de selecție se află înscris în cuvîntul instrucție, se trimite, pe lîngă impulsul obișnuit, încă un impuls la borna +lNA.

79. INT Introdu un caracter. Din exterior, adică din dispozitivele periferice, informația sub formă de caracter se introduce prin intermediul șinelor codului informației (SCI) în registrul Q, care are posibilități de deplasare a conținutului spre stînga și dreapta. Aceasta e necesar în scopul unei aranjări a informației pentru formarea unui cuvînt.

Această instrucție se execută în felul următor:  
Se trimit un semnal de potențial la borna PmQ și simultan cu acesta se trimit un impuls la borna INTROD a dispozitivului periferic al cărui cod de selecție se află înscris în cuvîntul instrucție.

C Obs. Dacă ar fi necesară o introducere într-un alt registrul s.ex. în RM, se poate prevedea, relativ ușor, o astfel de instrucție de introducere. Vezi și instrucția 73.

80. EXT Extrage un caracter

Informația care se extrage din calculator se află în rangurile curs ale registrului A. Ea se trimită la un dispozitiv periferic. Extragerea informației din registrul A este legată de faptul ca în unele cazuri informația care se extrage reprezintă rezultatul unor calcule prealabile, rezultat care se află în registrul A.

Această instrucție se execută în felul următor:  
Se trimit mai întîi un impuls la borna  $t_1$  a dispozitivului periferic al cărui cod de selecție se află înscris în cuvîntul instrucție. Se trimit apoi un semnal de potențial la borna PmRB (primeste în registrul RB al interfeței) și simultan cu aceasta se trimit un impuls la borna  $t_2$ . Ambele se trimit la dispozitivul periferic al cărui cod de selecție se află înscris în cuvîntul instrucție. Tot simultan cu precedentele se trimit un impuls la borna PdA, a registrului A.

81. OTS Omite la tensiune scăzută.

Este testat fanionul pentru tensiune scăzută a rețelei și dacă conținutul acestuia este unu (s-a detectat o cădere a tensiunii rețelei de alimentare), conținutul lui NA este mărit cu unu astfel încît instrucția următoare este omisă.

Obs Prin omisie putem trece la un subprogram.

Durata subprogramului nu va fi mai lungă de 1 ns

Obs. Cînd tensiunea rețelei a revenit, un circuit de repornire aduce la zero FANTS și repornește programul. O cheie de repornire (RESTART), plasată pe modulul de detectare a căderii tensiunii, autorizează sau dezautorizează restabilirea automată a funcțiilor. Cu cheia în poziția de autorizare se aduce la zero RA imediat și se produce un semnal care simulează semnalul de ST INIT cu 200 ms după ce condițiile tensiunii sunt satisfăcătoare. RA fiind la zero funcționarea începe cu executarea instrucției dela adresa 0000. Această instrucție trebuie să fie SSP (salt la subprogram) la adresa de început a unui subprogram, care restabilește conținutul registrelor active și a lui NA la starea de dinainte de întreruperea la căderea tensiunii. Întîrzierea de 200 ms asigură ca dispozitivele mecanice încetează, cum este teleimprimatorul, să-și fi terminat anumite operații înainte ca programul să fie reluat. Simularea funcției manuale STINIT determină calculatorul să genereze un impuls de putere care aduce la zero elementele de comandă interne, precum și registrele dispozitivelor de I/E. Cînd cheia RESTART se află în poziția de dezautorizare, FANTS este adus la zero, dar pornirea calculatorului trebuie făcută manual, ceace este posibil după aducerea în stare de funcționare a dispozitivelor periferice, sau cînd se reia dela început programul întrerupt.

#### 82. AITR Autorizează întreruperea

Instrucțiunea autorizează calculatorul să răspundă la cerere de întrerupere a programului în curs. Dacă atunci cînd se execută această instrucție, întreruperea este dezautorizată, calculatorul execută instrucția următoare, după care este autorizată întreruperea.

Instructia care se execută înainte de a fi autorizată întreruperea permite ieșirea din subprogramul de întrerupere înainte de a îngădui apariția unei noi întreruperi. Această instrucție nu are nici un efect asupra condițiilor circuitelor de întrerupere dacă ea este executată cînd întreruperea este autorizată.

### **83. DITR Dezautorizează întreruperea**

Instrucțiunea nu permite calculatorului (îl dezautorizează) să răspundă la o cerere de întrerupere, în scopul de a împiedica o întrerupere a programului curent.

#### Descrierea comenzi date manual dela pupitru de comandă (PU) cu ajutorul cheilor

Am arătat la prezentarea generală a metodei de proiectare că odată cu descrierea instrucțiilor vom descrie și funcționarea cheilor de pe pupitru de comandă, cu ajutorul cărora se generează manual comenzi similare cu acelea care apar în cazul executării instrucțiilor. Aceasta permite o descriere unitară a tuturor elementelor care dau comenzi.

Pentru a putea urmări mai bine descrierea funcționării cheilor vom prezenta mai întîi, pe scurt, pupitru de comandă. Aceasta conține cele două registre cu comutatoare, numite și generatoare de cuvinte G1 și G2, a căror conținut, înscris manual prin așezarea comutatoarelor, poate fi trimis în registrul R sau în registrul RM prin instrucțiile văzute: G1 IN R, G1 IN RM, G1 SAU R, G1 SAU RM. După cum se va arăta mai jos conținutul celor două registre poate fi trimis și în alte registre (NA, RA) și în memorie, cu ajutorul unor chei aflate pe P.C. Tot pe P.C. se găsește și întrerupătorul RETEA, cu ajutorul căruia se conectează calculatorul la rețeaua de tensiune alternativă. Cînd sursele stabilizate ating tensiunile normale se iluminează pe PC becuri corespun-

zătoare fiecărei tensiuni. Conținutul memoriei nu este afectat cînd se conectează respectiv deconectează calculatorul la rețea, dar conținutul registrelor se pierde. După conectare conținutul registrelor este aleator. În continuare se descriu comenzi date de cheile de pe P.C..

1. Cheia STARE INITIALĂ. Este o cheie momentană, adică ea face un contact atîta vreme cît este ținută într-o anumită poziție, după care contactul se întrerupe. Cheia are rolul de a aduce calculatorul în starea inițială. Cheia acționează un generator de impulsuri singulare (GS), care dă la ieșirea lui un impuls format  $i_{ST\ IN}$ . Cheia se acționează numai cînd calculatorul este conectat la rețea, dar este OPRIT. Impulsul  $i_{ST\ IN}$  este trimis la borna  $f_{z1}$  și aduce prin aceasta calculatorul în fază ADUCERE. Același impuls mai este trimis la următoarele borne: A(0)BPO, A(0)BPOR, A(0)BOPR1, A(0)BOPR2, A(0)BMEM, A(0)BINAD, A(0)BVIZ, A(0)BUNCICL, A(0)BINCA, A(7)N8, A(0)BII, prin care se obține aducerea la zero a bistabilelor corespunzătoare.

2. Cheia PORNESTE. Este o cheie momentană utilizată pentru pornirea calculatorului, care este deja conectat la rețea. După acționarea cheii se aprinde indicatorul luminos. Acesta se stinge cînd se manipulează cheia OPRESTE sau cînd se execută instrucția OPR (oprește calculatorul).

Cheia acționează un GS, care dă la ieșirea lui un impuls format  $i_{POR}$ . Cheia se acționează numai cînd calculatorul este conectat la rețea dar este OPRIT. Impulsul  $i_{POR}$  este trimis la borna A(1)BPOR a unui bistabil BPOR atașat acestei chei, care memorizează comanda și care are rolul de a permite o sincronizare cu impulsurile de orologiu. Acum dacă BPOR=1,

primul impuls de orologiu, pe care îl notăm cu  $i_1$ , va fi trimis la borna A(1)BPO ceace aduce bistabilul de pornire-oprire (BPO) în starea unu. Prin aceasta se pornește calculatorul și în aceeași condiții impulsul  $i_1$  este trimis la borna A(0)BPOR prin care BPOR este adus la zero.

Dacă nu am fi atașat la cheie bistabilul BPOR și deci impulsul  $i_{POR}$  ar fi trimis direct la borna A(1)BPO s-ar putea întâmpla următoarele: Dacă prin  $i_{POR}$  bistabilul BPO ar fi adus la unu chiar în timpul apariției unui impuls de tact  $i_1$ , acesta ar putea trece prin poarta deschisă încă incomplet către BPO cu amplitudine mai mică decât cea normală și cum acesta este dus la mai multe intrări ( $+1N8$ ,  $\Delta$ , circ. care face funcția SI) ar putea ca pe unele să le comande, iar pe altele nu, ceace ar duce la eroare. Introducem bistabilul BPOR, care este adus la unu de  $i_{POR}$ . Dacă bascularea lui se face în timpul apariției unui impuls  $i_1$ , și acesta trecând prin poarta SI deschisă de  $BPOR=1$  (partial) obține o amplitudine insuficientă lucrurile s-ar petrece fără aroare dacă acest impuls ar fi dus numai la borna A(1)BPO căci în cazul cînd nu ar avea amplitudine suficientă pentru bascularea lui BPO, aceasta s-ar face la impulsul  $i_1$  următor, acum poarta SI fiind deja deschisă. Vom vedea că la cele mai multe chei aşa se petrec lucrurile.

In cazul nostru impulsul ieșit din poartă SI deschisă mai trebuie să meargă și la A(0)BPOR. Se pot întâmpla următoarele cazuri anormale: BPO să fie dus la unu, iar BPOR să nu fie adus la zero, în care caz calculatorul pornește și următorul impuls  $i_1$  va aduce la zero pe BPOR. Sau se poate întâmpla ca BPO să nu fie adus la unu, iar BPOR să fie adus la zero. În acest

caz calculatorul nu pornește, ceace se observă după băcul de pe PC și se manipulează din nou cheia. Se vede deci că erori nu pot apărea.

3. Cheia OPRESTE. Este o cheie momentană folosită pentru a opri funcționarea calculatorului la sfîrșitul fazei, în timpul efectuării căreia a fost manipulată cheia. Cind calculatorul este oprit indicatorul luminos OPRIT este aprins.

Cheia acționează un GS, care dă la ieșire un impuls format  $i_{OPR}$ . Cheia se acționează numai cind calculatorul este PORNIT. Impulsul  $i_{OPR}$  este trimis la borna A(1)BOPR1 a unui bistabil BOPR1 atașat cheii, care memorizează comanda. Primul impuls de orologiu i care urmează după ce BOPR1 a fost adus la 1 aduce la unu pe BOPR2 (necesar din motive de sincronizare). La sfîrșitul fazei în care s-a dat comandă (cu  $i_7$ ), dacă avem BOPR2=1 atunci impulsul  $i_7$  se trimită la borna A(0)BPO, prin care se oprește calculatorul, și la borna A(0)BOPR1, prin care se șterge memorarea în BOPR1. În privința sincronizării vezi obs. de la cheia nr.2.

4. Cheia MEMOREAZA. Este o cheie momentană folosită pentru memorarea conținutului generatorului de cuvinte G1 în memorie la adresa specificată în registrul NA. După acționarea cheii MEMOREAZA conținutul registrului NA este mărit în mod automat cu unu, în scopul memorării cuvintelor la adrese consecutive din memorie. Cuvântul memorat rămîne în RM și este vizualizat prin becurile atașate acestui registru. La sfîrșitul operației de memorare se stabilește faza ADUCERE.

Cheia acționează un GS, care dă la ieșire un impuls format  $i_{MEM}$ . Cheia se acționează numai cind calculatorul este OPRIT. Impulsul  $i_{MEM}$  este trimis la borna A(1)BMEM a unui bistabil BMEM atașat cheii, care memorizează comanda, și la fz5, prin care generatorul de faze stabilește Fz5 în care se execută microoperațiile celor mai multe chei. Faza Fz5 este nece-

ră pentru a putea obține microoperațiile provocate de chei în mod clar și cu circuite logice mai simple. Dacă  $BMEM=1$  atunci primul impuls de orologiu, pe care îl notăm cu  $i_0$ , va fi trimis la borna  $A(1)BPO$  prin care se pornește calculatorul. Menționăm că întrucât înainte calculatorul a fost OPRIT, el începe să funcționeze începând cu impulsul  $i_0$ . Acum calculatorul execută aceleși microoperații ca și în cazul instrucției MGl în faza EXECUTIE (FZ3) cu deosebirea că, la sfîrșitul fazei,  $i_6$  se trimită la borna  $+1NA$ , iar  $i_7$  la bornele  $fz1$ ,  $A(0)BMEM$  și  $A(0)BPO$  prin care se mărește adresa cu unu, se stabilește faza ADUCERE, se sterge memorarea comenzi și se OPRESTE calculatorul.

In privința sincronizării vezi obs. de la cheia nr.2.

5. Cheia INCARCA ADRESA. Este o cheie momentană folosită pentru trecerea conținutului generatorului de cuvinte Gl în registrul NA. În acest caz conținutul lui Gl este o adresă. La sfîrșitul operației INCARCA ADRESA se stabilește faza ADUCERE.

Cheia acționează un GS, care dă la ieșire un impuls format  $i_{INAD}$ . Cheia se acționează numai cind calculatorul este OPRIT. Impulsul  $i_{INAD}$  este trimis la borna  $A(1)BINAD$  a unui bistabil BINAD, atașat cheii, care memorează comanda precum și la fz5. Acum dacă  $BINAD=1$  atunci primul impuls de orologiu, pe care îl notăm cu  $i_1$ , este trimis la borna  $A(1)BPO$ , ceace pornește calculatorul. Acesta pornește începând cu  $i_0$ . Cu ajutorul secvenței de impulsuri  $i_0-i_7$  se aduce la zero NA, se trimită conținutul lui Gl în NA, iar la sfîrșit se stabilește faza ADUCERE, se aduce la zero BINAD, stergindu-se astfel memorarea comenzi și se aduce la zero B PO, oprindu-se astfel calculatorul. Vezi obs.

dela cheia nr.2.

6. Cheia VIZUALIZEAZA. Este o cheie momentană care se folosește pentru a vizualiza în registrul RM conținutul locației din memorie a cărei adresă se află înscrisă în registrul NA. După manipularea cheii VIZUALIZEAZA, conținutul registrului NA este automat mărit cu unu, astfel încât conținutul locației consecutive din memorie este vizualizat simplu prin repetarea manipulării acestei chei. (Astfel registrul NA indică o adresă cu unu mai mare decât aceea a conținutului vizualizat în RM). După mărirea cu unu a conținutului registrului NA se stabilește faza ADUCERE.

Cheia acționează un GS, care dă la ieșire un impuls format  $i_{VIZ}$ . Cheia se acționează numai cînd calculatorul este OPRIT. Impulsul  $i_{VIZ}$  este trimis la borna A(1)BVIZ a unui bistabil BVIZ, atașat cheii, care memorează comanda, precum și la fz5. Acum dacă  $BVIZ=1$  atunci primul impuls de orologiu, pe care îl notăm cu  $i$ , este trimis la borna A(1)BPO, ceace pornește calculatorul. Aceasta pornește începînd cu  $i_0$ . Cu ajutorul secvenței de impulsuri  $i_0-i_7$  se citește cuvîntul din memorie dela adresa specificată în NA și se primește în RM. Apoi se mărește cu unu conținutul lui NA, iar la sfîrșitul secvenței se trimit impuls la bornele A(0)BVIZ, A(0)BPO și la fz1, prin care se sterge memorarea comenzi, se oprește calculatorul și se stabilește faza ADUCERE. Vezi obs. dela nr.2.

7. Cheia UN CICLU. Este o cheie momentană folosită pentru executarea unei singure FAZE a calculatorului de fiecare dată cînd cheia este manipulată.

Cheia acționează un GS, care dă la ieșire un impuls format  $i_{UN\ CICL}$ . Cheia se acționează numai cînd calculatorul este OPRIT. Impulsul  $i_{UN\ CICL}$  este

trimis la borna A(1) BUNCICL, a unui bistabil BUNCICL atașat cheii, care memorează comanda. Acum dacă BUNCICL=1 atunci primul impuls de orologiu, pe care îl notăm cu  $i_1$ , este trimis la borna A(1)BPO, ceace pornește calculatorul. Calculatorul execută faza prevăzută a instrucției triduse, iar la terminarea ei  $i_7$  este trimis la borna A(0)BUNCICL, prin care se sterge memorarea comenzi și la borna A(0)BPO prin care se OPRESTE calculatorul. Vezi obs. de la cheia nr.2.

8. Cheia INCARCA A. Este o cheie momentană care se folosește pentru a trece în registrul A cuvântul inscris manual în Gl.

Cheia acționează un GS, care dă la ieșire un impuls format  $i_{INCA}$ . Cheia se acționează numai cînd calculatorul este OPRIT. Impulsul  $i_{INCA}$  este trimis la borna A(1)BINCA, a unui bistabil BINCA atașat cheii, care memorează comanda precum și la fz5. Acum dacă BINCA=1 atunci primul impuls de orologiu, pe care îl notăm cu  $i_1$ , este trimis la borna A(1)BPO, ceace pornește calculatorul. Calculatorul care începe secvența cu  $i_0$  execută operații asemănătoare cu cele de la instrucția RM Nr.4 (încarcă A). Diferă faptul că în cazul nostru cuvântul care se încarcă A nu se ia din memorie, ci din Gl. De asemenea la sfîrșitul secvenței trimitem impulsul  $i_7$  la bornele A(0)B INCA, A(0)BPO și la borna fz1, prin care se sterge memorarea comenzi, se OPRESTE calculatorul și se stabilește faza ADUCERE. Vezi obs. de la cheia nr.2.

9. Cheia UNPAS. Este o cheie cu 3 poziții, anume: "normal" (NORM), "un pas" (UNP) și "numărătorul N8 acționat manual" (N8M). Ea este necesară cînd se verifică corecta funcționare a calculatorului, respectiv cînd

se caută deranjamente.

Cu ajutorul ei se poate instala situația normală, (NORM), cînd impulsurile date de generatorul de tact H pătrund în generatorul impulsurilor de orologiu, pentru a se transforma în impulsuri i.

Intr-o altă poziție (UNP) cheia deconectează generatorul de tact H și conectează la generatorul de impulsuri de orologiu ( $G_1$ ) un generator singular (GR), pe cărui buton, dacă apăsăm, trimitem cîte un singur impuls (g.), care se transformă în impulsuri i. În felul acesta putem urmări microoperațiile ce se execută la oricare din impulsurile i.

În a treia poziție (N8M) generatorul singular este conectat la intrarea de numărare (+1 N8) a numărătorului N8, ceea ce ne permite să-l aducem în oricare stare. Astfel putem executa microoperațiile de la oricare impuls i, fără să trebuiască să executăm microoperațiile corespunzătoare impulsurilor precedente.

Aceste posibilități sunt de mare utilitate cu ocazia punerii la punct a calculatorului și a exploatarii lui.

Manipularea cheii se va face numai cînd calculatorul este oprit.

Io. Cheile Fz1...Fz6. Aceste chei în număr de 6, corespunzătoare celor 6 faze, acționează fiecare din ele cîte un GS. Cheile se manipulează numai cînd calculatorul este oprit. Impulsul dat de generatorul singular instalează fază corespunzătoare.

Cheile servesc la înlăturarea deranjamentelor. Cu ajutorul acestora instalăm fază dorită, iar cu ajutorul cheii UNPAS obținem impulsul de orologiu dorit și putem astfel genera microoperațiile, care se efectuează la o anumită fază și la un anumit impuls i al unei instrucții.

11. Cheia AZNA. Este o cheie momentană care acționează un GS, cu ajutorul căreia se aduce la zero conținutul lui NA. Servește la manevrele ce se fac de la pupitrul de comandă.

12. Cheia PREINTRODUCERE. Este o cheie momentană, care servește la înscrierea în memorie a programului de preintroducere.

In calculator informația se introduce de pe banda perforată. Conținutul benzii perforate se introduce cu ajutorul unui program. Acest program la rîndul său trebuie introdus printr-un alt mijloc decât banda perforată. El se poate introduce cu ajutorul generatoarelor de cuvinte și a cheilor INAD și MEM, de pe pupitru de comandă. Cum acest lucru este incomod, se utilizează o memorie fixă, în care se înscrise programul de preintroducere și care, atunci cînd se apasă pe cheia PREINT, este introdus automat în memoria operativă.

Cheia actionează un GS. Ea se acționează numai cînd calculatorul este oprit. La apăsarea cheii un bistabil BPRI este adus în starea 1 memorind comanda. Totodată se stabilește Fz5. Primul impuls de orologiu i, care apare după ce BPRI a ajuns la 1, aduce la unu BPO, prin care se pornește calculatorul. Microoperăriile pe care le execută calculatorul acum sint cele corespunzătoare cheii INAD, prin care se duce, dela adresa zero a memoriei fixe, în NA, adresa la care se înscrise, în memoria operativă, prima instrucție a programului PREINT. În ciclurile următoare se vor efectua microoperării corespunzătoare cheii MEM, prin care se vor memoră cuvintele memoriei fixe, de la adrese succesive, în memoria operativă, la adrese succesive. Bineînțeles că pe parcurs se va schimba la fiecare ciclu adresa memoriei fixe. La sfîrșit se va reveni la adresa zero a memoriei fixe și prin același proces, ca și la început, se va reintroduce în NA adresă primei instrucții a programului de PREINT, care acum este necesară aici pentru a putea

porni calculatorul astfel încât să execute programul, începînd de la prima instrucție. După introducerea în NA a acestei adrese calculatorul se oprește.

### 13. Faza INTRERUPERE (Fz6)

Calculatorul CETA va avea și posibilități de întrerupere a programului de către dispozitivele periferice, în scopul de a se putea cîștiga timp atunci cînd calculatorul lucrează cu acestea. Deasemenea se recurge la posibilitățile de întrerupere și atunci cînd tensiunea rețelei de alimentare scade sub limita admisă pentru funcționare, spre a salva conținutul registrelor active și apoi a putea reîncepe funcționarea fără erori, de acolo de unde a fost întreruptă. Pentru efectuarea întreruperii prevedem o fază specială numită faza INTRERUPERE, pe care o tratăm aici la capitolul cheilor pentru motivul că declansarea microoperațiilor acestei faze se face din afară și similar cu procesele ce au loc cînd se dau comenzi prin chei.

Inainte de a descrie care sunt microoperațiile efectuate în faza INTRERUPERE să descriem procedeele de introducere și extragere a informației în calculatorul CETA. Introducerea și extragerea se pot face:

#### a. Prin program la inițiativa calculatorului.

Acesta își întrerupe programul principal și face un salt la un subprogram corespunzător, în care intră pe lîngă alte instrucții și instrucțiile de introducere-extragere. Subprogramul poate fi de introducere, respectiv extragere și fiecare subprogram de acest gen deservește un anumit periferic. În timpul executării unui astfel de subprogram calculatorul, care funcționează mult mai repede decît perifericul, așteaptă pînă cînd perifericul pregătește informația de transferat. Așteptarea se efectuează printr-o buclă de așteptare realizată în cadrul subprogramului. Se vede că în acest caz se pierde foarte mult timp.

b. Prin program la inițiativa perifericului,cînd se face uz de posibilitățile de întrerupere. În acest caz programul principal se întrerupe numai pe timpul cît se face efectiv schimbul de informație.Spre exemplu cînd se lucrează cu CIT TEL, între introducerea, respectiv extragerea a două caractere successive trece un timp de 150 ms. În acest interval calculatorul este ocupat foarte puțin cu programul de introducere, anume pe parcursul fazei de INTRERUPERE și a cîteva instrucții,după care revine la programul principal pe care îl continuă și abia cînd CIT a terminat pregătirea unui nou caracter se întrerupe din nou programul principal s.a.m.d.

Pentru ca să putem lucra în acest fel este deci nevoie ca perifericul să aibă posibilitatea de întârziere a programului principal,ceace se va întîmpla prin instalarea fazei de INTRERUPERE atunci cînd perifericul anunță printr-un fanion că a pregătit un caracter și îl poate transmite. În afară de aceasta subprogramul de I/E va trebui să fie întocmit corespunzător.Astfel în subprogram după instrucția INT sau EXT trebuie prevăzută instrucția de salt cu adresa indirectă la adresa zero (SLTI 000), prin care revenim la programul principal. Înainte de instrucția SLTI 000 se va introduce instrucția de autorizare a întârzierii (AITR),pentru a pregăti lucrurile în vîdere unei noi întârzieri.Astfel dispozitivul periferic prin circuitele de întârziere cere întârzierea programului principal la fiecare caracter pregătit,pînă ce perifericul se oprește,odată cu trimiterea transferului de informație.

Descriem acum în detaliu cum anume se produce întârzierea.

Cererea de întrerupere va fi formulată cu ajutorul unui fanion pe care perifericul sau dispozitivul de detectare a tensiunii scăzute, îl va aduce în starea unu. Se va realiza o bornă denumită FANG la ieșirea unui circuit SAU, la căruia intrările se aduc ieșirile fanioanelor tuturor perifericilor. Calculatorul va testa la sfîrșitul fiecărei instrucții (cu ajutorul impulsului  $i_7$ ) starea bornei FANG. Dacă avem  $FANG=1$ , adică avem cerere de întrerupere, și avem autorizată întreruperea ( $BITR=1$ ),  $i_7$  va fi trimis la generatorul de faze (GF) pe care îl va aduce în fază INTERRUPERE (Fz6). Totodată va fi dezautorizată întreruperea (cu  $i_7$  se va aduce la zero  $BITR$ ). În cursul acestei faze Fz6 conținutul lui NA, în care este deja formată adresa instrucției următoare, prin aceia că i s-a adăugat o unitate, va fi memorat la adresa 0000 din memorie; apoi va fi adus la zero NA și se va adăuga unu la NA, pentru a se forma adresa oool, iar cu ultimul impuls al fazei ( $i_7$ ) se va instala Fz1 (ADUCERE). Acum calculatorul va extrage din memorie instrucția aflată la adresa oool, care este prima instrucție a subprogramului de verificare a stării fanionului pentru tensiune scăzută (FANTS). Fără FANTS se află în starea unu se continuă subprogramul cu ajutorul căruia se efectuează memorarea conținutului tuturor registrelor active. Dacă din contra FANTS se află în starea zero se trece la un alt subprogram, cu ajutorul căruia se identifică dispozitivul periferic care a produs întreruperea.

Obs. Instrucția ALTR aduce bistabilul  $BITR$  în starea unu la sfîrșitul ei, cu ajutorul impulsului  $i_7$ . Cum tot cu  $i_7$ , la sfîrșitul instrucției, se cercetează dacă avem cerere de întrerupere, înseamnă că existența unei astfel de cereri nu poate fi luată în considerare

pentru că testarea făcîndu-se cu același impuls i<sub>7</sub> cu care BITR este adus la unu în momentul testării BITR se mai află încă în starea zero. Prin urmare faza de INTRERUPERE va fi instalată abia la sfîrșitul următoarei instrucții din subprogram. În consecință instrucția AITR are efect întîrziat cu timpul cât durează o instrucție.

Pentru lămurirea completă a procesului vezi instrucțiiile: omite la tensiune scăzută (OTS), autorizează întreruperea (AITR) și dezautorizează întreruperea (DITR).

Prin urmare pentru introducerea posibilităților de întrerupere este, în primul rînd, necesar ca la sfîrșitul fiecărei instrucții să se testeze starea fanionului FANG și a bistabilului pentru întrerupere BITR și apoi să se instaleze, dacă sînt îndeplinite condițiile, faza INTRERUPERE.

În faza INTRERUPERE se vor face următoarele: Conținutul numărătorului de adresa NA, care reprezintă adresa instrucției din programul principal la care trebuie să ne întoarcem după terminarea întreruperii, îl introducem la adresa 0000 din memorie. Se aduce la zero NA și se adaugă un unu la conținutul lui, formîndu-se astfel adresa 0001. Aceasta din urmă este de fapt adresa la care începe efectiv subprogramul care deservește întreruperea. După aceasta se revine la faza ADUCERE.

Obs. Cu privire la sincronizare

Intrucită apariția semnalului FANG nu este sincronizată cu impulsurile de tact ale calculatorului, el poate apărea întîmplător chiar în timpul unu impuls i<sub>7</sub> de la sfîrșitul unei instrucții. Atunci impuls

sul de comandă, rezultat la ieșirea circuitelor logice necesare, poate fi mai mic ca amplitudine decât unul normal datorită faptului că circuitul SI nu a fost deschis complet. Cum el trebuie să efectueze atât instalarea fazei Fz6 ( $i_7 \rightarrow f_6$ ), cît și dezautorizarea prin aducerea bistabilului BITR în starea zero ( $i_7 \rightarrow A(o)BITR$ ) s-ar putea ca el să îndeplinească numai una din aceste funcții, ceea ce ar duce la eroare. De aceea se va introduce un bistabil BFANG care, în funcție de semnalul FANG, va fi adus în starea unu cu ajutorul impulsului  $i_6$ . În acest caz impulsul de la ieșirea circuitului logic execută o singură microoperătie anume  $A(1)BFANG$ . Prin urmare o amplitudine insuficientă nu provoacă eroare ci numai întârzierea detectării cererii de întrerupere cu durată unei instrucții. În acest caz cu ajutorul lui  $i_7$ , printre altele va trebui să aducem la zero BFANG.

### Capitolul 3

#### BLOCURILE DIN CARE E FORMAT CALCULATORUL SI BORNELE LOR DE INTRARE SI IESIRE

In cele ce urmează se prezintă blocurile din care este format calculatorul. Tipul și numărul lor rezultă din descrierea instrucțiilor. Cu ajutorul blocurilor trebuie să putem realiza toate microoperațiile din care sunt formate instrucțiile. Așa cum s-a stabilit, blocurile vor fi prezentate aici numai sub formă de dreptunghiuri cu borne, respectiv se vor mai desena explicit, în schemă, circuitele SI prin care se introduce sau se extrage informația din diversele registre. În cadrul dreptunghiului, la registre, se scrie numărul de ranguri.

Calculatorul CETA este format din următoarele blocuri:

1. Registrul R și registrul A, fig.3.1. Registrul R primește informație prin SCI2 mai ales din memorie, dar poate primi și din diverse registre. Din R informația nu se poate preda decât în registrul A, care este registrul acumulator, în care se fac adunările. După semnul numărului din R, acesta poate fi predat complementat sau ne-complementat în A. Registrul A are posibilități de deplasare spre stînga și spre dreapta. El poate preda informație în SCII. Cele două registre vor fi înzestrăte cu un mare număr de borne, corespunzător operațiilor aritmetice și logice, care se execută cu ajutorul lor și care rezultă din descrierea pentru constructor a instrucțiilor.

Registrul A mai este folosit și pentru extragerea informației din calculator. Astfel se pot trimite spre exterior cinci din rangurile cele mai semnificative.

2. Registrul Q, fig.3.2. Acest registru se utilizează mai ales la efectuarea operațiilor de înmulțire

i împărțire. Astfel aici se păstrează înmulțitorul, respectiv cîtul. Registrul se mai utilizează și la prima informație din exterior, anume în cinci ranguri în cele mai puțin semnificative. El are posibilități de deplasare la stînga și la dreapta. El poate primi din SCI2 și poate preda în SCI1. Registrul Q este deasemenea înzestrat cu un mare număr de borne pentru execuția microoperăriilor necesare la efectuarea instrucției.

3. Registrul B, fig.3.3. Acesta este utilizat ca memorie rapidă pentru un singur cuvînt, care ajută la efectuarea anumitor instrucții. El poate primi informație din SCI2 și poate preda în SCI1.

4. Bîntălîcul DCR, fig.3.4. Acesta servește pentru indicarea apariției unei depășiri, la efectuarea unor operații critice.

5. Memoria (M) și registrul de adresă al ei (RA), fig.3.5. Memoria are rolul de a păstra informație în ea, astă din instrucțiile și datele care compun programele. Se trebuie să permită la o comandă CITIREA, venită de la bîntălîvul de comandă al calculatorului, aducerea registrului memoriei (RM), a informației memorată într-o locație a cărei adresă se găsește înregistrul adresăi (RA). La o comandă SCRIE, venită tot de la dispozitivul de comandă al calculatorului, trebuie să se mențină cuvîntul aflat în RM într-o locație a cărei adresă se află înregistrată în RA.

Registrul RA poate primi informație din SCI2.

6. Registrul memoriei (RM), fig.3.6. Acesta primește cuvîntul citit din memorie în vederea reînscrerii lui, întrucât memoria fiind ca miezuri de ferită, este cu citire distructivă. Simultan cu introducerea cuvîntului citit în RM, el se duce și într-un alt registru.

Tot în RM se înscrie și cuvîntul care trebuie memorat. Registrul poate primi informație din SCI2 și poate predă informație în SCI1.

7. Dispozitivele de introducere-extragere, fig.3.7. pot fi, spre exemplu, un cititor de bandă perforată pentru introducere și un teleimprimator pentru extragere.

Calculatorul CETA va avea cîteva canale de introducere-extragere, prin urmare se vor putea conecta încă patru dispozitive pe lîngă cele două indicate mai sus. Dispozitivele de introducere-extragere se mai numesc și dispozitive periferice. Fiecare periferic se conectează la calculator prin intermediul unor, spa numite, circuite de interfață, care au rolul de a adapta semnalele periferice la carierele calculatorului. Circuitele de interfață primesc informație din SCI2 și trimit informație în SCI1. Circuitele de interfață primesc deasemenea semnale de comandă, cu ocazia execuției instrucțiilor de introducere și extragere și sint prevăzute, în acest scop, cu bermale necesare.

În cazul cititorului de bandă perforată, rolul circuitelor de interfață este acela de a transforma semnalele primite în serie de la cititor, în semnale trimise în paralel în calculator. Circuitele de interfață pentru teleimprimator au rolul de a transforma informația primită în paralel de la calculator, în informație serie trimisă la teleimprimator. În cazul cititorului de bandă perforată și al teleimprimatorului, circuitele de interfață au fost îmbinate într-un singur ansamblu.

Toate circuitele de interfață posedă unul sau două circuite bistabile denumite fanioane (FANA, FANB), care sunt aduse în starea unu de către însuși dispozitivul periferic și indică, astfel, calculatorului că este gata să dea, sau să primească informații. Pentru perifericul

cu nr.1 fanionele se vor nota FANA 1 respectiv FANE 1; iar pentru perifericul cu nr.2, FANA 2 respectiv FANE 2. Menționăm că atunci cînd avem un singur fanion la un anumit periferic cu nr.n el va fi notat cu FANA n.

8. Memoria fixă MF pentru introducerea programului de preintroducere, fig.3.8. Memoria se compune dintr-un numărător N28, în care se formează adresela; un decodificator D; matricea memoriei fixe MMF, care formează memoria propriu zisă și dintr-un circuit logic SI, cu ajutorul căruia se detectează momentul cînd se ajunge la ultima adresă.

In memoria fixă se păstrează, cum am văzut, programul de preintroducere, de unde, în mod foarte simplu, prin apăsarea pe cheia PRI, se introduce în memoria operativă.

9. Registrul instrucției (RI) și decodificatorul codului operației (DCO), fig.3.9. RI primește din memorie instrucția, care urmează a fi executată și care se află memorată la adresa înscrisă în registrul numărător de adrese (NA). Registrul are o parte de cod al operației, care decodificat, cu ajutorul unui decodificator face ca la ieșirea acestuia să apară potențial ridicat la bara corespunzătoare instrucției. Registrul mai are un bit  $I_u$ , care arată, dacă este unu, că adresarea se face indirect. O a treia parte reprezintă cîmpul adresei, în care se înscrise adresa operandului, în cazul instrucțiilor cu referire la memorie, sau biții care indică instrucții-le de bază, în cazul instrucțiilor micropogramate.

Registrul poate primi informație din SCI2 și poate preda informație din partea de adresă în SCI1.

Decodificatorul codului operației (DCO) este format dintr-o matrice decodificătoare și are rolul de a decodifica codul operației din instrucție în așa fel, încît

pentru fiecare cod adus la intrarea decodificatorului, să obținem semnal de unu, la o singură ieșire a sa. Aceste semnale servesc la formarea unor funcții logice, care dirijează semnalele de comandă la bornele blocurilor, pentru declanșarea microoperațiilor ce alcătuiesc instrucția al cărui cod a fost decodificat..

Io. Numărătorul de adrese (NA), fig.3.lo, care are proprietăți de numărare în sus. În el se formează adresa instrucției următoare, prin adăugarea unei unități la adresa curentă. NA poate primi informație din SCI2 și poate da informație în SCI1.

II. Generatorul impulsurilor de orologiu (G1), bistabilul pornire-oprire (BPO), bistabilul înmulțire-împărțire (BII), numărătorul pînă la 24 (N24), generatorul impulsurilor de tact h (H) și generatorul de impulsuri singulare g (GS), fig.3.II. Generatorul G1 produce impulsurile de orologiu în număr de opt ( $i_0 \dots i_7$ ), respectiv  $I_0 \dots I_7$ . Aceste impulsuri, care apar succesiv și la ieșiri diferite, sunt duse prin diverse circuite logice la bornele unde declinăzează microoperațiile cuprinse în diversele faze, care, la rîndul lor, formează instrucțiile. El se compune dintr-un numărător (N8), o matrice de codificare cu diode, 8 circuite SI și o linie de întirzire  $\Delta$ .

Generatorul H generează impulsurile de tact h, care se transformă în impulsuri de orologiu.

Generatorul singular GS servește la obținerea de impulsuri g, date manual, din care, prin circuite logice se formează impulsuri IH, care apar unul cîte unul.

Bistabilul EPO servește la pornirea și oprirea calculatorului, prin aceea că permite, respectiv nu permite, impulsurilor generatorului de tact să ajungă la generatorul impulsurilor de orologiu.

Bistabilul BII servește la repetarea unor impul-  
suri de orologiu, repetare necesară la înmulțire și  
împărțire.

Numărătorul N24 servește la numărarea grupurilor  
de microoperării, ce se efectuează de 24 de ori la in-  
strucția de înmulțire, respectiv împărțire.

12. Generatorul de faze (GF), fig.3.12,  
care are rolul de a furniza șase semnale, corespunză-  
toare celor șase faze despre care am vorbit (ADC, IND,  
EXC1, EXC2, CNEI, INTERRUPERE). Generatorul este format  
din 3 circuite bistabile și un decodificator. Când  
se aduce impuls la una din intrări ( $fz_1 \dots fz_6$ ) apare  
potențial ridicat la ieșirea corespunzătoare ( $Fz_1 \dots Fz_6$ ).

13. Generatoarele de cuvinte (G1,G2), fig.3.15.  
Acestea sunt de fapt registre formate din comutatoare,  
plasate pe pupitru de comandă. Prin așezarea manuală  
a comutatoarelor putem înscrive 0 sau 1 în fiecare rang.  
Fiecare generator de cuvinte este format din cîte 24  
de comutatoare, adică 24 de biți. Cuvintele formate  
manual în generatoarele G1 și G2, pot fi trimise fie  
manual, prin manipularea cheilor de pe pupitru de co-  
mandă, fie automat, prin instrucții, în diverse registre  
sau în memorie. Trimiterea se face prin SGII.

14. Bistabilele și comutatoarele cheilor, fig.3.14-3.15. Bistabilele servesc pentru memorarea comenzi.  
Ele sunt aduse în starea 1 cu ajutorul cîte unui genera-  
tor singular. Bistabilele cheilor sunt: BINAD, BINCA,  
BNCM, BOPR1, BOPR2, BPOR, BUNCICL, BVIZ, BFRI și BMF.  
Cheia UNP este formată dintr-o cheie telefonică cu trei  
poziții. Cheia STINIT, cheile  $Fz_1 \dots Fz_6$  și cheia AZNA  
nu sunt bistabile ci numai cîte un generator singular.

15. Alte bistabile care fac parte din calculator  
sunt: bistabilul pentru emiteri BOM, bistabilul atașat  
teritoriului general BFANG și bistabilul necesar proce-

selor de întrerupere, fig.3.26-3.28.

16. Blocul circuitelor de comandă BCC, fig.3.29.  
El va asigura dirijarea semnalilor de comandă  $i_0-i_7$  în  
aşa fel, încât să declanşeze microoperaţiile necesare  
efectuării instrucţiilor și comenziilor date de cheile  
de pe pupitru de comandă. Schema lui va rezulta prin  
sinteză pe baza ecuaţiilor ce se vor scrie. BCC posedă,  
însumate, bornele tuturor celorlalte blocuri, ca pri-  
mice semnale de comandă, bineînțelese într-o situație  
inversă, dacăre ce bornelor de intrare din blocuri  
corespond borne de ieșire la BCC și invers.

17. Blocul șinelor pentru circulația informației  
(SCI), fig.3.30. Când vorbim de circulația informației  
nu referim la cuvintele, care reprezintă instrucțiile sau  
date și nu la impulsurile de comandă.

In CETA circulația informației se face prin două  
șine ale codului informației (SCI1 și SCI2). Informația  
dintr-un registru poate ajunge, printr-un număr de cir-  
cuite SI egal cu numărul de ranguri ale registrului, în  
SCI1. Circuitele SI au cîte o intrare legată la ieșiri-  
le de 1 ale bistabilelor, iar o altă intrare a fiecărui  
circuit este legată la o bară comună, la care se aduce  
un impuls ascuțit (s.ex.PdRI). Prin urmare în SCI1, care  
au același număr de bare cîte sunt și bistabilele, apare  
impuls acolo unde bistabilul corespunzător a fost pe  
unu, și nu apare impuls acolo unde bistabilul a fost pe  
zero. Fiecare rang al șinelor SCI1, și avem 24 de ast-  
fel de ranguri, se compune de fapt dintr-un circuit SAU,  
cu atîtea intrări cîte registre au legătură cu SCI1. Vom  
avea prin urmare 24 circuite SAU. Ieșirea fiecărui cir-  
cuit SAU formează cîte o bară din cele 24 bare SCI2.

Din barele SCI2 informația poate trece în orica-  
re registru, prin intermediul unor circuite SI, în număr  
egal cu al barelor SCI2, respectiv al bistabilelor re-

gistrului. Una din intrările circuitelor SI este legată la o bară comună la care se dă un impuls lat pentru primirea informației în regisztr (spre ex.PmRI).

In fig.3.30 se arată schema circulației informației în CETA. Aici noi am prezentat un singur rang din cele 24 ale șinelor SCII respectiv SCI2. Se înțelege deci că în realitate, în locul unui circuit din figura 3.30 există atâtea, câte ranguri are regisztrul corespunzător, în cele mai multe cazuri 24 de ranguri.

In fig.3.30 nu sînt prinse generatorul de impulzuri de orologiu, generatorul de faze, numărătorul N24 și în general circuitele de comandă, deoarece în ele nu circulă informație sub formă de cuvinte ci ele furnizează impulsuri, care comandă circulație informației formată din cuvinte..

Se vede acum ușor că pentru a trimite informație dintr-un regisztr, spre ex.B, în altul, spre ex.R, va trebui să dăm un impuls ascuțit de predare la bara PbB și un impuls lat de primire la bara PmR, avînd grijă ca primul să se afle în intervalul de timp cît durează cel de al doilea. In felul acesta informația din regisztrul B trece, sub forma de prezență de impuls, respectiv lipsă de impuls, în SCII, iar de aici, prin circuitele SAU, în barele SCI2 și prin circuitele SI în R.

Pentru a înțelege mai ușor conectarea șinelor codului informației, se prezintă în fig.3.31 schema acestora în perspectivă. Sînt prezentate numai două registre B și Q. Pentru simplificarea figurii, acestea sînt considerate că au, în loc de 24 de biți, numai 3 biți. Prin urmare în realitate avem 24 circuite SAU pentru SCII și 24 de fire pentru SCI2. Numărul intrărilor fiecărui circuit SAU este determinat de numărul de elemente care trimit informație în șinele respective SCII.

Am văzut la începutul cursului, că un calculator numeric este format din următoarele părți: dispozitivul aritmetic, memoria, dispozitivele de introducere-extragere și dispozitivul de comandă. Să vedem acum felul cum se repartizează blocurile din care e format calculatorul, în cazul nostru CNTA, pe aceste părți.

La dispozitivul aritmetic aparțin: Registrul R, registrul A, registrul Q și bistabilul DCR. Deasemenea putem considera că la dispozitivul aritmetic aparține și registrul B, deoarece el ajută la efectuarea operațiilor aritmetice și logice.

La memorie aparțin: Memoria propriu zisă (M), registrul adresei (RA) și registrul memoriei (RM).

La dispozitivele de introducere-extragere aparțin toate perifericele cu circuitele de interfață aferente.

La dispozitivul de comandă aparțin: registrul instrucției (RI), numărătorul de adrese (NA), generatoarele de cuvinte (G1 și G2), generatorul impulsurilor de orologiu (GI), bistabilul pornire-oprire (BPO), bistabilul înmulțire-împărțire (BII), numărătorul N24 și generatorul de faze (GF). Deasemenea la dispozitivul de comandă aparțin toate elementele prezentate la punctele 14 și 15. Tot la dispozitivul de comandă aparține așa numitul bloc al circuitelor de comandă (BCC), care controlează toate circuitele logice, prin care impulsurile de orologiu se trimit la bornele corespunzătoare pentru realizarea succesiunii de microoperării necesare execuției diverselor faze, respectiv instrucții. BCC este partea cea mai complexă a calculatorului și i se va da mare atenție la proiectare. BCC în final va rezulta din ecuațiile scrise.

Sinalele circulației informației, cum rezultă din însuși denumirea lor, fac legătura între diversele blocuri,

prin ele trăind informația sub formă de cuvinte (nu de semnale de comandă) de la un bloc la altul.

Menționăm aici că șinele pentru circulația informației se pot realiza și altfel decât le-am realizat pentru CETA. În fig.3.32 se vede o astfel de realizare. În acest caz, se prevăd șine de la ieșirea fiecărui registru sau bloc, din care dorim să trimitem informație în alte registre sau blocuri. În general, la o astfel de schemă, numărul circuitelor utilizate este mai mic. Impulsurile cu care se predă informația dintr-un registru în altul sunt ascuțite și sunt notate astfel încât indică registrul din care în care se predă. Astfel PdA/RM înseamnă că se predă din A în RM.

Noi am ales pentru CETA schema din fig.3.30, deoarece ea se pretează mai bine la introducerea de instrucții noi, întrucât, dacă vrem să introducem un nou transfer de informație, nu sunt necesare circuite noi, ci numai semnale de comandă corespunzătoare.

În fig.3.33 este prezentată notarea rangurilor registrelor și se indică deasemenea care din rangurile acestora sunt legate la SCI1 respectiv SCI2. Aceasta din urmă se face prin cifrele aflate dedesubtul dreptunghiului care reprezintă registrul.

Din fig.3.33 se vede că NA are 16 ranguri, ceea ce înseamnă că s-ar putea face referiri directe la adresele dintr-o memorie cu o capacitate de  $2^{16} = 65.536$  cuvinte. Registrul de adrese RA are numărul de ranguri corespunzător capacitatii memoriei utilizate.

Tot din fig.3.33 se vede că rangurile c.m.p.s. ale tuturor registrelor sunt notate cu "0".

În cele ce urmează se prezintă schemele bloc, din care e format calculatorul CETA.

1 REGISTRUL R SI REGISTRUL A

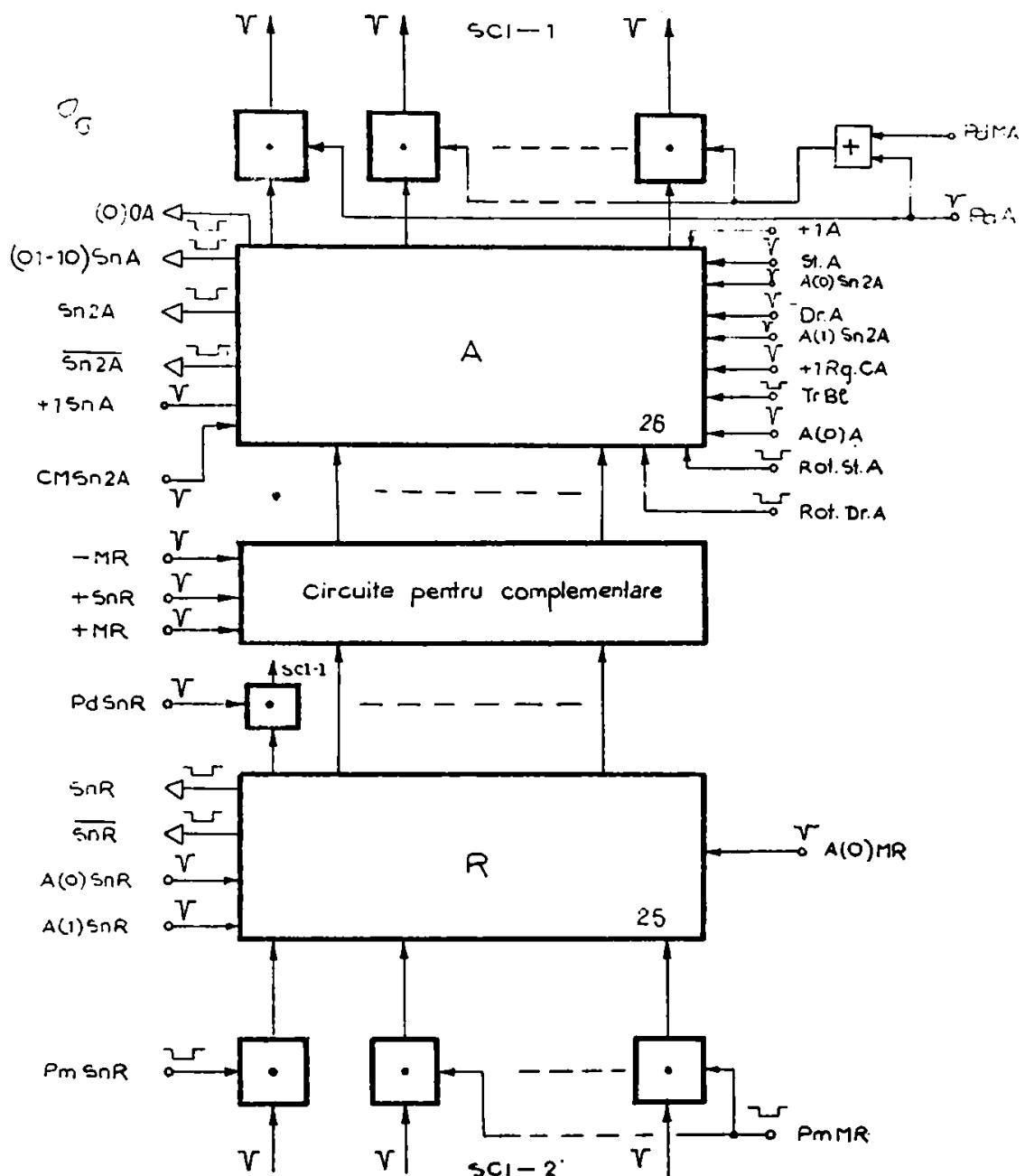


Fig. 3.1

-97-

2 REGISTRUL Q

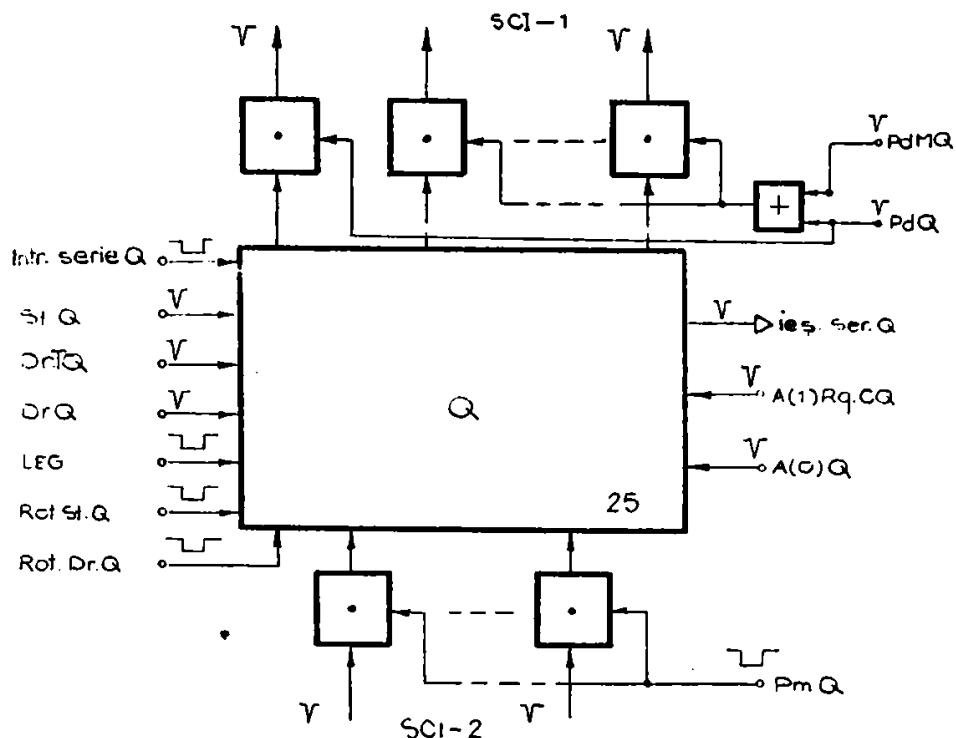


Fig. 3. 2

3 REGISTRUL B

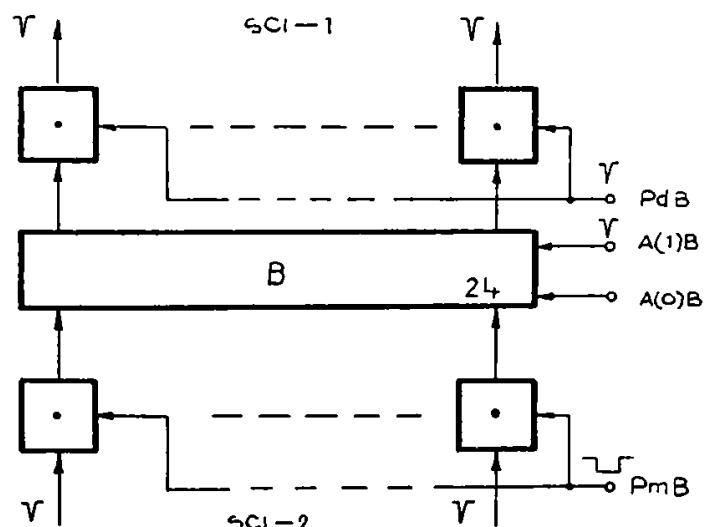


Fig. 3. 3

- 98 -

4. BISTABILUL DCR

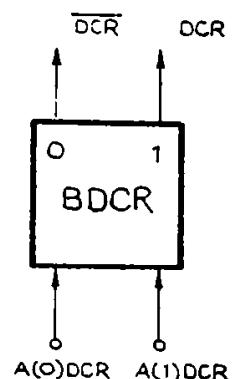


Fig. 3.4

5. REGISTRUL ADRESEI (RA) și MEMORIA (M)

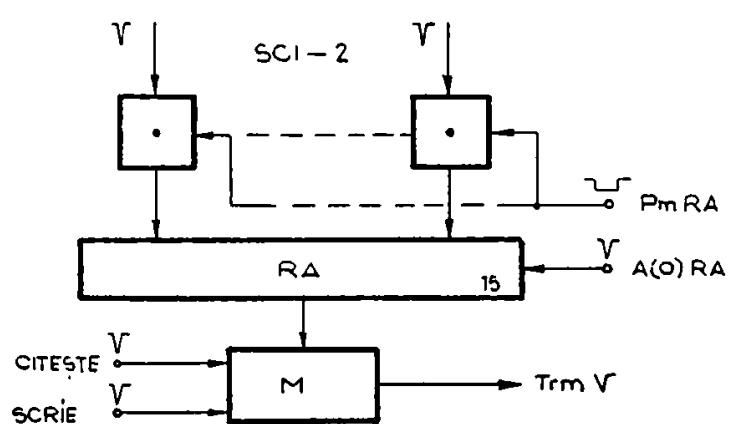


Fig. 3.5

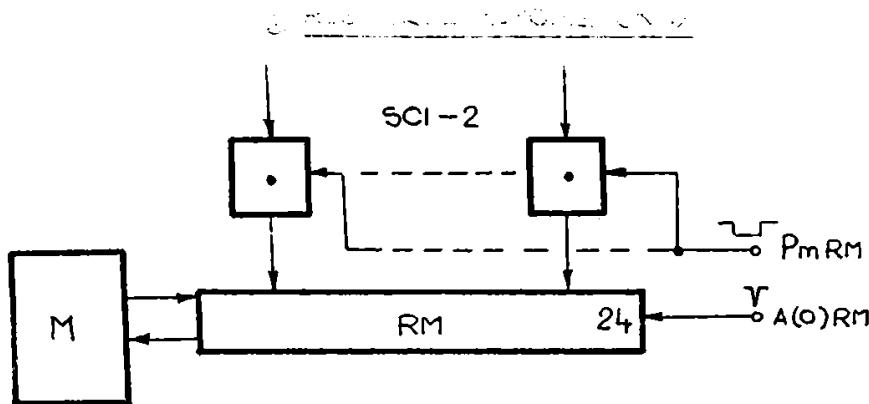


Fig. 3.6

### 7. DISPOZITIVELE DE INTRODUCERE-EXTRAGERE

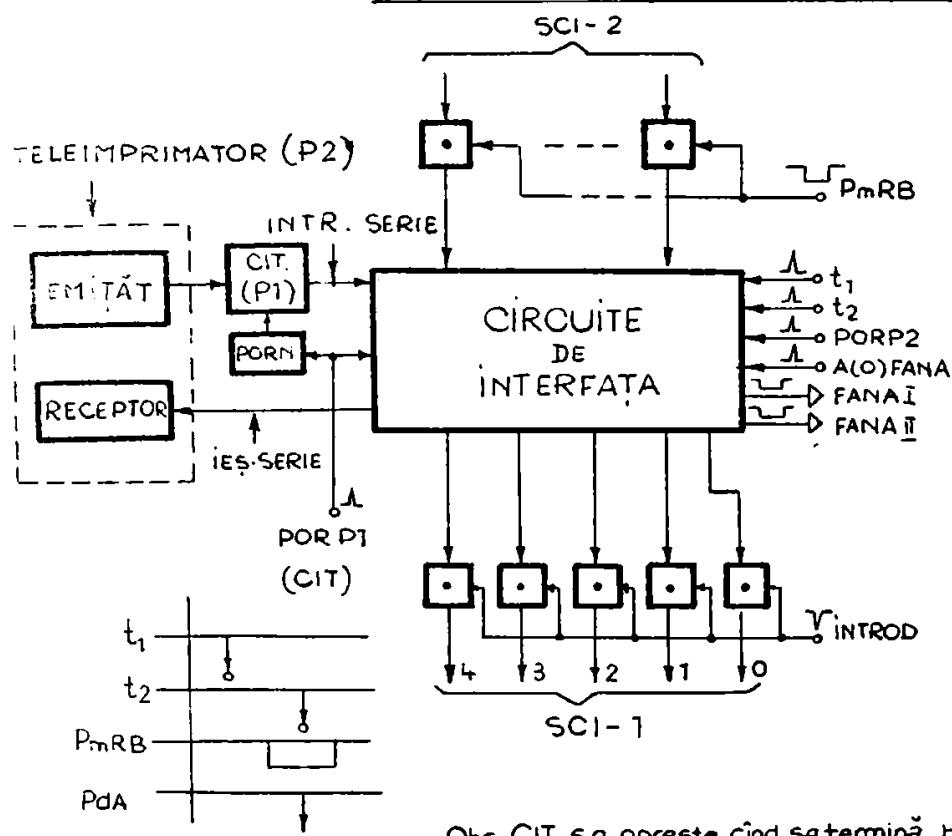


Fig. 3.7

8. MEMORIA FIXĂ PENTRU INTRODUCEREA PROGRAMULUI DE PREINTRODUCERE

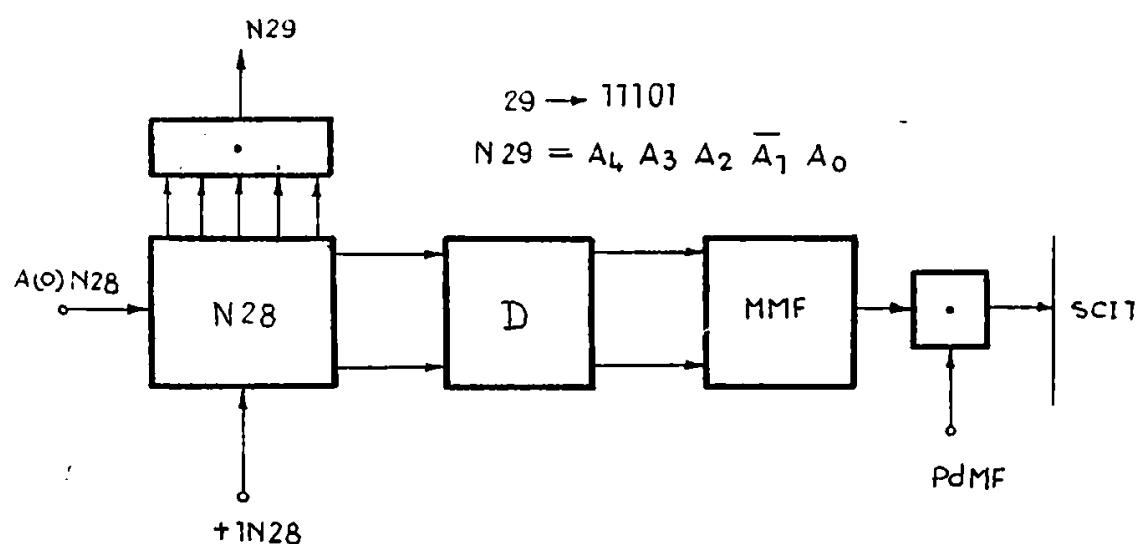


Fig. 3.8

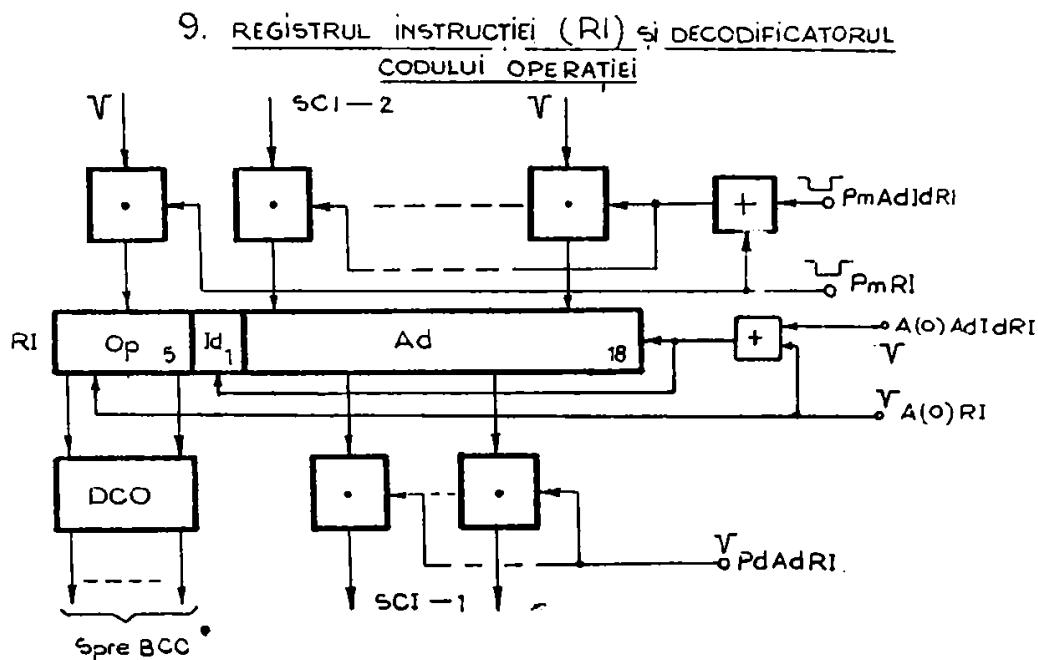


Fig. 3.9

10. NUMĂRĂTORUL DE ADRESE (NA)

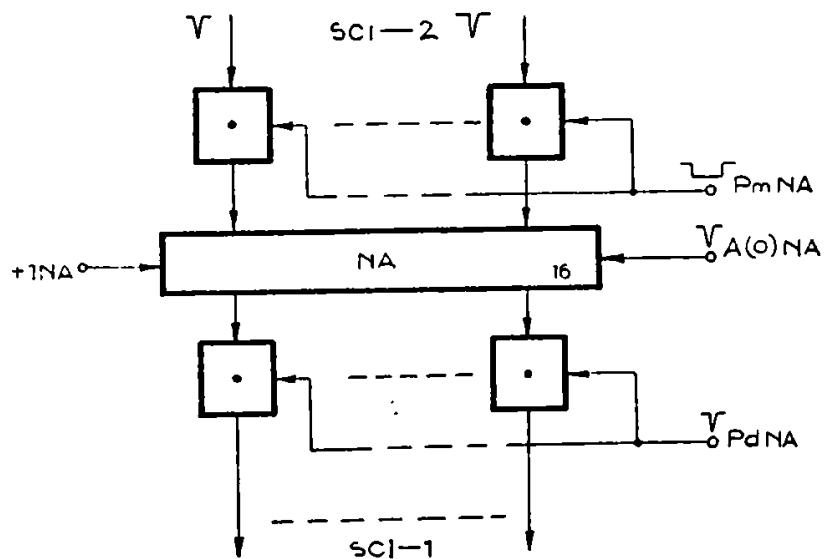


Fig. 3.10

O<sub>8</sub>

GENERATORUL IMPULSURILOR  $i$  (G<sub>I</sub>) BISTABILUL PORNIRE OPRIRE (BPO), BISTABILUL ÎNMULTIRE- ÎMPARTIRE (BII) ÎNMÂRATORUL PÎNĂ LA 24 (N<sub>24</sub>), GENERATORUL DE IMPULSURI DE OROLOGIU (H) și GENERATORUL DE IMPULSURI SINGULARE (GS).

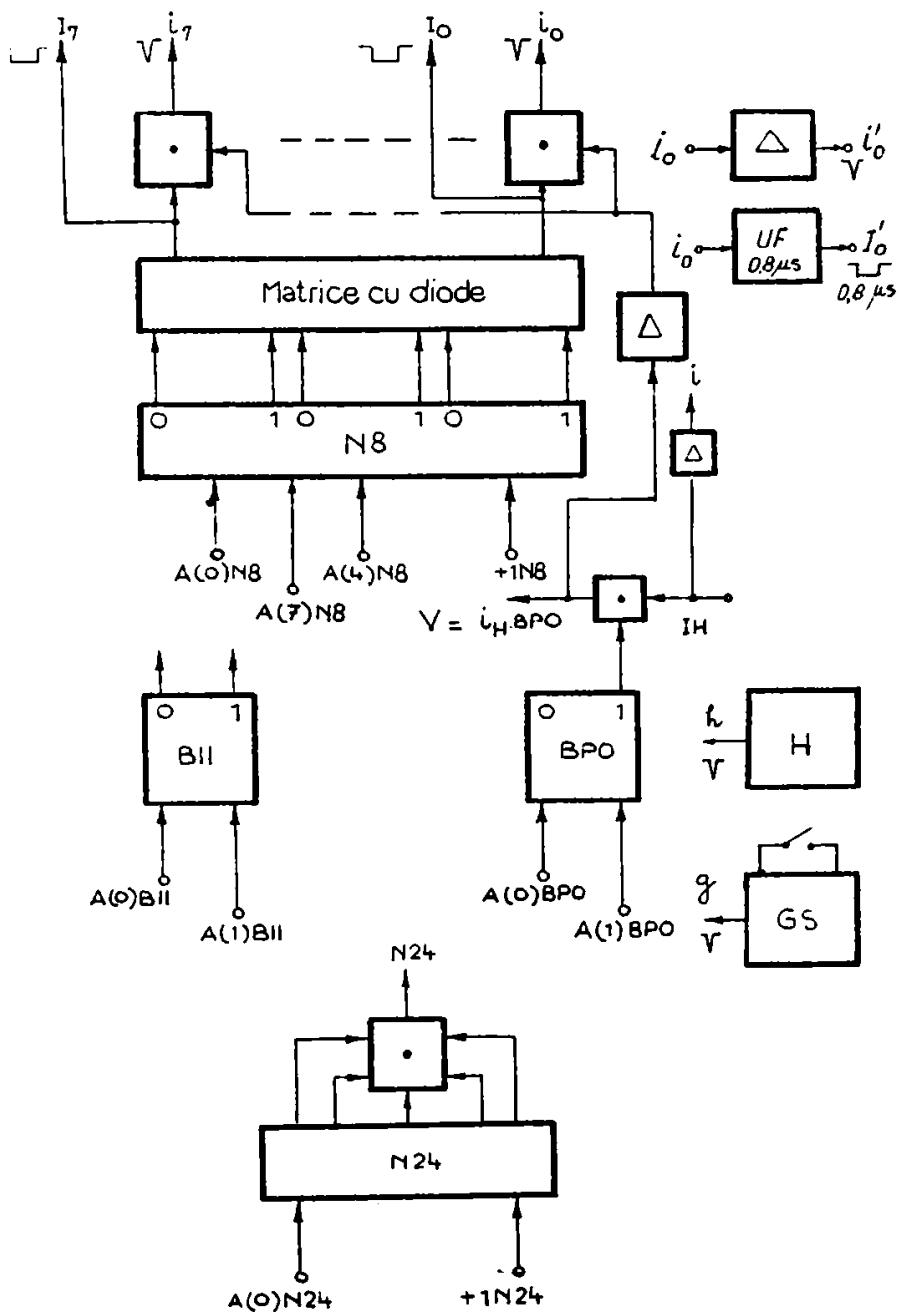


Fig. 3.11

12 SCHEMA GENERATORULUI DE FAZE GF, (Adc, Ind, Exc1,  
Exc2, CHEI, Interrupere)

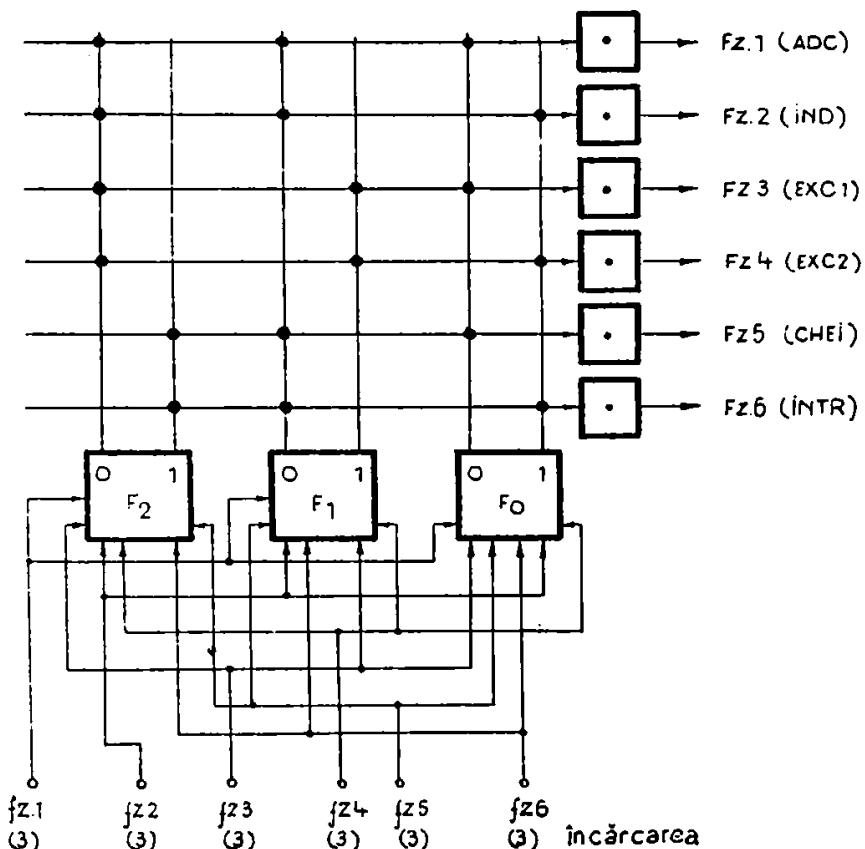
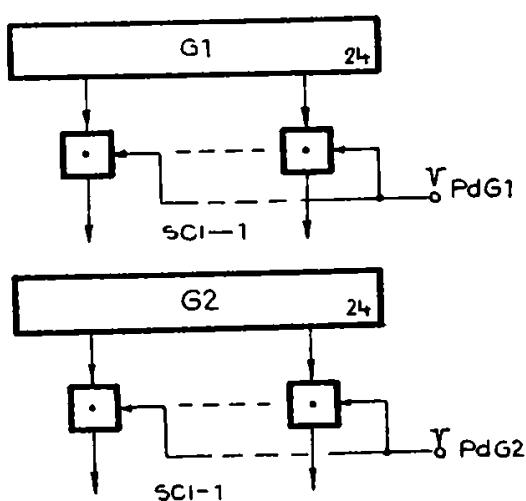


Fig. 3.12.

13 GENERATOARELE DE CUVINTE (G1 si G2)



14. BISTABILELE, COMUTATOARELE SI GENERATOARELE SINGULARE ALE CHEILOR

cheia ST INIT

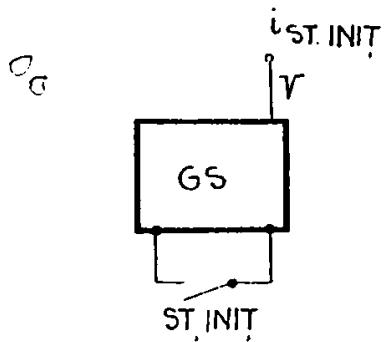


Fig. 3.14

cheia POR

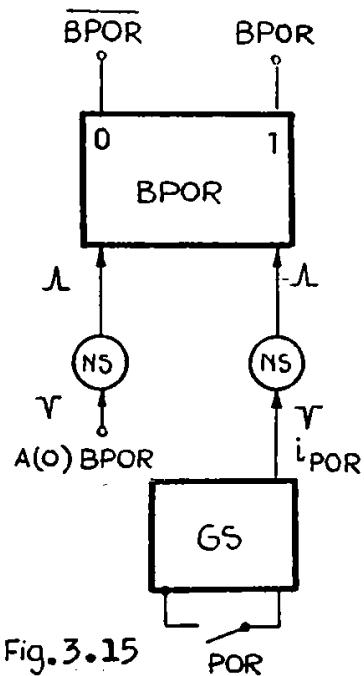


Fig. 3.15

cheia OPR

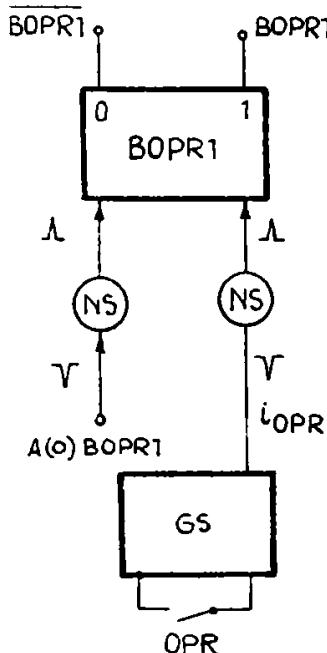


Fig. 3.16

cheia MEM

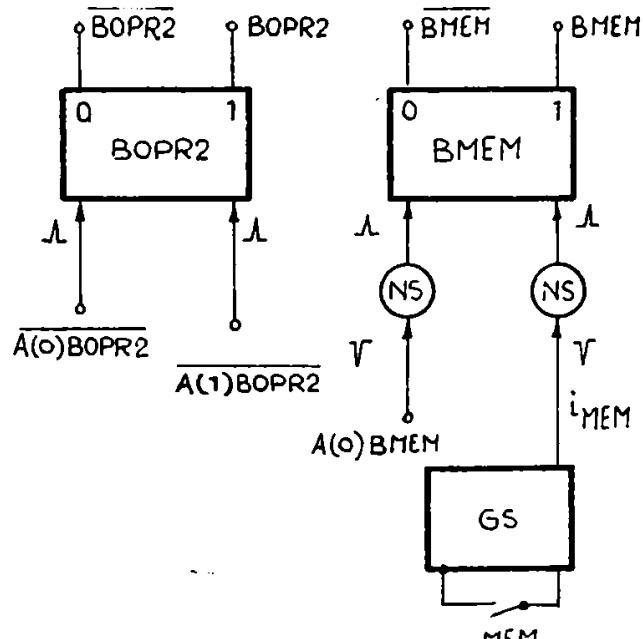


Fig. 3.17

cheia INAD

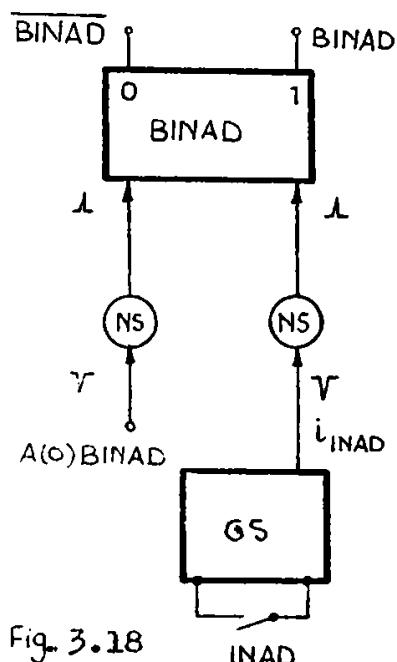


Fig. 3.18

cheia VIZ

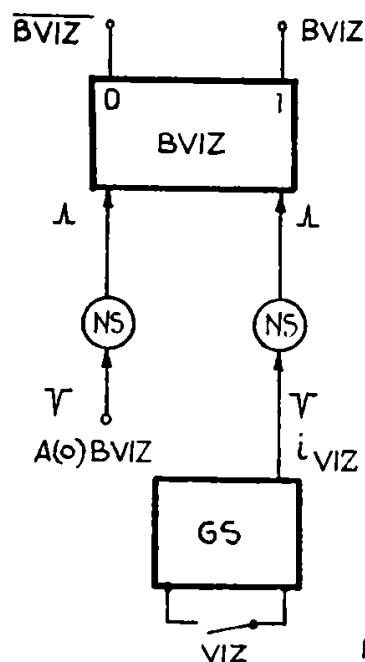


Fig. 3.19

cheia UN CICL

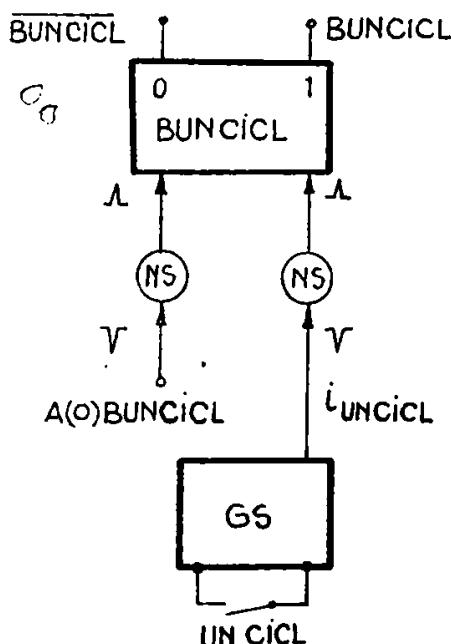


Fig. 3.20

cheia INCA

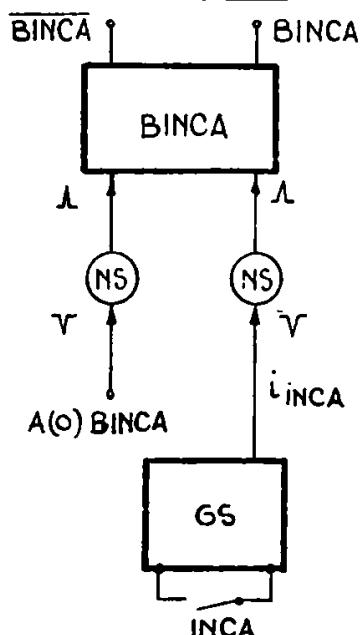


Fig. 3.21

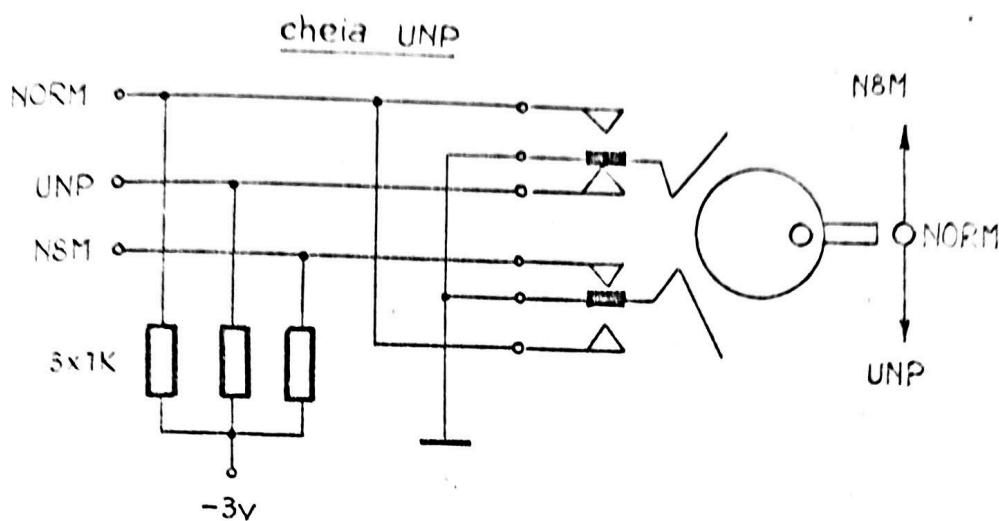


Fig. 3.22

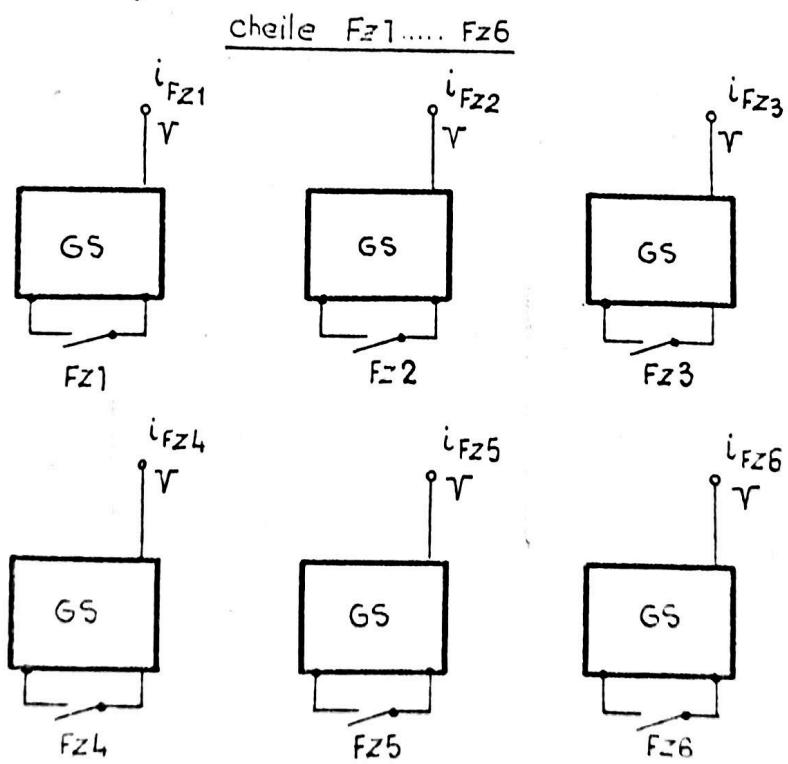


Fig. 3.23

- 107 -

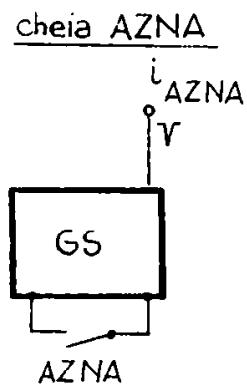


Fig. 3.24

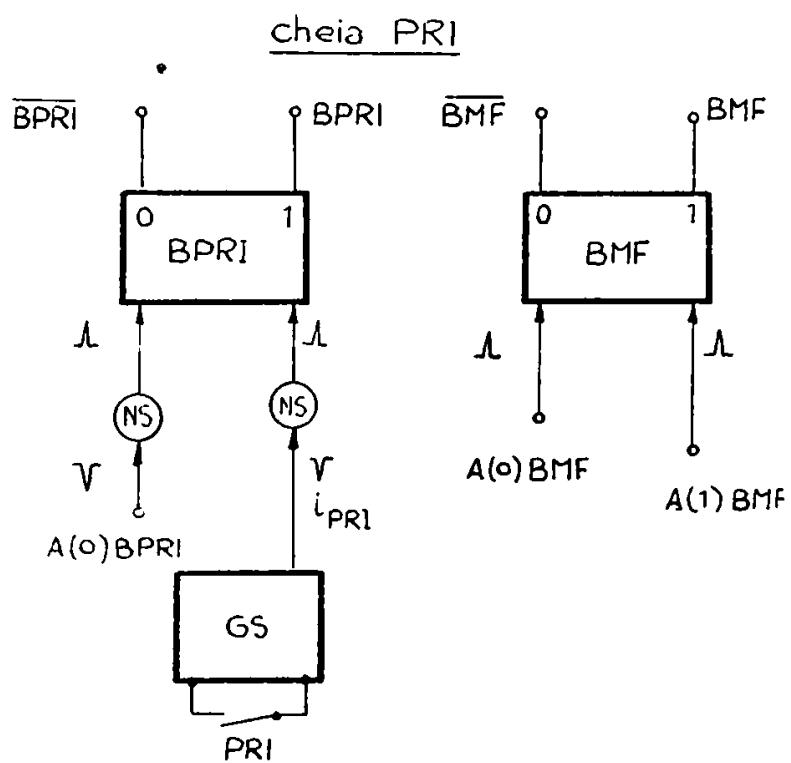


Fig. 3.25

- 108 -

### 15. ALTE BISTABILE

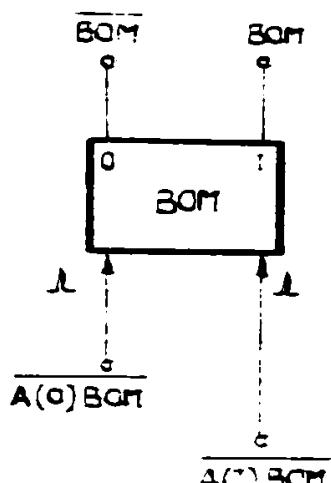


Fig. 3.26

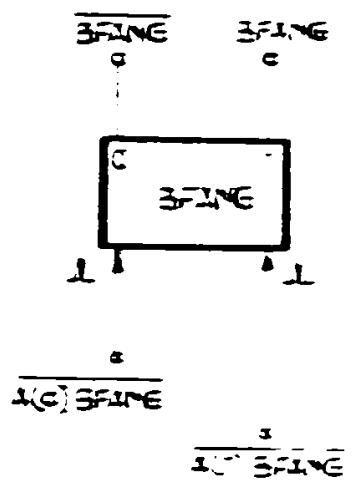
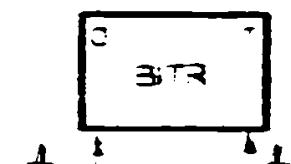


Fig. 3.27

BITR      c      BTR



c  
A(0) BITR  
c  
A(1) BITR

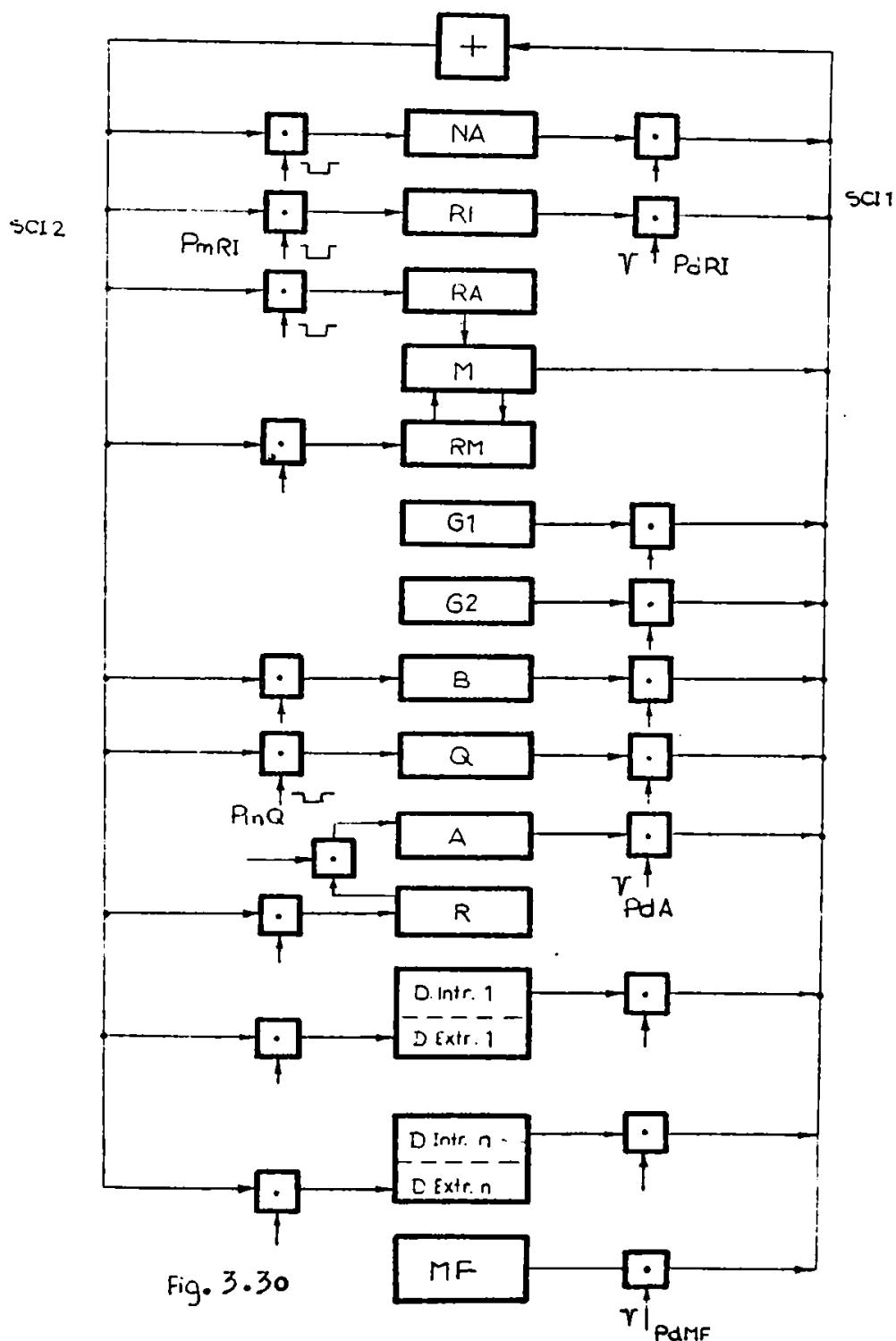
Fig. 3.28

### 16. BLOCUL CIRCUITELOR DE COMANDĂ



Fig. 3.29

17. Sinele circulatiei informatiei (SCI)



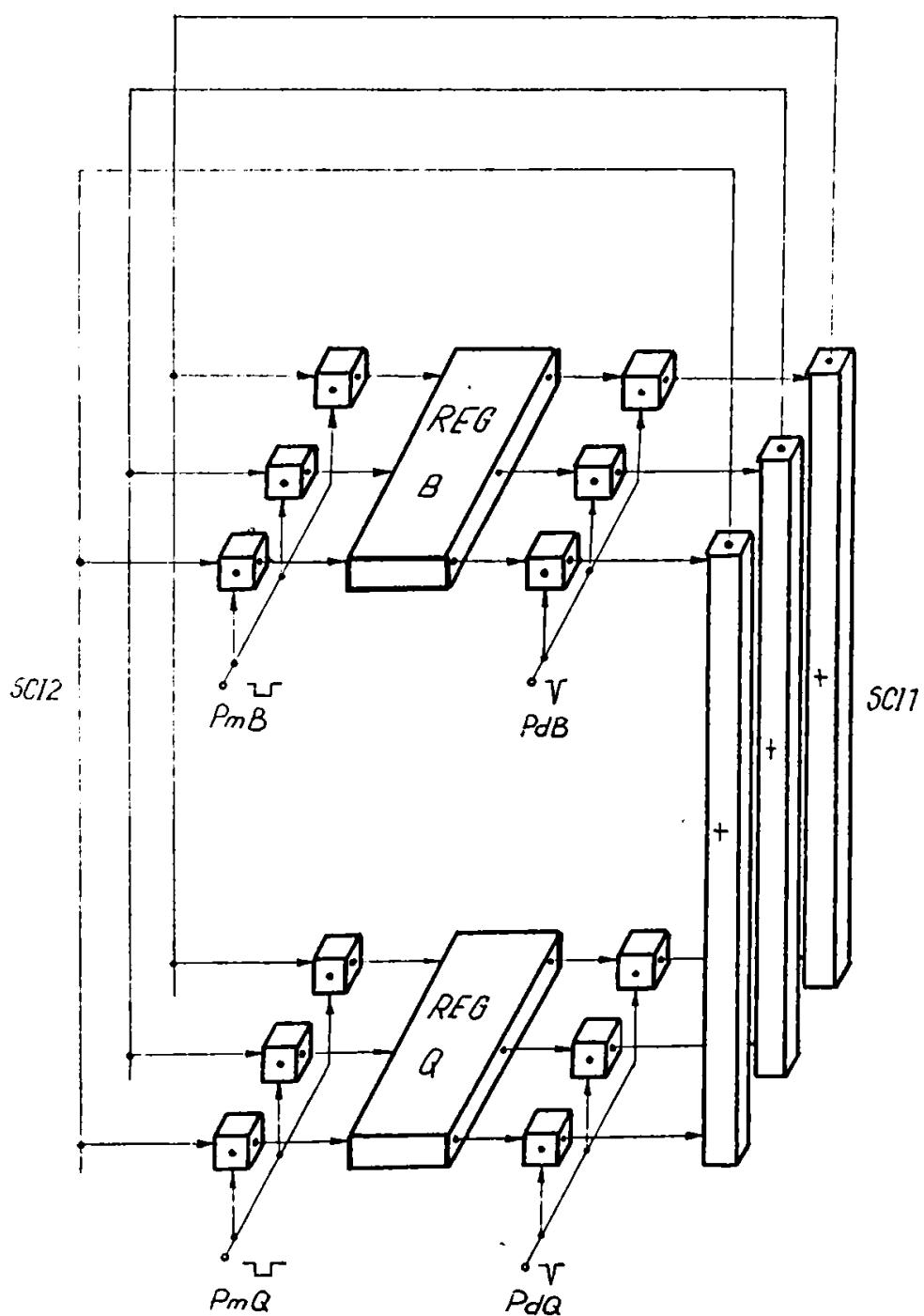
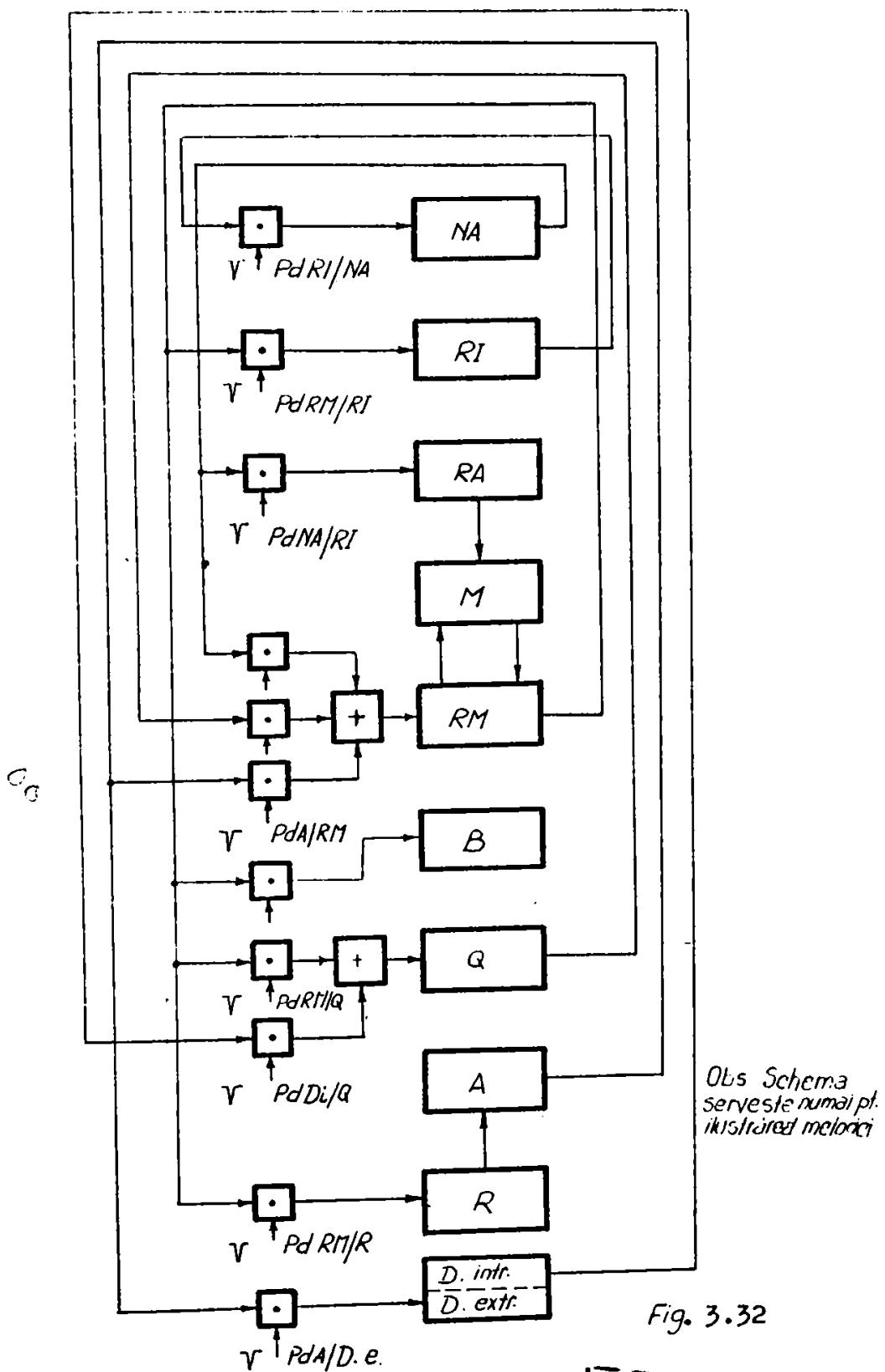


Fig. 3.31



Notarea ranjurilor registrelor si indicarea ranjurilor care sunt legate la SCI, respectiv SC12.

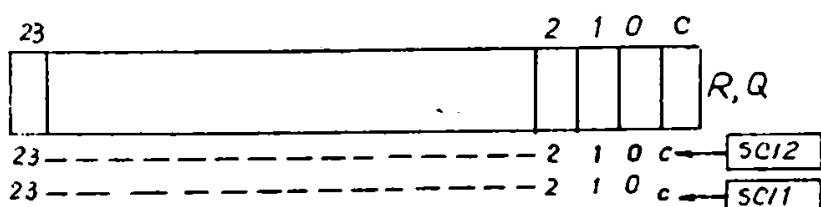
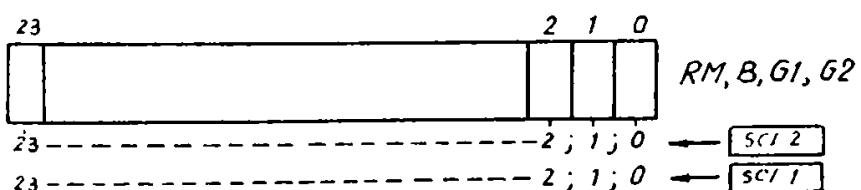
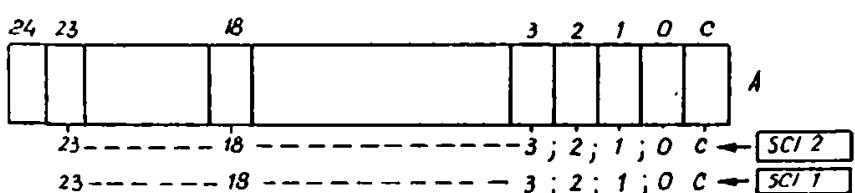
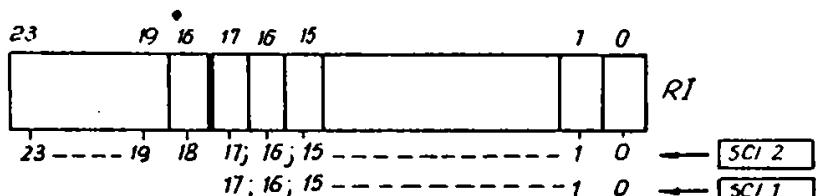
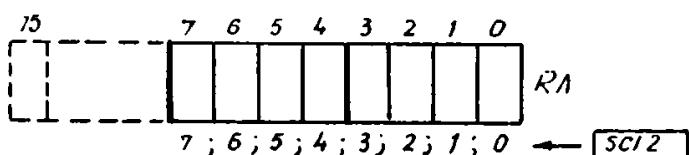
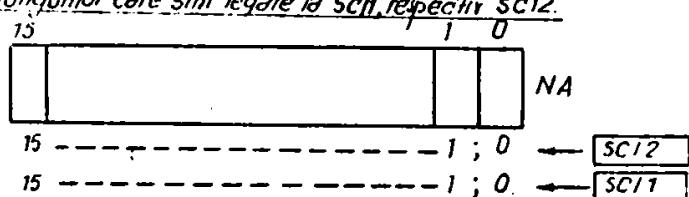


Fig. 3.33

## Capitolul 4

### DESCRIEREA TUTUROR FAZELOR INSTRUCTIILOR SJ A CESTIILOR DE PE PUPITRUL DE COMANDA, CU AJUTORUL TABLELILOR

#### Stabilirea unor intervale de timp importante pentru functionarea calculatorului

Inainte de a trece la intocmirea tabelelor de ora, sa stabilim unele intervale de timp necesare cind alcătuim tablele.

Ciclul memoriei este intervalul de timp, care trece momentul cind se dă o comandă de scriere sau citire pînă în momentul cind astfel de comenzi pot fi date noi. În cazul nostru memoria este dată și ea în ciclu de 7,5 microsecunde.

Ciclul calculatorului este intervalul de timp, în care desfășoară o secvență de impulsuri de orologiu. În am vîzut ciclul calculatorului trebuie să fie deosebit de scurt cu ciclul memoriei. În felul acesta într-unui ciclu al calculatorului se poate face o scriere în, sau citire din memorie.

Înînd seama de circuitele logice care vor fi folosite care vor avea o frecvență de 2 megaherți - se înseamnă că se poate lucra cu ele la impulsuri de unde care au o frecvență pînă la 2 megaherți - și în seama de faptul, că o seamă de instrucții sunt de complexe, stabilim ca într-o secvență de instrucții, respectiv într-un ciclu al calculatorului, să există 3 impulsuri de orologiu. Prin urmare intervalul de între ele va fi de o microsecundă. Mai menționăm că unui impuls ascuțit, necesar pentru comanda tabelor, va fi de 0,2 microsecunde.

În figura 4.1, se arată diagrama de timp a impulsurilor de orologiu. Se vede de aici că avem impulsuri ieșite  $i$  (cu durata de 0,2 microsecunde) și impulsuri late  $I$  (cu durata de 1 microsecundă). Impulsurile  $i$  cad, în timp, la mijlocul duratei impulsurilor late  $I$ . Atât impulsurile  $i$ , cât și impulsurile  $I$ , apar fiecare la ieșiri diferite și la interval de timp de 1 microsecundă.

Rezistorul impulsurilor de orologiu va avea deci, după cum s-a arătat și cu ocazia prezentării blocurilor cal-ulatorului (fig.3.11), opt ieșiri pentru impulsurile  $i_0 \dots i_7$  și alte 8 ieșiri pentru impulsurile  $I_0 \dots I_7$ .

Motivul pentru care am plasat, în timp, impulsurile  $i_0 \dots i_7$  la mijlocul duratei impulsurilor  $I_0 \dots I_7$  rezultă din cele de mai jos.

Să presupunem că dorim să trecem informația din registrul NA în registrul RA. Pentru aceasta trebuie să folosim funcția PdNA, care este reprezentată de un impuls ieșit, și funcția PmRA, care e reprezentată de un impuls late (vezi fig.3.30). Pentru ca transferul informației să se efectueze corect este necesar ca cele două ieșii să coincidă, ceace înseamnă că impulsurile care împreună reprezintă informația din NA trebuie să găsească coacise porțiile de intrare în RA. Să presupunem că există următoarele logice a celor două funcții săt:

$$PdNA = i_0.Fz1.IRMlo + i_1.Fz3.SSP + \dots$$

$$PmRA = I_0.Fz1.IRMlo + I_1.Fz3.IRM9 + \dots$$

Nei presupunem că avem  $IRMlo = 1$  și  $Fz1 = 1$ . Aceasta înseamnă că atunci cînd apar  $i_0$  și  $I_0$ , adică avem  $i_0=1$  și  $I_0=1$  funcțiile PdNA și PmRA devin fiecare egale cu 1, ceea ce înseamnă că primii termeni ai lor sunt egali cu 1. Funcțiile PdNA și PmRA sunt executate de scheme logice care conțin funcții SI-SAU realizate cu două

etaje de circuite logice. Formarea funcțiilor este afectată de întârzieri, datorită timpului finit de comutare a circuitelor logice. Cum întârzierile diverselor circuite nu sunt identice înseamnă că funcția PdNA, fig. 4.1, poate fi întârziată cu  $T_1$ , față de  $i_o$ , iar funcția PmRA cu  $T_2$  față de  $I_o$ . După cum avem  $T_1 > T_2$  sau  $T_1 < T_2$ , una din funcții apare înaintea celeilalte. Ca să avem totuși coincidență necesară, funcția PmRA este realizată cu ajutorul impulsului lat  $I_o$ . Se vede că în cazul nostru toleranța cea mai mare cu privire la diferențele de întârzieri a circuitelor, aşa fel încât coincidența să fie totuși asigurată, se poate admite cind impulsurile  $i_o \dots i_7$  cad, în timp, la mijlocul duratei impulsurilor  $I_o \dots I_7$ .

In fig.4.3 este prezentată diagrama de timp a impulsurilor din memorie, împreună cu impulsurile de orolog  $i_o$ ,  $i'_o$ ,  $I_o$  și  $I'_o$ , care comandă microoperații legate de memorie.

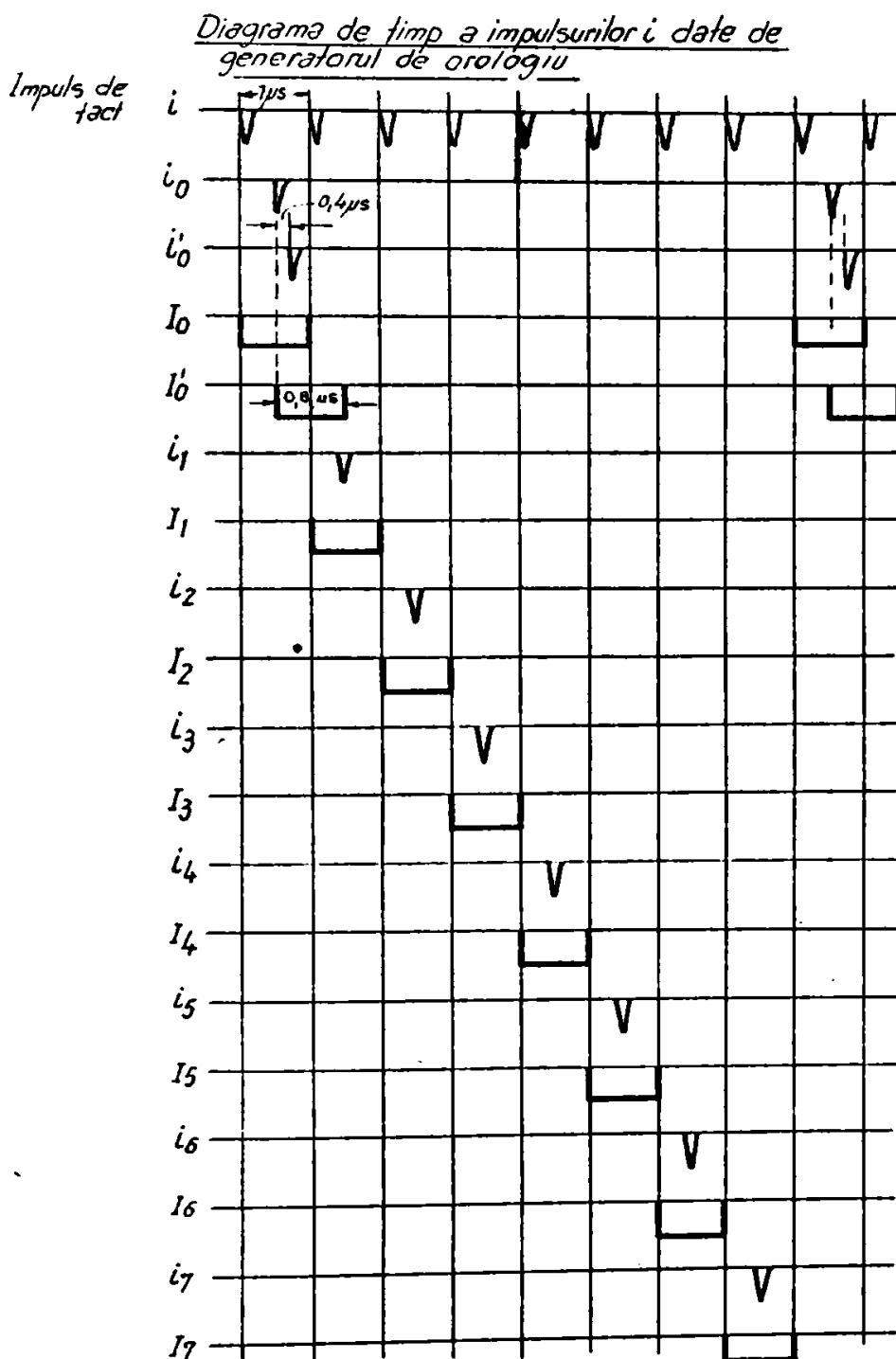
Impulsurile  $i'_o$  și  $I'_o$  sunt utilizate în scopul de a mări viteza de executare a instrucțiilor, în felul următor. Comanda de citire (CIT) sau de scriere (SCR) se va forma cu ajutorul impulsului  $i_o$ , spre exemplu în fază Fz1 a unei anumite instrucții. Citirea trebuie să se facă de la o anumită adresă din memorie. Codul acesta trebuie să stă la dispoziție într-un registru de unde este transmis dusă în registrul de adrese al memoriei (RA). Pentru aceasta trebuie mai întâi să aducem la zero RA, ceea ce realizăm cu ajutorul unei funcții formată cu  $i_o$ . După linștirea fenomenelor tranzitorii provocate de aducerea la zero, ducem adresa, spre exemplu, din NA, în RA făcind funcțiile PdNA și PmRA. Acestea le-am putut realiza cu  $i_1$  respectiv  $I_1$ , ceace înseamnă că trebuie să asteptăm o microsecundă. Dar aducerea la zero a lui RA

nu durează mai mult de 0,3-0,4 microsecunde, iar restul timpului e pierdut.

Pentru a economisi acest timp formăm impulsul  $i_0$ , întirziat cu 0,4 microsecunde față de  $i_0$ , și impulsul  $I'_0$ , întârziat cu 0,5 microsecunde față de  $I_0$  și lat cu numai 0,3 microsecunde. Cu  $i'_0$  formăm funcția PdNA și cu  $I'_0$  funcția PmRA. În felul acesta putem aduce mai devreme adresa în RA și deci putem declanșa mai devreme conținutul de semiexcitare de citire în memorie, ceace face ca informația citită să fie accesibilă după timpul de 3 microsecunde (timpul de acces). Altfel timpul de acces ar fi rezultat mai lung.

O Această metodă o vom folosi, după cum se va vedea, cu ocazia descrierii fazelor instrucțiilor cu ajutorul tabelelor. În efectele trebuie să fim atenți că atunci când formăm cu  $i'_0$  și  $I'_0$  funcțiile PdNA și PmRA să nu formăm funcții similare de predare sau primire pentru cele registre cu ajutorul impulsurilor  $i_0$  și  $I_0$ , deoarece, având în vedere suprapunerea parțială în timp a impulsurilor  $I_0$  și  $I'_0$ , precum și apropierea impulsurilor  $i_0$  și  $i'_0$ , informația aflată în alt registru decât NA ar putea să intre în RA, sau cele două genuri de informație să se amestice în SCI, ceace ar duce la erori. Se va vedea că la descrierea prin tabele acest lucru se evită.

Informația citită din memorie va fi trimisă în registrul memoriei (RM), dar simultan va fi trimisă și în șinele codului informației (SCI1) în scopul de a putea ajunge direct în registrul de destinație, fără să treacă prin RM. Aceasta duce la un ciștig de timp, suplimentar, adică la mărirea din nou a vitezei de lucru. Tot din diagramă se vede că pentru a se putea înscrie corect un cuvint de memorie, el trebuie să se găsească



Obs. In calculator se folosesc și impulsuri inițiate fără de impulsuri  $i_0 \dots i_7$ . Aceste impulsuri sunt notate cu  $i'_0 \dots i'_7$  și  $I'_0$ . În fig.

din motive de economie de spațiu se prezintă numai impulsul  $i'_0$  și  $I'_0$ .

Fig. 4.1

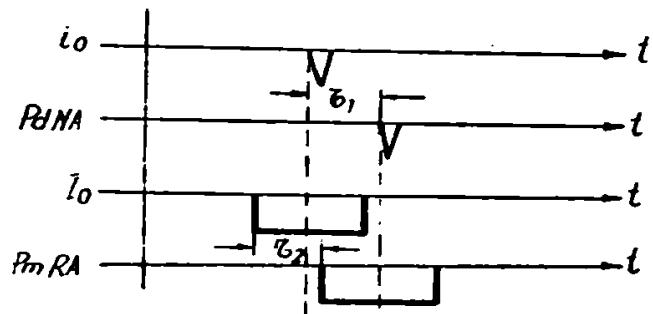


Fig. 4.2

Diagrama de lîmpă a impulsurilor din memorie împreună cu cîteva impulsuri de orologiu

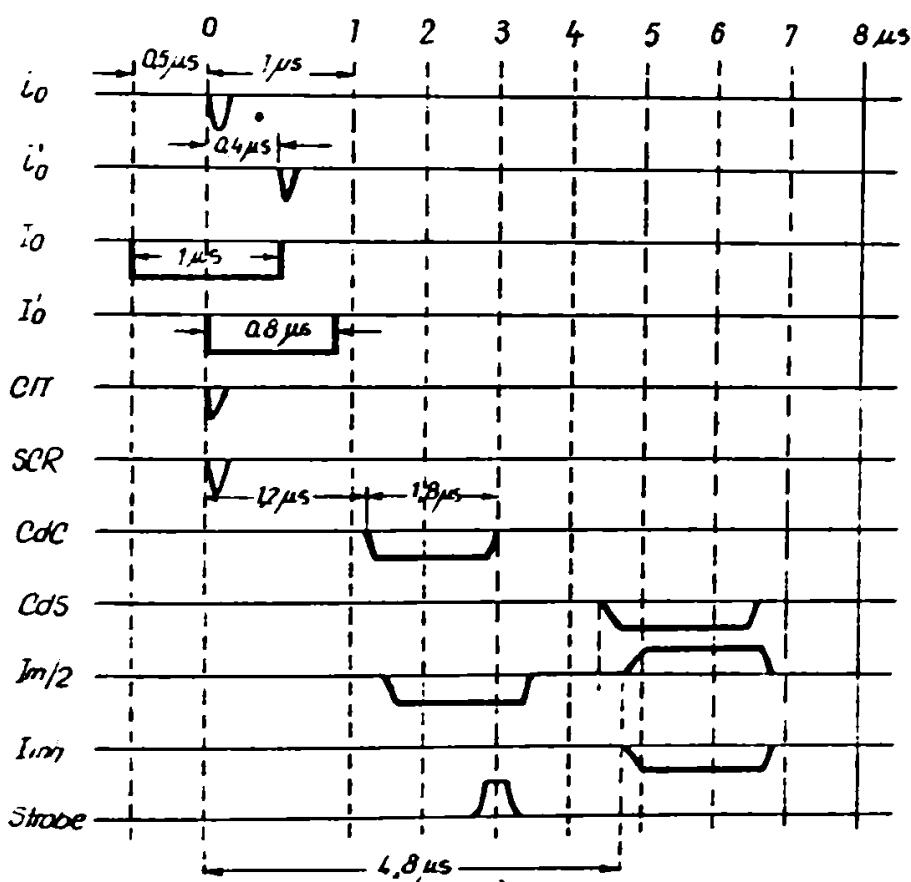


Fig. 4.3

comenzi de scriere. În acest caz impulsul de semiescitare de scris, care apare după 4,8 microsecunde de la darea comenzi, găsește informația în RM. În diagramă se arată și momentele cînd apar impulsurile de orologiu și respectiv I în raport cu impulsurile din memorie. Deasemenea sunt arătate și forma impulsurilor CdC și CdS, care comandă apariția curentilor de semiescitare de citire și scriere  $I_m/2$ . Tot în diagramă este prezentat impulsul de „strobe” care deschide amplificatorul de citire în momentul cel mai favorabil citirii, adică atunci cînd raportul semnal-zgomot este maxim.

În cazul nostru mai cunoaștem și timpul maxim de adunare, care poate fi atins, în cazul cel mai defavorabil, de către registrul acumulator A. Anume el este  $t_{ad,max} = 2$  microsecunde. Acest timp este bine corelat cu ciclul memoriei și al calculatorului. Va trebui deci să avem grijă ca din momentul dării comenzi, pentru funcționarea acumulatorului, să lăsăm un interval de timp de cel puțin 2 microsecunde pînă în momentul utilizării rezultatului obținut în acumulator.

#### Întocmirea tabelelor de descriere

După cum am văzut la prezentarea metodei de sinteză a schemei logice a unui calculator numeric, procesele care se petrec în timpul efectuării unei instrucții, sau al unei comenzi date manual prin cheile de pe pupitru de comandă, vor fi descrise, în mod concis și riguros, cu ajutorul unor tabele. Tabelele sunt întocmite pe instrucții și pe faze. La CETA avem 6 faze:

1. Faza ADUCERE (Pz1), în timpul căreia se aduce instrucția din memorie în registrul instrucției. Primele patru impulsuri  $i_0$  la  $i_3$ , cu care se face aducerea, execută aceleasi microoperării absolut la toate instrucțiile. Unele instrucții, cum sunt cele cu referire la

registre (microprogramate), și cele de introducere extragere, se execută în întregime în această fază.

2. Faza INDIRECT (Fz2), în care se execută microoperațiile necesare atunci cind prin bitul Id, din instrucție, arătăm că adresa trecută în cimpul de adrese al instrucției nu este adresa operandului, ci adresa adresei operandului.

3. Faza EXECUȚIE (Fz3), în care au loc microoperațiile necesare pentru terminarea instrucțiilor, care nu se pot termina în faza de ADUCERE. Aceste instrucții sunt cele cu referire la memorie.

4. Faza EXECUȚIE SUPLEMENTARĂ (Fz4), în care se execută microoperațiile pentru instrucțiile mai lungi cum sunt IMP, MOZ, și CBO, care nu pot fi terminate nici în faza EXECUȚIE.

5. Faza pentru CHEI (Fz5), în care se execută microoperațiile comandate manual prin spăsarea cheilor de pe pupitrul de comandă.

6. Faza INTRERUPERE (Fz6), în care se execută microoperațiile necesare atunci cind un echipament periferic solicită intreruperea, iar calculatorul o acceptă.

În tabele încapul coloanelor se trăiesc impulsurile de orologiu  $i_0 \dots i_7$  (respectiv  $I_0 \dots I_7$ ). În coloanele corespunzătoare acestor impulsuri se arată prin săgeți unde trebuie să le duse, pentru a efectua microoperațiile necesare în faza respectivă. Toate aceste indicații se fac prin notării mnemonice, care reprezintă de fapt un limbaj simbolic foarte concis. În partea de jos a coloanelor se fac o secvență de comentarii asupra microoperațiilor.

Compleierea tabelelor se face pornind de la descrierea, pentru constructor, a instrucțiilor, descriere care are la bază algoritmul adoptat pentru execuția

instrucției respective.

Se va da o atenție deosebită respectării intervalor de timp precizate înainte astfel:

- Intervalul de timp între două impulsuri de orologiu i este de 1 microsecundă.

- Timpul maxim de adunare este de 2 microsecunde.

- Ciclul calculatorului (durata secvenței de opt impulsuri i) este de opt microsecunde și este cu ceva mai mare decât ciclul memoriei (7,5 microsecunde).

- Timpul de acces al memoriei este de 3 microsecunde. Se va avea grija de faptul că, pentru a obține viteză mai mare, cuvântul citit din memorie se va primi direct în registrul de destinație, simultan cu primirea lui în registrul memoriei (RM).

- Cuvântul, care se memorează, trebuie să fie adus în RM cel mai tîrziu cu impulsul de orologiu  $i_4$ , atunci cînd comandă de scriere a fost dată cu impulsul  $i_0$  al aceleasi faze.

In tabele se va arăta întotdeauna denumirea mnemonică a instrucției și fazele din care este formată instrucția. Denumirea mnemonică va fi ulterior, la scrierea ecuațiilor, folosită ca variabilă, rezultată din decodificarea codului operației.

In cazul instrucțiilor de referire la registre, tabelele capătă o formă diferită de cele pentru instrucțiile cu referire la memorie. Aceasta rezultă din faptul că instrucțiile cu referire la registre se execută cu microoperații declanșate de un singur impuls de orologiu și numai în caz excepțional de către două impulsuri.

La întocmirea tabelelor, corespunzătoare comenziilor date manual prin chei, se va ține seama că, la apăsarea pe o cheie, se pune în funcțiune un generator de impulsuri singulare, care furnizează la ieșirea sa un singur impuls format, negativ, adică cu o lățime de 0,2

microsecunde și o amplitudine de cca 3V (de la -0,5V la -3,5V).

Având în vedere că impulsurile singulare apar asincron față de impulsurile de tact (care devin apoi impulsuri de orologiu), se va da o atenție deosebită aspectelor de sincronizare necesare. Deasemenea se va da atenție fazei  $Fz_3$ , care are rolul de a asigura, ca atunci când apăsăm cheia, să se efectueze numai microoperațiile necesare comenzi cerute. Menționăm aici că în unele cazuri impulsurile  $i_0-i_7$  nu sunt suficiente. În aceste cazuri se crează impulsuri și obținute prin trecerea impulsurilor  $i_0-i_7$  prin linii de întârziere. Obținem astfel, spre exemplu din  $i_2$  un impuls  $i'_2$  întârziat față de primul spre exemplu cu 0.3 microsecunde. În felul acesta mai putem, în intervalul de timp dintre două impulsuri și învecinate, să realizăm două microoperații succesive, bineînțeles dacă acestea pot fi executate în timpul mai scurt decât o microsecundă, care ne stă la dispoziție.

În cele ce urmează se prezintă tabelele.

INSTR. RM TOATE INSTR. RM AFARĂ DE SIT		(ADUCERE, INDIRECT)					CETĂ	
FAZA	Io	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz.1	$I_o \rightarrow \text{CITESTE}$ $I_o \rightarrow \text{AO(RA)}$ $I_o \rightarrow \text{AC(RM)}$ $I_o \rightarrow \text{PmRA}$ $I_o \rightarrow \text{Pr.RA}$	$I_1 \rightarrow \text{AO(RI)}$ —		$I_3 \rightarrow \text{Pr.RI}$ —			$I_6 \rightarrow \text{+1NA}$ —	
	- se dă cda. - se aduce la zero RI pt. a primi instrucția din cîmpia din RA - se primește adresa din RA în NA	- se aduce la zero RI - se aduce la zero RA și RM - se primește adresa din RA în NA		Se primește în RI instr. cîmpia, după trecerea în puluj de acces de 3 μs	Nu se folosește	Nu se folosește		Se trece în cazul adresării directă Fz.3 (EXEC) iar în cazul ad. indirectă Fz.2 (INDIR)
INDIRECT	$I_o \rightarrow \text{CITESTE}$ $I_o \rightarrow \text{AO(RA)}$ $I_o \rightarrow \text{AC(RM)}$ $I_o \rightarrow \text{Pr.RA}$ $I_o \rightarrow \text{AdRI}$	$I_1 \rightarrow \text{AO(RI)}$ —		$I_3 \rightarrow \text{+1AdRI}$ —				idem
Fz.2	- se dă cda. - se aduce la zero paralela de adresă - se aduce la zero RA și RM	- se aduce la zero paralela de adresă - se aduce la zero RA și RM		Se primește noua ad. din M în AdRI și bitul Id în Id RI	Nu se folosește	Nu se folosește		idem
	- se primește în RA adresa din paralela de ad.							

INSTR. RM Nr 1 ÎNCARCĂ B		[NB] (ADUCERE, ÎNDIR, EXECUȚIE)		CETA	
FAZĂ	În B	În B	În B	În B	În B
ADUCERE Fz.1		La fel ca la celelalte instrucții Rm			
INDIRECT Fz.2		La fel ca la celelalte instrucții Rm			
EXECUȚIE Fz.3	<ul style="list-style-type: none"> <li>- se dă cda. CITEȘTE</li> <li>- se aduce la zero B</li> <li>- Se primește în RA adresa din parțea de adresă a lui Rm</li> </ul>	<ul style="list-style-type: none"> <li>În B → A(O)RA</li> <li>În B → A(O)RM</li> <li>În B → PdADR</li> <li>În B → Rm RA</li> </ul>	<ul style="list-style-type: none"> <li>—</li> <li>În B → Rm B</li> <li>—</li> <li>—</li> </ul>	<ul style="list-style-type: none"> <li>Dacă BFDNG = 1 atunci: <math>i_7 \rightarrow f_2</math>; Dacă BFDNG = 0 atunci: <math>i_7 \rightarrow f_2</math>.</li> </ul>	<p>Dacă BFDNG = 1 atunci: <math>i_6 \rightarrow A(1)BFDNG</math></p> <p>Dacă BFDNG = 0 atunci: <math>i_7 \rightarrow f_2</math></p> <p>Dacă nu există în scopul realizării unei sincronizări, se aduce bisectibil BFDNG la unu.</p> <p>Vezi explicații în vol. 1, pag. 303</p>

INSTR. RR: N=2 ÎNCARCĂ R INR (ADUCERE, INDIRECȚIE, EXECUȚIE)

FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE FZ. 1		La $i_1$ ca la celelalte instrucțiuni						
INDIRECT FZ. 2		La $i_1$ ca la celelalte instrucțiuni	RRI					
	$i_0 \rightarrow$ CITESTE	$i_1 \rightarrow A(O)SnR$	$i_3 \rightarrow RmSnR$					
	$i_0 \rightarrow A(O)RA$	$i_1 \rightarrow A(O)MR$	$i_3 \rightarrow RmMR$					
	$i_0 \rightarrow A(O)RR$							
	$i_0 \rightarrow PADDR$							
	$i_0 \rightarrow RmRA$							
EXECUȚIE FZ. 3	-Se dă cda. INR	Se citeste adică la zero R.	Nu se folosește	Se primește în R cuvântul citit din R	Nu se folosește	Nu se folosește		
	-Se aduce la zero RA și se dă cda.							
	-Se primește în RA adresa din partea ce adresă a lui RI							

CETĂ

[IN\_Q] (ADUCERE, INDIR, EXECUȚIE)

[INCARCĂ CUMULTATORUL Q]

FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE Fz. 1		La 'zi ca la celealte instrucții			Rm			
INDIRECT Fz. 2		La jef ca la celealte instrucții			Rm			
EXECUȚIE Fz. 3	$i_0 \rightarrow$ CITESTE $i_1 \rightarrow A(0)Q$ $i_0 \rightarrow A(0)RA$ $i_0 \rightarrow A(C)Rm$ $i_0 \rightarrow RAdrI$ $i_0 \rightarrow PmRA$	$i_1 \rightarrow A(0)Q$ $i_1 \rightarrow A(0)SnR$	$i_3 \rightarrow PmQ$ $i_3 \rightarrow PmSnR$			Idem ca la IRm1, Fz.3		
	- Se dă cdă CITESTE Se aduce la zero RA și Rm - Se primește în RA adresa din parțea ce adresă elui Ri	Se aduce la zero Q				NU SE folosește		
							NU SE folosește	
								Icем

în STR RM № 4 [INCAZCA A] (ADUCERE, INDIR., EXECUȚIE)

FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE Fz. 1		la fel ca	la celelalte	instrucții	RM			
INDIRECT Fz. 2		la fel ca	la celelalte	instrucții	RM			
CITESTE	$i_1 \rightarrow A(O)SnR$		$i_3 \rightarrow PmSnR$		Dacă avem $SnR = 1$			
A(D)RA	$i_1 \rightarrow A(O)MR$		$i_3 \rightarrow PmR.R$		$i_4 \rightarrow +M.R$			
A(O)RH	$i_1 \rightarrow A(O)A$				Dacă avem $SnR = 1$			
Adresare	$i_1 \rightarrow PmRA$				$i_4 \rightarrow -M.R$			
EXECUȚIE Fz. 3	-se dă cda. CITESTE INA	Se aduce la zero R și A.	Nu se folosește	Se primește numărul și semnul său din R în R	Se adună numărul și semnul său din R în R	Hu se folosește Obs. E necesar pentru a asigura un tact liber		
		-Se aduce la zero R și RM.			Asigurându-se numărul negativ apare sub formă de complementul 2 numărului.	pentru a asigura un tact liber		
		-Se primește adresa numă- rului din parti- ea de adresă a lui R în RA					Idem	

FAZA	INSTR.RM №5. ÎNCARCĂ SEMPIRITUL ÎN A							INSTR.RM №5. ÎNCARCĂ SEMPIRITUL ÎN A [FZ.1] (ADUCERE, INDIR, EXECUȚIE)								
	l <sub>0</sub>	l <sub>1</sub>	l <sub>2</sub>	l <sub>3</sub>	l <sub>4</sub>	l <sub>5</sub>	l <sub>6</sub>	l <sub>7</sub>	l <sub>0</sub>	l <sub>1</sub>	l <sub>2</sub>	l <sub>3</sub>	l <sub>4</sub>	l <sub>5</sub>	l <sub>6</sub>	l <sub>7</sub>
ADUCERE Fz.1		l <sub>a</sub> fel ca l <sub>a</sub>	celealte		instrucții	Rm										
INDIRECT Fz.2		l <sub>a</sub> fel ca l <sub>a</sub>	celealte		instrucții	Rm										
EXECUȚIE Fz.3 IDA	l <sub>0</sub> → citește l <sub>0</sub> → A(O)RA l <sub>0</sub> → A(O)RN l <sub>0</sub> → RAdRI l <sub>0</sub> → Pm RA  -Se dă cda pe mîră cu ljea numărului. -Se aduce la zero RA și RM. -Se primește în RA adresa din parțea de adresa a lui RJ	l <sub>1</sub> → A(O)SnR l <sub>1</sub> → A(O)MR l <sub>1</sub> → A(O)A  Nu se folosește	l <sub>3</sub> → PmSnR l <sub>3</sub> → PmMR  Nu se folosește	l <sub>4</sub> → +MR  Nu se folosește	-  Nu se folosește	-  Nu se folosește	Idem ca la IRM1, Fz.3									

a)

CETĂ

(ADUCERE, INDIRECȚIE, EXECUȚIE)

MEQ

INSTR RM № 6 MEMOARE Z Q

FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE Fz. 1		La fel ca la celelalte instrucții			RM			
INDIRECT Fz. 2		La fel ca la celelalte instrucții			RM			
EXECUȚIE Fz. 3	<ul style="list-style-type: none"> <li><math>i_0 \rightarrow</math> SCRİE</li> <li><math>i_0 \rightarrow</math> ADOARA</li> <li><math>i_0 \rightarrow</math> ZORI</li> <li><math>i_0 \rightarrow</math> PZRADI</li> <li><math>i_0 \rightarrow</math> PRRA</li> </ul>	<ul style="list-style-type: none"> <li><math>i_2 \rightarrow</math> PRR</li> <li><math>i_2 \rightarrow</math> PRQ</li> </ul>	—	—	—	—	—	Identică la IRR 1, Fz. 3
MEQ	<ul style="list-style-type: none"> <li>-Se dă cda.</li> <li>-Se scrie</li> <li>-Se aduce la zero RA și RM.</li> <li>-Se primește în RA adresa din parte cea adresată lui RI</li> </ul>	Continutul lui Q este primit în RM în vederea memorării	Nu se folosește	Idem				

INSTR RM № 7 MEMOREAZĂ G50 DE CUV. 2 [MG2] ADUCERE, INDIR, EXECUȚIE)

CETĂ

FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE Fz. 1		La fel ca la cetealtele instrucțiuni			R1			
INDIRECT Fz. 2		La fel ca la cetealtele instrucțiuni			R1			
EXECUȚIE Fz. 3	$i_0 \rightarrow$ SCRIE $i_0 \rightarrow A(i)RA$ $i_0 \rightarrow A(i)RM$ $i_0 \rightarrow R\bar{A}CR$ $i_0 \rightarrow RmRA$	$i_2 \rightarrow PmR1$ $i_2 \rightarrow PgG2$	—	—	—	Idem ca în IRM1, Fz.3	Idem ca în IRM1, Fz.3	
MG2	- Se dă cda. - SCRIE - Se aduce la zero RA si RM. - Se primește în RA adresa din partea de adresă a lui RI.	Continutul lui G2 este primit în RM în vederea memorării	Nu se folosește	Nu se folosește	Nu se folosește	Idem	Idem	

FAZA	INSTR. RM №8						MEM.DREZĂ A [MEA]		[MEA] (ADUCERE, INSTRUCTIE)		CFTA	
	l <sub>0</sub>	l <sub>1</sub>	l <sub>2</sub>	l <sub>3</sub>	l <sub>4</sub>	l <sub>5</sub>	l <sub>6</sub>	l <sub>7</sub>	l <sub>6</sub>	l <sub>5</sub>	l <sub>6</sub>	l <sub>7</sub>
ADUCERE FZ.1		l <sub>a</sub>	'el ce la celelalte		instrucții	RM						
INDIRECT FZ.2		l <sub>a</sub>	'el ce la celelalte	instrucții	RM							
EXECUȚIE FZ.3	l <sub>c</sub> → SCRİE l <sub>c</sub> → ADRA l <sub>c</sub> → A(OR) l <sub>c</sub> → PdADR l <sub>c</sub> → PmRA	— l <sub>2</sub> → PmRM l <sub>2</sub> → EJ A					—	—	Item că la IRM1, FZ.3	Item că la IRM1, FZ.3	Item că la IRM1, FZ.3	Item că la IRM1, FZ.3
	-Se dă cdz. SCRİE -Se aduce la zero RA și RM	Continutul lui A este trimis în RM în vederea memorării										
			Nu se folosește	Nu se folosește	Nu se folosește				Idem	Idem	Idem	Idem

CETĂ

INSTR. RM №9 MEMOREAZA PRODUSUL DIN Q [MPQ] (ADUCERE, INDIRECȚIE)

FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE Fz. 1		La fel ca la celelalte instrucții						
INDIRECT Fz. 2.		La fel ca la celelalte instrucții						
EXECUȚIE Fz. 3. MPQ	$i_0 \rightarrow$ SCRIE $i_0 \rightarrow$ A(ORA) $i_0 \rightarrow$ A(ORI) $i_0 \rightarrow$ R(ADR) $i_0 \rightarrow$ Pm.RA	$i_1 \rightarrow$ Dr.A,DG $i_1 \rightarrow$ Pm.RM $i_1 \rightarrow$ LEG $i_1 \rightarrow$ Pd.Q					$\begin{array}{l} \text{Idem ca la} \\ \text{Pm.1, Fz.3} \end{array}$	
	$i_2 \rightarrow$ SCRIE $i_2 \rightarrow$ A(ORA) $i_2 \rightarrow$ A(ORI) $i_2 \rightarrow$ R(ADR) $i_2 \rightarrow$ Pm.RA						$\begin{array}{l} \text{Idem ca la} \\ \text{Pm.1, Fz.3} \end{array}$	
	$i_3 \rightarrow$ SCRIE $i_3 \rightarrow$ A(ORA) $i_3 \rightarrow$ A(ORI) $i_3 \rightarrow$ R(ADR) $i_3 \rightarrow$ Pm.RA						$\begin{array}{l} \text{Idem ca la} \\ \text{Pm.1, Fz.3} \end{array}$	
	$i_4 \rightarrow$ SCRIE $i_4 \rightarrow$ A(ORA) $i_4 \rightarrow$ A(ORI) $i_4 \rightarrow$ R(ADR) $i_4 \rightarrow$ Pm.RA						$\begin{array}{l} \text{Idem ca la} \\ \text{Pm.1, Fz.3} \end{array}$	
	$i_5 \rightarrow$ SCRIE $i_5 \rightarrow$ A(ORA) $i_5 \rightarrow$ A(ORI) $i_5 \rightarrow$ R(ADR) $i_5 \rightarrow$ Pm.RA						$\begin{array}{l} \text{Idem ca la} \\ \text{Pm.1, Fz.3} \end{array}$	
	$i_6 \rightarrow$ SCRIE $i_6 \rightarrow$ A(ORA) $i_6 \rightarrow$ A(ORI) $i_6 \rightarrow$ R(ADR) $i_6 \rightarrow$ Pm.RA						$\begin{array}{l} \text{Idem ca la} \\ \text{Pm.1, Fz.3} \end{array}$	
	$i_7 \rightarrow$ SCRIE $i_7 \rightarrow$ A(ORA) $i_7 \rightarrow$ A(ORI) $i_7 \rightarrow$ R(ADR) $i_7 \rightarrow$ Pm.RA						$\begin{array}{l} \text{Idem ca la} \\ \text{Pm.1, Fz.3} \end{array}$	

CETA

	INSTR RM №10	MEMOIRE ZA CITUL ENQ	MCQ	ADUCERE INDIP EXECUTIE				
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz. 1		I <sub>0</sub> și că la celelalte instrucții			R.M.			
INDIRECT Fz. 2		I <sub>2</sub> și că la celelalte instrucții			R.M.			
EXECUTIE Fz. 3 MCQ	I <sub>0</sub> → SCRIF I <sub>0</sub> → A(O)RA I <sub>0</sub> → A(O)RM I <sub>0</sub> → PCADR I <sub>0</sub> → Pn RA  - Se dă cda. SCRIF - Se aduce la zero RAS. R.M.	I <sub>2</sub> → Pn RM I <sub>2</sub> → Pn RQ I <sub>2</sub> → PD S R  Nu se folosește	— — —	Continutul părții de mărimie a lui Q și continutul părții de semn a lui R Sunt primite în RM în vedere cărea memoria rări.	— — —	Idem ca la IRM; Fz. 3 IRM;	Idem	

**INSTR. & M. № 11 MEMORIEA REZULTATUL ADUNĂRII SÙJECȚER MR = (ADUCERE, INDER, EXECUȚIE)**

FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz. 1		La	se ca la	celelelte	instrucții	RM		
INDIRECT Fz. 2		La	se ca la	celelelte	instrucții	RM		
EXECUȚIE Fz. 3 MRA	i <sub>0</sub> → SCRIT i <sub>0</sub> → A(0)RA i <sub>0</sub> → A(0)RM i <sub>0</sub> → A(0)SnR i <sub>0</sub> → A(0)MR i <sub>0</sub> → RzAdR i <sub>0</sub> → RmRA  -Se dă cdb. SCRIT -Se aduce la zero RA și RM -Se aduce la zero R	i <sub>1</sub> → PmSnR i <sub>1</sub> → PmMR i <sub>1</sub> → PmA i <sub>1</sub> → A(0)A  -Continutul lui A este primul în R -Cu ajutorul lui i <sub>1</sub> se aduce de i <sub>1</sub> , se aduce la zero A. -Se promiese în RA adresa din partea de adresă a lui e prea firzie.	i <sub>2</sub> → +R <sub>2</sub>  -Decă evenimentul R <sub>2</sub> = 1 i <sub>2</sub> → +R <sub>2</sub>  -Decă evenimentul R <sub>1</sub> = 1 i <sub>2</sub> → +R <sub>1</sub>	i <sub>3</sub>  -Continutul răstării de mărire a lui A -Se aduce la zero R	i <sub>4</sub> → PmRM  i <sub>4</sub> → PmA  i <sub>4</sub> → PmSnR	i <sub>5</sub> → A(0)DCR  i <sub>5</sub> → A(0)DCR	i <sub>6</sub>  -Dacă aveți (i <sub>1</sub> - i <sub>0</sub> )SnA = 1 atunci i <sub>7</sub> → A(i <sub>1</sub> )DCR	i <sub>7</sub>  Idem ca la IRM1, Fz. 3  Idem ca la IRM1, Fz. 3

INSTR RM № 12		ADUNĂ LA A		ADA		(ADUCERE, ÎNDIR., EXECUȚIE)		CETĂ
Faza	l <sub>0</sub>	l <sub>1</sub>	l <sub>2</sub>	l <sub>3</sub>	l <sub>4</sub>	l <sub>5</sub>	l <sub>6</sub>	l <sub>7</sub>
ADUCERE Fz. 1		La fel ca la celealte			instrucții	RM		
INDIRECT Fz. 2		La fel ca la celealte		instrucții	RM			
EXECUȚIE Fz. 3	<ul style="list-style-type: none"> <li>l<sub>c</sub> → Cifrele</li> <li>l<sub>0</sub> → A(0)RA</li> <li>l<sub>c</sub> → A(0)RM</li> <li>l<sub>0</sub> → RdADR</li> <li>l<sub>c</sub> → RnRA</li> </ul>	<ul style="list-style-type: none"> <li>l<sub>1</sub> → A(0)SnR</li> <li>—</li> <li>l<sub>3</sub> → ?m SnR</li> <li>l<sub>3</sub> → ?m MR</li> <li>l<sub>5</sub> → A(0)DCR</li> </ul>	<ul style="list-style-type: none"> <li>l<sub>2</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub></li> </ul>	<ul style="list-style-type: none"> <li>l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub> → l<sub>4</sub></li> </ul>	<ul style="list-style-type: none"> <li>Dacă avem: SnR = 1, atunci: <math>l_7 \rightarrow A(1)DCR</math></li> </ul>	<ul style="list-style-type: none"> <li>Dacă avem: SnR = 1, atunci: <math>l_7 \rightarrow A(0)DCR</math></li> </ul>	<ul style="list-style-type: none"> <li>Item ca la IRM1, Fz. 3</li> </ul>	<ul style="list-style-type: none"> <li>Item ca la IRM1, Fz. 3</li> </ul>
					<ul style="list-style-type: none"> <li>Nu se efectuează adunarea lui din numărului lui din R.</li> </ul>	<ul style="list-style-type: none"> <li>Se primește operandul și se efectuează adunarea lui din numărului lui din R.</li> </ul>	<ul style="list-style-type: none"> <li>Se aduce la zero bisabili DCR</li> </ul>	<ul style="list-style-type: none"> <li>Se aduce la zero bisabili DCR</li> </ul>
							<ul style="list-style-type: none"> <li>Idem</li> </ul>	<ul style="list-style-type: none"> <li>Se aduce la 1 bisabil DCR dacă avem depășire.</li> <li>Idem ca la IRM1, Fz. 3</li> </ul>

CETĂ

INSTR RM №13 SCA		(ADUCERE, ÎNCIR, EXECUȚIE)						
FAZĂ	l <sub>5</sub>	l <sub>1</sub>	l <sub>2</sub>	l <sub>3</sub>	l <sub>4</sub>	l <sub>5</sub>	l <sub>6</sub>	l <sub>7</sub>
ADUCERE Fz. 1		La fel ca la celelalte		instrucții	Rm			
INDIRECT Fz. 2		La fel ca la celelalte		instrucții	Rm			
EXECUȚIE Fz. 3	$I_0 \rightarrow C^{\text{rest}}$ $I_0 \rightarrow A(0)RA$ $I_0 \rightarrow A(0)RM$ $I_0 \rightarrow R^e AdR$ $I_0 \rightarrow PmRA$  $- Se căcca pentru căirea 1 parte de semn al lui R, ceace va duce la schimbările nule nccore.$ $- Se înmestecă în RA 3 creșă din partea ce adr a lui R:$	$I_1 \rightarrow A(1)SnR$ $I_1 \rightarrow A(0)MR$ $I_1 \rightarrow PmRA$  $- Se aduce la 1 parte de semn al lui R, ceace va duce la schimbările nule nccore.$ $- Se înmestecă din partea ce adr a lui R:$	$I_3 \rightarrow PmSnR$ $I_3 \rightarrow PmMR$ $I_4 \rightarrow + SnR$ $I_4 \rightarrow + MR$ $I_4 \rightarrow - SnR$ $I_4 \rightarrow - MR$ $I_4 \rightarrow + SnA$  $- Se aduce la zero bisăbilul DCR$	$Dacă avem SnR = 1 atunci$ $Dacă avem SnR = 1 atunci$ $I_5 \rightarrow A(0)DCR$  $- Se efectuează adunarea la zero bisăbilul DCR$	$Dacă avem (01-10)SnR = 1 atunci$ $I_7 \rightarrow A(0)DCR$  $Idem că la IRR1, Fz. 3$  $Idem că la IRR1, Fz. 3$			

INSTR RM № 14		INM (ADUCERE, INDIR, EXECUȚIE)						CETA
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz.1		la fel ca la celelalte		instrucțiuni	RM	-		
INDIRECT Fz.2		La fel ca la celelalte		instrucțiuni	RM	-		
EXECUȚIE Fz.3 INM	<i>i<sub>0</sub> → CITESTE</i> <i>i<sub>0</sub> → A(0)RA</i> <i>i<sub>0</sub> → A(0)RM</i> <i>i<sub>0</sub> → P(Address)</i> <i>i<sub>0</sub> → Rm RA</i>	<i>i<sub>2</sub> → A(0)N24</i> <i>i<sub>1</sub> → A(0)MR</i> <i>i<sub>1</sub> → A(0)A</i>	<i>i<sub>3</sub> → Rm SnR</i> <i>i<sub>3</sub> → Rm MR</i>	<i>i<sub>4</sub> → Dr, Dq</i> <i>i<sub>4</sub> → +IN24</i> <i>i<sub>4</sub> → LEG</i>	<i>- Dacă avem - N24 = 1 atunci i<sub>6</sub> → A(0)Bit</i>	<i>i<sub>7</sub> → +SnR</i>		
							<i>Iadem că la IRM1, Fz.3</i>	<i>Iadem că la IRM1, Fz.3</i>
							<i>- Se trece de - Semnul pro- dusului se d. la 16 înăbolă- ce din SnR în de starea lui snA.</i>	<i>- Semnul pro- dusului se d. la 16 înăbolă- ce din SnR în de starea lui snA.</i>
							<i>In A avem pa- rtie de la ele- mentul microprocesor. Hea c.m.s.a produsului.</i>	<i>In A avem pa- rtie de la ele- mentul microprocesor. Hea c.m.s.a produsului.</i>
							<i>Iadem că la IRM1, Fz.3</i>	<i>Iadem că la IRM1, Fz.3</i>

\* ) Se va urmări descrierea repetării impulsurilor.

CETA

INSTR RM № 15		IMPARTIE		IMPREDUCERE, INDIR, EXECUTIE SUPEL)				
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz. 1		La fel ca la celelalte instrucții						
INDIRECT Fz. 2		La fel ca la celelalte instrucții						
EXECUȚIE Fz. 3 IMP	i <sub>0</sub> → CITESTE i <sub>0</sub> → AD(0)RA i <sub>0</sub> → AD(0)RM i <sub>0</sub> → P(0)ADR i <sub>0</sub> → Pm RA	i <sub>1</sub> → AD(0)MR —	i <sub>3</sub> → PmSnR i <sub>3</sub> → PmMR	i <sub>4</sub> → — i <sub>4</sub> → +15nA	i <sub>5</sub> → —NR i <sub>5</sub> → A(0)DCR i <sub>5</sub> → A(0)Q	— — —	- Dacă avem: (O1 - 1C) SnA = 1 și i <sub>7</sub> → 2A = 1 atunci i <sub>7</sub> → f <sub>2</sub> = 1 atunci - Dacă avem (O1 - 1C) SnA = 0 și i <sub>7</sub> → 2A = 0 atunci i <sub>7</sub> → f <sub>1</sub> = 1 atunci - Dacă avem (O1 - 1C) SnA = 1 și i <sub>7</sub> → 2A = 0 atunci i <sub>7</sub> → f <sub>2</sub> = 0 atunci - Dacă avem (O1 - 1C) SnA = 0 și i <sub>7</sub> → 2A = 1 atunci i <sub>7</sub> → f <sub>1</sub> = 0	- Dacă avem: (O1 - 1C) SnA = 1 și i <sub>7</sub> → 2A = 1 atunci i <sub>7</sub> → f <sub>2</sub> = 1 atunci - Dacă avem (O1 - 1C) SnA = 0 și i <sub>7</sub> → 2A = 0 atunci i <sub>7</sub> → f <sub>1</sub> = 1 atunci - Dacă avem (O1 - 1C) SnA = 1 și i <sub>7</sub> → 2A = 0 atunci i <sub>7</sub> → f <sub>2</sub> = 0 atunci - Dacă avem (O1 - 1C) SnA = 0 și i <sub>7</sub> → 2A = 1 atunci i <sub>7</sub> → f <sub>1</sub> = 0

\*). Deîmpărțitul este mai mare sau egal cu împărțitorul cind în SnA și Sn2A avem aceeași cifrăadică,  
 $(O1 - 10) SnA = 1$  și cind această cifră este 0, adică  $Sn2A = 1$ . De fapt prima conație există totdeauna.

CETĂ

INSTR. RM. NR. 15 (continuare)		IMPREM (ADUCERE, ÎNDIR. EXECUȚIE, EXECUȚIE SUPRI)						
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
EXECUȚIE SUPLEMENTARĂ	i <sub>0</sub> → STA i <sub>0</sub> → SQ i <sub>0</sub> → +1N24 FZ 4 IRM P	- Dacă avem Sn2A = 1 atunci i <sub>1</sub> → +MR - Dacă avem Sn2A = 1 atunci i <sub>1</sub> → -MR i <sub>1</sub> → +1SnA	—	- Dacă avem Sn2A = 1 atunci i <sub>3</sub> → A(1)2G - Dacă avem N24 = 1 atunci i <sub>3</sub> → A(1)3II	—	—	—	—
		- Se depășează la sfîrșita cu un răspingere în registrile A și Q.	- Se face, conform cu algoritmul de împărțire, adunarea sau scăderea între numărul la deîmpărțit și deîmpărțitorul său, urmărind după fiecare operație, efectuarea unei scăderi sau adunări între rezultatul și adunătorul său.	Nu se folosește în conformitate în acord cu mulți, cărăci tutui și se introduc în reg. CQ	- Se formează în conformitate în acord cu mulți, cărăci tutui și se introduc în reg. CQ	Nu se folosește	Nu se folosește	Idem ca la IRM1, FZ 3

\* ) Se vă urmări descrierea repetării impulsurilor.

FAZA	INSTR RM № 16 SAU INCLUSIV CUA						[SAI] (ADUCERE, ÎNCR, EXECUȚIE)			CETĂ
	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>		
ADUCERE Fz. 1		la fel ca la celelalte instrucții			Rm					
INDIRECT Fz. 2		la fel ca la celelalte instrucții			Rm					
EXECUȚIE Fz. 3 SAI	<ul style="list-style-type: none"> <li>i<sub>0</sub> → Citeste</li> <li>i<sub>0</sub> → A(0)RA</li> <li>i<sub>0</sub> → A(0)RM</li> <li>i<sub>0</sub> → R1 Addr</li> <li>i<sub>0</sub> → Rm RA</li> <li>- se dă ca citeste</li> <li>- se aduce la zero req. R</li> <li>- se aduce la zero RA și RM.</li> <li>- se primește în RA adresa din partea de adresă a lui RI.</li> </ul>	<ul style="list-style-type: none"> <li>i<sub>1</sub> → A(0)SaR</li> <li>i<sub>1</sub> → A(0)MR</li> <li>i<sub>2</sub> → Rm SnR</li> <li>i<sub>2</sub> → Rm MR</li> <li>i<sub>2</sub> → Rm A</li> <li>- Se accesează la zero req. R co-continuu re-qișitului A.</li> </ul>	<ul style="list-style-type: none"> <li>i<sub>3</sub> → Rm SnR</li> <li>i<sub>3</sub> → Rm MR</li> <li>i<sub>3</sub> → A(0)A</li> <li>- Se primește în R continuu- lui locului rezultatului A.</li> </ul>	<ul style="list-style-type: none"> <li>i<sub>4</sub> → SnR</li> <li>i<sub>4</sub> → MR</li> <li>- Rezultatul obținut în urma formării funcției SAU INCL - se formază și funcția SAU INCL</li> <li>- Se aduce la zero A</li> </ul>	<ul style="list-style-type: none"> <li>-</li> <li>-</li> <li>-</li> <li>-</li> <li>-</li> <li>-</li> <li>-</li> <li>-</li> </ul>	<ul style="list-style-type: none"> <li>Item că la IRM1, Fz. 3</li> <li>Item că la IRM1, Fz. 3</li> <li>Item că la IRM1, Fz. 3</li> <li>Item că la IRM1, Fz. 3</li> <li>Item că la IRM1, Fz. 3</li> <li>Item că la IRM1, Fz. 3</li> <li>Item că la IRM1, Fz. 3</li> <li>Item că la IRM1, Fz. 3</li> </ul>				

CETA

INSTR RM № 17 [SAU EXCLUSIV CU A] [SAE] (ADUCERE, INDIR, EXECUTIE)

FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz. 1		La fel ca la celelalte instrucții				RM		
INDIRECT Fz. 2		La fel ca la celelalte instrucții			RM			
EXECUȚIE Fz. 3	i <sub>0</sub> → CITEȘTE i <sub>0</sub> → A(0)RA i <sub>0</sub> → A(0)RM i <sub>0</sub> → PzADR i <sub>0</sub> → Pm RA  - Se da cda. CITEȘTE la zero registrul R - Se aduce la zero RA și RM	i <sub>1</sub> → i <sub>(0)SnR</sub> i <sub>1</sub> → i <sub>(0)MR</sub>  Nu se folosește	i <sub>2</sub> → Rm SnR i <sub>2</sub> → Rm MR  Nu se folosește	i <sub>3</sub> → Tr BI i <sub>3</sub> → Tr SnR i <sub>3</sub> → Tr MR  - Se primește și în R con- tinutul locului adresat.	i <sub>4</sub> → i <sub>(0)SnR</sub> i <sub>4</sub> → i <sub>(0)MR</sub>  - Se primește și în R con- tinutul locului adresat.	i <sub>5</sub> → i <sub>(0)SnR</sub> i <sub>5</sub> → i <sub>(0)MR</sub>  - Se primește și în R con- tinutul locului adresat.	i <sub>6</sub> → i <sub>(0)SnR</sub> i <sub>6</sub> → i <sub>(0)MR</sub>  - Se primește și în R con- tinutul locului adresat.	i <sub>7</sub> → i <sub>(0)SnR</sub> i <sub>7</sub> → i <sub>(0)MR</sub>  - Se primește și în R con- tinutul locului adresat.

INSTR. RM № 18		SI CU A		SIAT (ADUCERE IN DATORIE, EXECUȚIE)		CE-Δ	
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	- i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>
ADUCERE FZ 1		La	jei ca ia celeste	instructiuni	RM		
INDIRECT FZ 2		La	jei ca la celeste	instructiuni	RM		
EXECUȚIE FZ 3 și A	- Se dă cdb. <b>CITESTE</b> <i>i<sub>0</sub> → A(0)RA</i> <i>i<sub>1</sub> → A(0)RM</i> <i>i<sub>2</sub> → A(0)MR</i> <i>i<sub>3</sub> → PgAdRI</i> <i>i<sub>4</sub> → PnRA</i> <i>i<sub>5</sub> → A(0)Q</i>	<i>i<sub>1</sub> → A(0)SR</i> <i>i<sub>2</sub> → PnQ</i> <i>i<sub>2</sub> → FeA</i> <i>i<sub>3</sub> → PmMR</i> <i>i<sub>3</sub> → PmQ</i> <i>i<sub>4</sub> → A(0)Q</i>	<i>i<sub>3</sub> → PnSnR</i> <i>i<sub>3</sub> → PmMR</i> <i>i<sub>4</sub> → SnR</i> <i>i<sub>4</sub> → MR</i>	<i>i<sub>5</sub> → Tr.BU</i> <i>i<sub>5</sub> → +SnR</i> <i>i<sub>6</sub> → +SnR</i> <i>i<sub>6</sub> → +MR</i>	<i>i<sub>6</sub> → A(0)SR</i> <i>i<sub>5</sub> → +SnR</i> <i>i<sub>6</sub> → +MR</i> <i>i<sub>6</sub> → RdQ</i>	<i>i<sub>7</sub> → Tr.BI</i> <i>i<sub>7</sub> → +SnR</i> <i>i<sub>7</sub> → +MR</i> <i>i<sub>7</sub> → RdQ</i>	<i>i<sub>7</sub> → Tr.BI</i> <i>i<sub>7</sub> → +SnR</i> <i>i<sub>7</sub> → +MR</i> <i>i<sub>7</sub> → RdQ</i>
	- Se aduce la zero req. - Se aduce la zero RA și RM. - Se primește în RA adresa din partea de adresă a lui RI.	Continutul locului adresării înreq. A și se acuțează simultan în trimite aici, req.R și G. Dacă în Q și în A.	Continutul limitelor înreq.Q și se acuțează simultan în trimite aici, req.R și G. Dacă în Q și în A.	- Se blochează ză transferul la zero req. R.	- Se aduce la zero req. R.	- Continutul limitelor înreq. A și se trimite aici, nemojănic, continuând req. în A XYY, îz. în R XYY *) R. Astfel se formează în A funcția SAUINC - între A funcția X și Y, erin SAUECL între X și Y.	- Se blochează transiția înreq. A și se trimite aici, nemojănic, continuând req. în A XYY, îz. în R XYY *) R. Astfel se formează în A funcția X Y, erin SAUINC - între A funcția X și Y.

x) Prin simbolul  $\overline{V}$  este notată funcția SAU EXCL.

	INSTR RM № 19	SALT	SALT	(ADUCERE INDIRECT)	CETA			
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz 1	i <sub>0</sub> → Cîștește i <sub>0</sub> → AdrRA i <sub>0</sub> → AdrRM i <sub>0</sub> → RdNA i <sub>0</sub> → RmRA  - se dă cca Cîștește - se aduce la zero RI pt. a putea primi la zero RA + RM - Se primește în RA adr. din RA	i <sub>1</sub> → A(c)R1  —	 i <sub>3</sub> → RmRI  —	i <sub>3</sub>  •	  -Se primește în RI instrucția cîștește, după trecerea timpiului ce acces de 3 us.	Nu se folosește	Nu se folosește	Dacă Id = 1 și cecă fîză & bitr = 1 atunci i <sub>7</sub> → fz 1
INDIRECT SALT Fz 2	i <sub>0</sub> → Cîștește i <sub>0</sub> → AdrRA i <sub>0</sub> → AdrRM i <sub>0</sub> → RdNA i <sub>0</sub> → RmRA  - se dă cca Cîștește - se aduce la zero RI pt. a adresa și id din RI	i <sub>1</sub> → A(c)AdrR1  —	 i <sub>3</sub> → RmAdrR1  —	  -Se primește în poftă de adresa și în panza Ic.	  Nu se folosește	Idem	Idem	Dacă Id = 1 atunci i <sub>7</sub> → fz 2
								Idem că la IRM1, Fz 3 i <sub>7</sub> → AdrRA

OBS: În zona de ADUCERE primele 4 impulsuri i<sub>0</sub> : i<sub>3</sub> execută la fiecare instrucție aceleasi microopereți, care corespund aducerii instrucțiunilor în RI.

\*) Microoperețiile corespunzătoare lui i<sub>7</sub> în Fz 2 sunt aceleasi ca și în Fz 1. Aceasta face ca funcționarea să fie următoarea: Dacă în timpul lui Fz 1 avem cerere de întreupere dar avem și adresare indirectă (Id=1), nu se ia în considerare cererea de întreupere ci se trece la Fz 2. Abia la sfîrșitul adresărilor indirecte (Id=0) se ia în considerare, în timpul lui Fz 2, cererea de întreupere. Faptul că la i<sub>6</sub> se execuă atât la Fz 1 cât și la Fz 2, microoperatia de la IRM1, Fz 3 nu jenează.

INSTR. RM. NR 20 [SALT LA SUBPROGRAM] [SSP] (ADUCERE, INDIRECT, EXECUȚIE)

CETĂ		La fel ca la celelalte instrucții RM						
ADAZĂ	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
ADUCERE Fz.1	La fel ca la celelalte instrucții RM							
INDIRECT Fz.2	La fel ca la celelalte instrucții RM							
EXECUȚIE Fz.3 SSP	$i_0 \rightarrow \text{SCRIE}$ $i_0 \rightarrow \text{AC(RA)}$ $i_0 \rightarrow \text{AO(RM)}$ $i_0 \rightarrow \text{RD(RI)}$ $i_0 \rightarrow \text{PR(RA)}$  $\text{Se dă ca:}$ $\text{SCRIE}$ $\text{Se aduce la zero RA s. RI}$ $\text{Se primește Y = RA s. RI}$ $\text{In RA scrie Y cu adresa de la R1}$	$i_1 \rightarrow P_{nRM}$ $i_1 \rightarrow P_{nNA}$ $i_2 \rightarrow A(\varnothing)NA$  $\text{Continutul lui NA care este adresa de ieșire a programului P1 se trimite în RM}$ $\text{se primește Y din partea de adresă a lui RI}$	$i_3 \rightarrow P_{nNA}$ $i_3 \rightarrow \text{PdADR}$  $\text{Se aduce la zero NA}$	$i_4 \rightarrow$ $i_5 \rightarrow$	$i_6 \rightarrow \text{FINA}$  $\text{Nu se folosește}$	$i_7 \rightarrow$ $i_8 \rightarrow$	Idem ca la IRM1, Fz.3  Idem ca la IRM1, Fz.3  Idem ca la IRM1, Fz.3	
							$\text{Se formează Y+1 la care înseamnă efectiv suma programului.}$	

Cbd. În Y la adresa Y am introdus adresa din programul principal la care trebuie să revenim pentru a reluă programul din locul interupt. La scurtul subprogramului avem insir. SALT la Y cu adresa indirectă. Y este adresa specificată în SSP și este adresa primă a instrucției a subprogramului la această adresa se înmag. adresa P+1 din proq. principal, la care trebuie să revenim.

INSTR RM № 21 MARESTE SI OMITE DACĂ = ZERO [M2Z] (ADUCERE, ÎNDIR, EXECUȚIE, EX. SUPL)		CETA						
FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE Fz 1	La $i_1$ ca la celelalte instrucții RM							
INDIRECT Fz 2	La $i_1$ ca la celelalte instrucții RM							
EXECUȚIE Fz 3 M0Z	$i_0 \rightarrow$ CITESTE $i_1 \rightarrow PmB$ $i_0 \rightarrow A(0)RA$ $i_0 \rightarrow A(0)RN$ $i_0 \rightarrow A(0)B$ $i_0 \rightarrow RaAdri$ $i_0 \rightarrow PmRA$	$i_2 \rightarrow A(0)SnR$ $i_2 \rightarrow A(0)MR$ $i_2 \rightarrow A(0)A$ $i_6 \rightarrow RaAdri$ $i_6 \rightarrow PmRA$	$i_3 \rightarrow PmSnR$ $i_3 \rightarrow PmMR$ $i_4 \rightarrow A$	Dacă avem $SnR = 1$ stunci	$i_4 \rightarrow +MR$ Dacă avem $SnR = 1$ stunci	$i_5 \rightarrow +1A$ $i_4 \rightarrow -MR$ $i_4 \rightarrow +1SnA$	$i_7 \rightarrow A(0)SnR$ $i_7 \rightarrow A(0)MR$ $i_7 \rightarrow f24$	- Se aduce la zero req. R
	- Se dă cda CITESTE - Se aduce la zero RA si RM	- Se primește în req. B con- timul req. A în vederea în scopul de - Se aduce la zero req. S	- Se aduce la zero req. R și A în vederea întroducerii în adresat	- Se achiziționează numărul săzile în R la zero	- Se adună un c.m.p.s. la sfârșit în A. Astfel dacă numărul A este negativ	- Interval ne- cesar propa- gării transfe- rului.		
	- Se aduce la în RA adresa din partea ce adresa lui RI						- Se aduce la zero req. R - Se trece la Fz 4	

INSTR RM Nr 21 (continuare)		RĂSTRETE SI OMITE ÎNCĂZEREA ÎN CERCUS EXEC SUSL						
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
EXECUȚIE SUPLEMENTARĂ	I <sub>0</sub> → P <sub>m</sub> S <sub>n</sub> R I <sub>0</sub> → P <sub>m</sub> M <sub>R</sub> I <sub>0</sub> → P <sub>d</sub> A	I <sub>1</sub> → A(0)A	Dacă avem: S <sub>n</sub> R = 1 atunci I <sub>2</sub> → +M <sub>R</sub>	—	I <sub>4</sub> → P <sub>m</sub> R <sub>Y</sub> —	I <sub>5</sub> → A(G)A I <sub>6</sub> → P <sub>r</sub> S <sub>n</sub> R I <sub>5</sub> → P <sub>m</sub> R	I <sub>5</sub> → +S <sub>n</sub> R I <sub>5</sub> → T <sub>m</sub> R	Idem ca la IRM1, Fz3
FZ.4	I <sub>0</sub> → SCRIT I <sub>0</sub> → A(O)R <sub>H</sub>	I <sub>2</sub> → -M <sub>R</sub>	Dacă avem: Z <sub>A</sub> = 1 atunci I <sub>0</sub> → +1NA	I <sub>2</sub> → +15nA	I <sub>4</sub> → A(O) <sub>Y</sub> R I <sub>4</sub> → A(O) <sub>Y</sub> R	I <sub>5</sub> → P <sub>d</sub> S	Idem ca la IRM1, Fz3	
IR02	-Numărul din A, la care să zero A. adăoagă unu, este dus în R în vedere recom- plemenții spre afii exprimat în semn- semne. -Se dă că scrie în R la adresa de la care se scrie și	-Se aduce la zero A. -Se înmulțește cu 2 și rezultația se înmulțește cu numărul din A, la care să zero R.	-Dacă numărul este pozitiv se înmulțește cu numărul din A, la care să zero R. -Dacă este negativ se complementă.	-Nu măriți din A, acum re- zultatul de 2 și re- zultatul în semn- semne este înscris în R. -Dacă este inter- vire la comp- lementare. -Se aduce la zero R. Obs. Acum numărul din A este cel acela din R, măr- cu o urmă.	-Nu măriți din A, acum re- zultatul în semn- semne este înscris în R, în R nu măriți care să inițial în A continuă să se pierde.	-Se aduce la zero R. Obs. Acum numărul din A este cel acela din R, măr- cu o urmă.	-Numărul din A este inițial în A și în R, în R nu măriți care să inițial în A continuă să se pierde.	-Numărul din A este inițial în A și în R, în R nu măriți care să inițial în A continuă să se pierde.

- \* ) Pentru a putea fi înscris corect în un cuvînt și în RM, el trebuie să fie adus în RM cel mai tîrziu la i<sub>4</sub> (cda scrie se dă la i<sub>0</sub>)

- Dacă după adunarea unității la conținutul lui A, cu i<sub>5</sub> din Fz3, acesta devine zero, se adaugă 1 în NA și deci următoarea instrucție se omite

CETĂ  
CERCĂRĂ CUB SI OR TE LA INEGALIT

[INSTR RM № 22 CORDĂRĂ CUB SI OR TE LA INEGALIT] [CBC (ADUCERE, INDIRECT, EXECUȚIE, SUP.)]

FAZA	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ADUCERE Fz. 1	La fel ca la celelalte instrucții RM							
INDIRECT Fz. 2	La fel ca la celelalte instrucții RM							
EXECUȚIE Fz. 3	La fel ca la celelalte instrucții RM							
CBO	<ul style="list-style-type: none"> <li>- Se dă cda CIRESTE</li> <li>- Se aduc la zero R &amp; Q</li> <li>- Se aduce la zero RA și RM</li> <li>- Se primește în RA adresa din parte ade adresă a lui RI.</li> </ul>	<ul style="list-style-type: none"> <li><math>i_0 \rightarrow A(0)RA</math></li> <li><math>i_0 \rightarrow A(0)RM</math></li> <li><math>i_0 \rightarrow RAADR:</math></li> <li><math>i_0 \rightarrow RmRA</math></li> <li><math>i_1 \rightarrow A(C)SnR</math></li> <li><math>i_1 \rightarrow A(C)MR</math></li> <li><math>i_1 \rightarrow A(C)Q</math></li> <li><math>i_2 \rightarrow PmQ</math></li> <li><math>i_2 \rightarrow PdA</math></li> <li><math>i_3 \rightarrow AmMR</math></li> <li><math>i_3 \rightarrow A(0)A</math></li> </ul>	<ul style="list-style-type: none"> <li><math>i_3 \rightarrow PmR</math></li> <li><math>i_3 \rightarrow PdR</math></li> <li><math>i_4 \rightarrow SmR</math></li> <li><math>i_4 \rightarrow MMR</math></li> <li><math>i_5 \rightarrow A(0)SnR</math></li> <li><math>i_5 \rightarrow A(0)MR</math></li> <li><math>i_6 \rightarrow PdB</math></li> </ul>	<ul style="list-style-type: none"> <li><math>i_4 \rightarrow SmR</math></li> <li><math>i_4 \rightarrow MMR</math></li> <li><math>i_5 \rightarrow A(0)SnR</math></li> <li><math>i_5 \rightarrow A(0)MR</math></li> </ul>	<ul style="list-style-type: none"> <li>- Se trece la zero R.</li> <li>- Se aduce la zero R.</li> <li>- Se aduce numărul din A numărul din R.</li> <li>- Se aduce la zero A.</li> </ul>	<ul style="list-style-type: none"> <li>- Se trece la zero R.</li> <li>- Se aduce numărul din R. Acesta este celălalt număr care se compară.</li> </ul>	<ul style="list-style-type: none"> <li>- Se trece la zero R.</li> </ul>	

QD

INSTR.RM Nr 22 (comenzi)		COMPARĂ CU 3 SI OMITE LA INEGALIT [C2] (ADUCERE, INDIREC EXEC. SUPL.)				
Faza	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>
EXECUȚIE SUPLIMENTARĂ FZ.L CBO	$i_0 \rightarrow Tr.B$ $i_0 \rightarrow +SnR$ $i_0 \rightarrow +M.R$		$i_2 \rightarrow A(c)SnR$ $i_2 \rightarrow A(o)M.R$ $\frac{i_2 \rightarrow -}{-}$ Dacă în A nu avem zero, adică $Z.A = 1$ atunci	$i_3 \rightarrow Rn.SnR$ $i_3 \rightarrow Rn.M.R$ $i_3 \rightarrow R.Q$	$i_4 \rightarrow A(o).A$	$i_5 \rightarrow +SnR$ $i_5 \rightarrow +M.R$
						<p>Ieșim că la IR.1, FZ.3</p> <p>Ieșim că la IR.1, FZ.3</p> <p>Ieșim că la IR.1, FZ.3</p> <p>Ieșim că la IR.1, FZ.3</p> <p>Ieșim că la IR.1, FZ.3</p> <p>Ieșim că la IR.1, FZ.3</p>

INSTR. RR	GRUP DEPLASĂRI	ROTIRI	GDR	NOP	DSA	RDA	RSQ2	QAP	
FAZĂ	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$	
ADUCERE Fz1 GDR	$i_0 \rightarrow$ Cîrlită $i_0 \rightarrow$ A(O)RA $i_0 \rightarrow$ A(O)RM $i_0 \rightarrow$ RINA $i_0 \rightarrow$ RmRA	$i_1 \rightarrow$ A(O)RA $i_1 \rightarrow$ A(O)RM $i_1 \rightarrow$ RINA $i_1 \rightarrow$ RmRA	$i_2 \rightarrow$ A(O)RM $i_2 \rightarrow$ RINA $i_2 \rightarrow$ RmRA	$i_3 \rightarrow$ RRI $i_3 \rightarrow$ RmRA	$i_4 \rightarrow$ DSA Dacă $B_{17} = 1$ Si $B_{18} = 1$ atunci $i_4 \rightarrow$ St. A	$i_5 \rightarrow$ RDA Dacă $B_{14} = 1$ Si $B_{18} = 1$ atunci $i_4 \rightarrow$ RotDA	$i_6 \rightarrow$ AZL Dacă $B_{11} = 1$ Si $B_{18} = 1$ atunci $i_5 \rightarrow$ A(O)L	$i_7 \rightarrow$ RSQ Dacă $B_5 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ St.Q	
					$i_4 \rightarrow$ DrA $i_4 \rightarrow$ RDQ Dacă $B_{17} = 1$ Si $B_{18} = 1$ atunci $i_4 \rightarrow$ St.Q	$i_5 \rightarrow$ QAP Dacă $B_{9} = 1$ Si $B_{18} = 1$ atunci $i_5 \rightarrow$ O.A = 0	$i_6 \rightarrow$ DSG Dacă $B_7 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ St.Q	$i_7 \rightarrow$ RDA Dacă $B_4 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ RotStQ	$i_7 \rightarrow$ RDA Idem ca la IRM1, Fz3
					$i_4 \rightarrow$ DDA Dacă $B_{16} = 1$ Si $B_{18} = 1$ atunci $i_4 \rightarrow$ DrTQ	$i_5 \rightarrow$ Q.P Dacă $B_9 = 1$ Si $B_{18} = 1$ atunci $i_5 \rightarrow$ 1.NA	$i_6 \rightarrow$ DDA Dacă $B_6 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ DrA	$i_7 \rightarrow$ RQ Dacă $B_4 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ DrA	$i_7 \rightarrow$ RQ Idem ca la IRM1, Fz3
					$i_4 \rightarrow$ DQ $i_4 \rightarrow$ DrQ	$i_5 \rightarrow$ 1.NA Dacă $B_9 = 1$ Si $B_{18} = 1$ atunci $i_5 \rightarrow$ 1.NA	$i_6 \rightarrow$ DDG Dacă $B_6 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ DrTQ	$i_7 \rightarrow$ RQ Dacă $B_4 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ DrTQ	$i_7 \rightarrow$ RQ Idem ca la IRM1, Fz3
					$i_4 \rightarrow$ DSQ $i_4 \rightarrow$ St.Q	$i_5 \rightarrow$ 1.NA Dacă $B_{13} = 1$ Si $B_{18} = 1$ atunci $i_5 \rightarrow$ 1.NA	$i_6 \rightarrow$ DSQ Dacă $B_5 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ DrQ	$i_7 \rightarrow$ DSQ Dacă $B_3 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ DrQ	$i_7 \rightarrow$ DSQ Idem ca la IRM1, Fz3
					$i_4 \rightarrow$ R.RA $i_4 \rightarrow$ St.A	$i_5 \rightarrow$ R.SA Dacă $B_{15} = 1$ Si $B_{18} = 1$ atunci $i_4 \rightarrow$ DrTQ	$i_6 \rightarrow$ R.RA Dacă $B_5 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ RotStA	$i_7 \rightarrow$ R.RA Dacă $B_3 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ RotStA	$i_7 \rightarrow$ R.RA Idem ca la IRM1, Fz3
					$i_4 \rightarrow$ R.RA $i_4 \rightarrow$ St.A	$i_5 \rightarrow$ R.SQ Dacă $B_{15} = 1$ Si $B_{18} = 1$ atunci $i_4 \rightarrow$ DrTQ	$i_6 \rightarrow$ R.SQ Dacă $B_5 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ RotStQ	$i_7 \rightarrow$ R.SQ Dacă $B_3 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ RotStQ	$i_7 \rightarrow$ R.SQ Idem ca la IRM1, Fz3
					$i_4 \rightarrow$ R.RA $i_4 \rightarrow$ St.Q	$i_5 \rightarrow$ R.SQ Dacă $B_{15} = 1$ Si $B_{18} = 1$ atunci $i_4 \rightarrow$ RotStQ	$i_6 \rightarrow$ R.SQ Dacă $B_5 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ 1.NA	$i_7 \rightarrow$ R.SQ Dacă $B_3 = 1$ Si $B_{18} = 1$ atunci $i_6 \rightarrow$ 1.NA	$i_7 \rightarrow$ R.SQ Idem ca la IRM1, Fz3

Obs. Instr. Nr. 1 NOP se execută cînd toți bitii  $B_0 - B_{18}$  sunt zero, adică nu este microprogram. nicio astă instrucție

FAZA	INSTR. R.R					GRUPA MODIFICĂRI OMITERI					GMO					(ADUCERE)					CET				
	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$	$i_8$	$i_9$	$i_{10}$	$i_{11}$	$i_{12}$	$i_{13}$	$i_{14}$	$i_{15}$	$i_{16}$	$i_{17}$	$i_{18}$	$i_{19}$	$i_{20}$	$i_{21}$	$i_{22}$	$i_{23}$	
ADUCERE FZ 1 GMO	$i_0 \rightarrow CITESE$ $i_0 \rightarrow A(0)RA$ $i_0 \rightarrow A(0)RM$ $i_0 \rightarrow A(0)RI$ $i_0 \rightarrow PENA$ $i_0 \rightarrow PmRA$ $i_0 \rightarrow A(0)BCR$	$i_1 \rightarrow$ $i_1 \rightarrow$ $i_1 \rightarrow$ $i_1 \rightarrow$ $i_1 \rightarrow$ $i_1 \rightarrow$ $i_1 \rightarrow$	$i_2 \rightarrow$ $i_2 \rightarrow$ $i_2 \rightarrow$ $i_2 \rightarrow$ $i_2 \rightarrow$ $i_2 \rightarrow$ $i_2 \rightarrow$	$i_3 \rightarrow$ $i_3 \rightarrow$ $i_3 \rightarrow$ $i_3 \rightarrow$ $i_3 \rightarrow$ $i_3 \rightarrow$ $i_3 \rightarrow$	$i_4 \rightarrow$ $i_4 \rightarrow$ $i_4 \rightarrow$ $i_4 \rightarrow$ $i_4 \rightarrow$ $i_4 \rightarrow$ $i_4 \rightarrow$	$i_5 \rightarrow$ $i_5 \rightarrow$ $i_5 \rightarrow$ $i_5 \rightarrow$ $i_5 \rightarrow$ $i_5 \rightarrow$ $i_5 \rightarrow$	$i_6 \rightarrow$ $i_6 \rightarrow$ $i_6 \rightarrow$ $i_6 \rightarrow$ $i_6 \rightarrow$ $i_6 \rightarrow$ $i_6 \rightarrow$	$i_7 \rightarrow$ $i_7 \rightarrow$ $i_7 \rightarrow$ $i_7 \rightarrow$ $i_7 \rightarrow$ $i_7 \rightarrow$ $i_7 \rightarrow$	$i_8 \rightarrow$ $i_8 \rightarrow$ $i_8 \rightarrow$ $i_8 \rightarrow$ $i_8 \rightarrow$ $i_8 \rightarrow$ $i_8 \rightarrow$	$i_9 \rightarrow$ $i_9 \rightarrow$ $i_9 \rightarrow$ $i_9 \rightarrow$ $i_9 \rightarrow$ $i_9 \rightarrow$ $i_9 \rightarrow$	$i_{10} \rightarrow$ $i_{10} \rightarrow$ $i_{10} \rightarrow$ $i_{10} \rightarrow$ $i_{10} \rightarrow$ $i_{10} \rightarrow$ $i_{10} \rightarrow$	$i_{11} \rightarrow$ $i_{11} \rightarrow$ $i_{11} \rightarrow$ $i_{11} \rightarrow$ $i_{11} \rightarrow$ $i_{11} \rightarrow$ $i_{11} \rightarrow$	$i_{12} \rightarrow$ $i_{12} \rightarrow$ $i_{12} \rightarrow$ $i_{12} \rightarrow$ $i_{12} \rightarrow$ $i_{12} \rightarrow$ $i_{12} \rightarrow$	$i_{13} \rightarrow$ $i_{13} \rightarrow$ $i_{13} \rightarrow$ $i_{13} \rightarrow$ $i_{13} \rightarrow$ $i_{13} \rightarrow$ $i_{13} \rightarrow$	$i_{14} \rightarrow$ $i_{14} \rightarrow$ $i_{14} \rightarrow$ $i_{14} \rightarrow$ $i_{14} \rightarrow$ $i_{14} \rightarrow$ $i_{14} \rightarrow$	$i_{15} \rightarrow$ $i_{15} \rightarrow$ $i_{15} \rightarrow$ $i_{15} \rightarrow$ $i_{15} \rightarrow$ $i_{15} \rightarrow$ $i_{15} \rightarrow$	$i_{16} \rightarrow$ $i_{16} \rightarrow$ $i_{16} \rightarrow$ $i_{16} \rightarrow$ $i_{16} \rightarrow$ $i_{16} \rightarrow$ $i_{16} \rightarrow$	$i_{17} \rightarrow$ $i_{17} \rightarrow$ $i_{17} \rightarrow$ $i_{17} \rightarrow$ $i_{17} \rightarrow$ $i_{17} \rightarrow$ $i_{17} \rightarrow$	$i_{18} \rightarrow$ $i_{18} \rightarrow$ $i_{18} \rightarrow$ $i_{18} \rightarrow$ $i_{18} \rightarrow$ $i_{18} \rightarrow$ $i_{18} \rightarrow$	$i_{19} \rightarrow$ $i_{19} \rightarrow$ $i_{19} \rightarrow$ $i_{19} \rightarrow$ $i_{19} \rightarrow$ $i_{19} \rightarrow$ $i_{19} \rightarrow$	$i_{20} \rightarrow$ $i_{20} \rightarrow$ $i_{20} \rightarrow$ $i_{20} \rightarrow$ $i_{20} \rightarrow$ $i_{20} \rightarrow$ $i_{20} \rightarrow$	$i_{21} \rightarrow$ $i_{21} \rightarrow$ $i_{21} \rightarrow$ $i_{21} \rightarrow$ $i_{21} \rightarrow$ $i_{21} \rightarrow$ $i_{21} \rightarrow$	$i_{22} \rightarrow$ $i_{22} \rightarrow$ $i_{22} \rightarrow$ $i_{22} \rightarrow$ $i_{22} \rightarrow$ $i_{22} \rightarrow$ $i_{22} \rightarrow$	$i_{23} \rightarrow$ $i_{23} \rightarrow$ $i_{23} \rightarrow$ $i_{23} \rightarrow$ $i_{23} \rightarrow$ $i_{23} \rightarrow$ $i_{23} \rightarrow$	

Obs. Instrucțiile de omitem se îndeplinește în funcție de condițiile din ec Gm(2) și (4). În cazul îndeplinirii condițiilor impuse lui corespunzător își se duce la A(1) gmo.

$i_{10} \rightarrow$

	INSTR. IE	INTRODUCERE EXTRAGERE [IE]	(ADUCERE) Q	CETĂ
FAZA	$i_0$	$i_1$ $i_2$ $i_3$	$i_4$	$i_5$ $i_6$ $i_7$
	$i_0 \rightarrow$ CITESTE $i_0 \rightarrow$ A(O)RA $i_0 \rightarrow$ A(O)RM $i_0 \rightarrow$ PUNA $i_0 \rightarrow$ PmRA	$i_1 \rightarrow$ $i_2 \rightarrow$ $i_3 \rightarrow$ $i_m RI$	Dacă se încearcă din nou mecanismul securizatorului de la impuls $i_6 = 1$ 2. <u>OZR</u> $iIE = 1$ și $B18 = 1$ și $B17 = 1$ și de la $B16 - B6 = 0$ •	$i_6 \rightarrow +NA$ — $i_7 \rightarrow f2:$ $i_7 \rightarrow A(O)BPC$
ADUCERE F21 $iIE$			3. <u>AZDC</u> $iIE = 1$ și $B16 = 1$ și $B16 = 1$ și re- stul bitilor de la $B17 - B6 = 0$	<u>Icem că</u> $iRM1, F2 3$
			4. <u>AUDC</u> $iIE = 1$ și $B18 = 1$ și $B15 = 1$ și restul bitilor de la $B17 - B6 = 0$	<u>Icem că</u> $iRM1, F2 3$
			5. <u>ODCZ</u> $iIE = 1$ și $B18 = 1$ și $B14 = 1$ și restul bitilor de la $B17 - B6 = 0$	Dacă avem <u>DCR = 1</u> blunci $i_4 \rightarrow +NA$
			6. <u>ODCU</u> $iIE = 1$ și $B18 = 1$ și $B13 = 1$ și re- stul bitilor de la $B17 - B6 = 0$	Dacă avem <u>DCR = 1</u> blunci $i_4 \rightarrow +NA$

INSTR. IE (continuare)		INTRODUCERE IE		EXTRAGERE IE		(ADUCERE)		CITĂ	
#AZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	Dacă se începe condiție de reîncarcare exec microprogr. detail-l <sub>7</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
					7. G1 INR IE = 1 și B18 = 1 și B11 = 1 și B10 = 1 și B9 = 1 și restul bitilor de la B17-B6 = 0	i <sub>4</sub> → A(0)SR i <sub>4</sub> → A(0)MR	i <sub>5</sub> → Pm S <sub>2</sub> i <sub>5</sub> → Pm R <sub>2</sub> i <sub>5</sub> → Pd G <sub>1</sub>		
ADUCERE					8. G1 SAUR IE = 1 și B18 = 1 și B11 = 1 și B10 = 1 și B9 = 1 și restul bitilor de la B17-B6 = 0	—	i <sub>5</sub> → Pm SR i <sub>5</sub> → Pm MR i <sub>5</sub> → Pd G <sub>1</sub>		
F21					9. G2 IN B IE = 1 și B18 = 1 și B11 = 1 și B10 = 1 și B9 = 1 și restul bitilor de la B17-B6 = 0	i <sub>4</sub> → A(0)B	i <sub>5</sub> → Pm S <sub>2</sub> i <sub>5</sub> → Pd G <sub>2</sub>		
11E					10. AZQ IE = 1 și B18 = 1 și B11 = 1 și B10 = 1 și B9 = 1 și restul bitilor de la B17-B6 = 0	i <sub>4</sub> → A(0)Q			
					11. PORP IE = 1 și B18 = 1 și B11 = 1 și B10 = 1 și B9 = 1 și restul bitilor de la B17-B6 = 0	i <sub>4</sub> → PORP, aperiția căruia CODICE SEL se sălă înscrise în instr.	—		
					12. OPRP IE = 1 și B18 = 1 și B11 = 1 și B10 = 1 și restul bitilor de la B17-B6 = 0	i <sub>4</sub> → OPRP, aperiția căruia CODICE SEL se sălă înscrise în instr.	—		

INSTR		IE (continuare)		INTRODUCERE-EXTRAGERE		IE		(ADUCERE)		CĂTA	
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>	i <sub>8</sub>	i <sub>9</sub>	i <sub>10</sub>
ADUCERE Fz 1 IE											
13. AZF	$\overline{IE} = 1$ și $B18 = 1$ și $\overline{B7} = 1$ $\overline{B7} = 1$ și $B6 = 1$ și restul bitilor de la $B17 - B6 = 0$	Dacă se începlinește cond. cemătios se exec micros. de la i <sub>4</sub> la i <sub>7</sub>		i <sub>4</sub>		i <sub>4</sub>		i <sub>4</sub>			
14. DFA	$\overline{IE} = 1$ și $B18 = 1$ și $\overline{B7} = 1$ și $B6 = 1$ și restul bitilor de la $B17 - B6 = 0$			$i_4 \rightarrow ADUZIRE$ dă perifericului al cărui CCJ de SEL se setează în scris în instr.							
15. OFB	$\overline{IE} = 1$ și $B18 = 1$ și $\overline{B7} = 1$ și $B6 = 1$ și restul bitilor de la $B17 - B6 = 0$			Dacă avem $FAN A = 1$ și perifericului al cărui COD ce SEL este în nr. binară i <sub>4</sub> la i <sub>11</sub>							
16. INT	$\overline{IE} = 1$ și $B18 = 1$ și $\overline{B7} = 1$ și $B6 = 1$ și restul bitilor de la $B17 - B6 = 0$			Dacă avem $FANB = 1$ și perifericului al cărui COD ce SEL este în nr. binară i <sub>4</sub> la i <sub>11</sub>							
17. EXT	$\overline{IE} = 1$ și $B18 = 1$ și $\overline{B7} = 1$ și $B6 = 1$ și restul celor cinci bitelor $B17 - B6 = 0$			$i_4 \rightarrow i_1$ și $\overline{B7}$ căreiau CCJ de SEL se setează în instrucție.							

INSTR.IE (continuare)		INTRODUCERE-EXTRAGERE [IE]			(ADUCERE) CETA				
FAZA	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>	
ADUCERE Fz.1 IE					Cază se încercăiese condidemnări se exec. microop de la b6	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>
					18. OTS IE=1 și B18=1 și B11=1 și B10=1 și $\overline{B9}=1$ și restul bi- tilor de la B17 la B6=0	Dacă avem: FANTS=1 atunci $\overline{i_4} \rightarrow$ iNA	—		
					19. AIRT IE=1 și B18=1 și $\overline{B11}=1$ și B10=1 și B9=1 și restul bi- tilor de la B17-B6=0	—	—	$i_7 \rightarrow$ A(O)BIR	
					20. DITR IE=1 și B18=1 și B11=1 și $\overline{B10}=1$ și $\overline{B9}=1$ și restul bi- tilor de la B17-B6=0	—	—	$i_7 \rightarrow$ A(O)BIR	

Q<sup>(1)</sup>

	1. CHEIA							CEFA	
	STAREA INITIALA								
	i <sub>0</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>5</sub>	i <sub>6</sub>	i <sub>7</sub>	
Cheia actionează un GS. Cheia se activează numai cînd calculatorul este OPRIT.									
LSTIN → [Z1]									
LSTIN → A(0) BPO									
LSTIN → A(0) BPOR									
LSTIN → A(0) BOPR1									
LSTIN → A(0) BOPR2									
LSTIN → A(0) BMEM									
LSTIN → A(0) BINAD									
LSTIN → A(0) BVIZ									
LSTIN → A(0) BUNCICL									
LSTIN → A(0) BINCA									
LSTIN → A(?) N8									
LSTIN → A(0) BII									
LSTIN → A(0) BITR									
LSTIN → A(0) BFANG									
LSTIN → A(0) BPREINT									

CETĂ								
2 CHEIA PORNESTÈ								
	$i_0$	$i_{-1}$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	
Cheiă actionează un GS. Cheia se activează numai cind calculatorul este OPRIIT.	Dacă la unu să arăti prevedut BPOR și împăratul să fi trimis direct la 800 pînă în 2! aduce la unu să arăta întimpul următoare: Dacă prin împăratul sistebil să fie adus la unu chiar întimpul săritie sănătatea împăratul să fie detacțat. Iată că acesta ar putea să fie cu amplitudine me mică și cum acesta merge la mătase multe intrări (+1N8, Δ și la o poartă și) ar putea pe urmă să le comande, iar pe etapele nu, cea ce duce la eroare. Dacă avem să pornești dacă ascuarea lui se produce în timpul unui impuls I, acesta la ieșirea din circ. Si va trebui să aducă la unu BPOR să reduește să facă numărul acest lucru. Dacă este redus ca amplificatorul să nu aducă la urmă pe BPOR, nu se întâmplă nimic; următorul I îl va aduce slujă. (vezi paragraf despre sincronizare. Vol I pag. 301).	$i_{-1} \rightarrow A(1)BPOR$ Decă BPOR = 1 $I \rightarrow A(1)BPOR$ $I \rightarrow A(0)BPOR$	Lucru similar se petrece și la A(1)BPOR resp. A(0)BPOR. Astfel beneficiem ce ceace am descris mai sus, dar aci nu apar erori. Astfel dacă A(1)BPOR este comandat, ar A(0)BPOR nu, atunci acesta din urmă va fi comandat cu imp. următor. Dacă lucrurile sunt invers înseamnă cănu a permis calculatorul și mai apăsămodată pe buton.	Dacă vrem să pornim calculatorul, și acesta să înceapă funcționarea de la faza trebuie înaintea cheiei PORNESTÈ să fie apăsată cheia STARE INITIALĂ.	$I = \Delta i_H$ Obs. Impulsul I rezultă din $i_H$ și este inițiat să fie de acesta pentru a cădea în același moment cu impulsurile $i_0, \dots, i_7$			

CETA

3. CHEIA ÎOPRÈSTEI

$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
Cheia actionează un GS. Cheia se actionează număr cînd calculatorul este PORNIȚ. Cheia actionează un bistabil.	$i_0 \rightarrow A(O) BOPR 2$ $i_0 \rightarrow A(O) BOPR 1 = 1$ $i_0 \rightarrow A(O) BOPR 2$						Dacă avem BOPR2 = 1 stunci $i_7 \rightarrow A(O) BOPR 2$ $i_7 \rightarrow A(O) BOPR 1$ $i_7 \rightarrow A(O) BOPR 2$
							Toate microop. corespunzătoare fazei existente se execută. Pe lîncă acestea se mai execuțiază cele din prezentul tabel.
							Calculătorul se oprește la sfîrșitul fazei în timpul căreia a fost manipulată cheia.

Q

	<u>i<sub>0</sub></u>	<u>i<sub>1</sub></u>	<u>i<sub>2</sub></u>	<u>i<sub>3</sub></u>	<u>i<sub>4</sub></u>	<u>i<sub>5</sub></u>	<u>i<sub>6</sub></u>	<u>i<sub>7</sub></u>
Cheia acționează un GS.	$i \rightarrow SORIE$		$i_2 \rightarrow PmRM$				$i_5 \rightarrow +1\Delta$	$i \rightarrow A\otimes BEM$
Cheia se acționează numai cînd calcăto- nul este CFRIT.	$i \rightarrow A(OR)$		$i_2 \rightarrow PeSI$				$i \rightarrow A\otimes BPO$	$i \rightarrow A\otimes BEM$
Cheia acționează un bistabil	$i \rightarrow PNA$						$i \rightarrow jZ1$	

4. CHEIA [INTERFACĂ]

Cind scriem ecuațiile:  
 La juncția A(1) BPO nu este necesar să știm  $B \sim M$  că factorii sunt  
 BREM deoarece cînd apare BREM în mod obligește oru arare și FZ5.  
 Efectuarea succesiunii de microoperări din acest tabel va și asigura că de prezența  
 juncției FZ5 BREM.

	CETĂ							
	<u>i<sub>0</sub></u>	<u>i<sub>1</sub></u>	<u>i<sub>2</sub></u>	<u>i<sub>3</sub></u>	<u>i<sub>4</sub></u>	<u>i<sub>5</sub></u>	<u>i<sub>6</sub></u>	<u>i<sub>7</sub></u>
<p>Cheia actionează un GS. Cheia se actionează numai cînd calculatorul este OPRIT.</p> <p>Cheia actionează un bistabil.</p> <p><math>i_{INAD} \rightarrow A(C)BINAD</math></p> <p><math>i_{INAD} \rightarrow jz5</math></p> <p>Dacă BINAD = 1 stunici</p> <p><math>i \rightarrow A(C)BPO</math></p>	$i_C \rightarrow A(C)NA$	—	$i_2 \rightarrow R_{INAD}$ $i_2 \rightarrow FG1$	—	—	—	—	$i_7 \rightarrow A(C)S.NAD$ $i_7 \rightarrow A(C)BPO$ $i_7 \rightarrow jz1$

5. CHEIA ÎNCARCĂ ADRESA

Efectul succesiunii de microoperări va fi asigurată de prezența funcției FZ5. BINAD.

	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
Cheia actionează un GS. Cheia se actionează înainte de calcula- torul este OPRIIT Cheia actionează un bistabil.	$i_0 \rightarrow C111SE$ $i_0 \rightarrow A(0)RA$ $i_0 \rightarrow A(0)RM$ $i_0 \rightarrow ZENA$ $i_0 \rightarrow PmRA$	$i_1 \rightarrow$ $i_2 \rightarrow$ $i_3 \rightarrow$ $i_4 \rightarrow$ $i_5 \rightarrow$ $i_6 \rightarrow$ $i_7 \rightarrow$	$i_1 \rightarrow$ $i_2 \rightarrow$ $i_3 \rightarrow$ $i_4 \rightarrow$ $i_5 \rightarrow$ $i_6 \rightarrow$ $i_7 \rightarrow$	$i_3 \rightarrow$ $i_4 \rightarrow$ $i_5 \rightarrow$ $i_6 \rightarrow$ $i_7 \rightarrow$	$i_4 \rightarrow$ $i_5 \rightarrow$ $i_6 \rightarrow$ $i_7 \rightarrow$	$i_5 \rightarrow$ $i_6 \rightarrow$ $i_7 \rightarrow$	$i_6 \rightarrow$ $i_7 \rightarrow$	$i_7 \rightarrow A(0)BvIZ$ $i_7 \rightarrow A(0)BPO$ $i_7 \rightarrow fz1$

Efectuarea succes-  
fului unei opera-  
ri de microoperări,

va fi asigurată că prezenta

$i_{viz} \rightarrow A(1)BvIZ$   
 $i_{viz} \rightarrow fz5$   
Dacă  $BvIZ = 1$   
 $i \rightarrow A(1)BPO$

	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
Cheia actionează un GS. Cheia se actionează numai când căci este OPRIT. Cheia actionează un bunciclu. $i \rightarrow A(1)BUNCICLU$	—	—	—	—	—	—	—	$i_7 \rightarrow A(0)BPO$
Dacă BUNCICLU=1 $i \rightarrow A(1)BPO$								
<u>Obs.</u> Cind calc este oprit cu ajutorul cheii OPRESTE, el rămîne la sfîrșitul unei faze. Prin urmare cheia UNCLICLU pornește calc, începînd cu i0								Efect succes. de microoperatii este asigurată de F2:5 BUNCICLU.

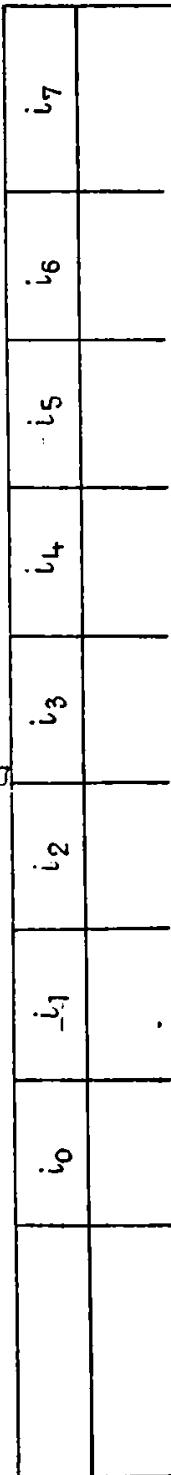
$\alpha^1$

	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
Cheia actionează un GS.	$i_1 \rightarrow A(O)SQR$	$i_1 \rightarrow A(O)MR$	$i_1 \rightarrow A(O)A$	$i_3 \rightarrow PmSnR$ $i_3 \rightarrow PmMR$ $i_3 \rightarrow PgG1$	$i_3 \rightarrow SnR = 1$ atunci $i_4 \rightarrow +mR$ Dacă avem $SnR = 1$ atunci $i_4 \rightarrow -mR$ $i_4 \rightarrow +1sA$	$i_7 \rightarrow A(O)BINCA$ $i_7 \rightarrow A(O)BPO$ $i_7 \rightarrow fz1$		
Cheia se actionează numai când circ este OPRIT	—	—	—	—	—	—	—	—
Cheia actionează un bîrlab.	—	—	—	—	—	—	—	—
$i_{INCA} \rightarrow L(1) BINCA$								
$i_{INCA} \rightarrow L(2) S$								
Dacă $BINCA = 1$								
atunci								
$i \rightarrow A(O) BPO$								
obs. vezi INSTR. RM								
Nr. INCARCĂ A								
CETĂ								
8 CHEIA INCARCĂ A								

Cu ajutorul cheii se încarcă în A conținutul lui G1. În G1 numărul scrie în reprez. Semn-mărime, iar în A ajunge în reprez. în comp. de 2 moduri.

Efect: succesiunea de mitrooperări este asigurată de fze BINCA

9. CHEIA UN PAS. NORM, UNP



Este o cheie cu 3 pozitii si 3 iesiri ca mai jos. La cheie avem asociat un generator singular care dă la iesire impulsul  $g$ . Comportarea cheii în funcție de pozitie e dată în tabel.

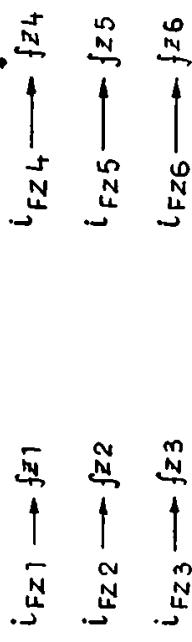
Pozitie	Valoarea variabilei la ieșirea	NORM	UNP	N8M
NORM	1	0	0	0
UNP	0	1	0	0
N8M	0	0	1	1

1. Dacă avem  $\text{NORM} = 1$  atunci  $h \rightarrow i_4$
2. Dacă avem  $\text{UNP} = 1$ , atunci  $g \rightarrow i_H$
3. Dacă avem  $\text{N8M} = 1$  atunci  $g \rightarrow +1\text{NS}$

10. CHEILE Fz1 ... Fz6

	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
--	-------	-------	-------	-------	-------	-------	-------	-------

Prin manipularea oricărei chei Fz1 ... Fz6 se actionează un GS, care stabilește la generatorul de jaze GF jaza corespunzătoare. Cheile se actionează cînd calculatorul este pornit.



11. CHEIA AZNA

Prin manipularea cheii AZNA se actionează un GS, care aduce la zero conținutul lui NA. Cheia se actionează cînd calculatorul este oprit.

$$i_{AZNA} \longrightarrow A(0) NA$$

12. CHEIA ÎPРЕІНТROДУСЕРЕ] PRI

	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
Cheia actionează un GS. Cheia se actionează numai cind calculatorul este opriat. Cheia actionează un bistabil. $i_{PRI} \rightarrow A(1)BPRI$ $i_{PRI} \rightarrow A(0)BMF$ $i_{PRI} \rightarrow fz5$ Dacă $BPRI = 1$ $i \rightarrow A(1)BPO$	$A(0)NA$	—	$i_2 \rightarrow Pm\ NA$ $i_2 \rightarrow Pd\ MF$	$i_3 \rightarrow +1N28$	—	—	—	Dacă avem $BPRI = 1$ $i_7 \rightarrow A(0)BPRI$ — Dacă avem $BMF = 0$ $i_7 \rightarrow A(1)BMF$ — Dacă avem $BMF = 1$ $i_7 \rightarrow A(0)BMF$ $i_7 \rightarrow A(0)BPO$ $i_7 \rightarrow fz1$

$$A(0)NA = BPRI \cdot Fz5 \cdot i_0$$

$$Pm\ NA = BPRI \cdot Fz5 \cdot i_2$$

$$Pd\ MF = BPRI \cdot Fz5 \cdot i_2$$

$$+1N28 = BPRI \cdot Fz5 \cdot i_3$$

$$A(0)N28 = BPRI \cdot Fz5 \cdot i_0$$

$$A(0)BPRI = i_7 \cdot BPRI$$

$$A(1)BMF = BPRI \cdot Fz5 \cdot \overline{BMF} \cdot i_7$$

$$A(0)BMF = BPRI \cdot Fz5 \cdot BMF \cdot i_7$$

$$A(0)BPO = BPRI \cdot Fz5 \cdot BMF \cdot i_7$$

$$fz1 = BPRI \cdot Fz5 \cdot BMF \cdot i_7$$

12. (continuare) cheia PRI (continuare)

	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
	$i_0 \rightarrow \text{SCRIE}$ $i_0 \rightarrow A(0)RA$ $i_0 \rightarrow A(0)RM$ $i_0 \rightarrow RANA$ $i_0 \rightarrow PmRA$		$i_2 \rightarrow RnRM$ $i_2 \rightarrow PmF$ —	$i_3 \rightarrow +1N28$			$i_6 \rightarrow +1NA$	Dacă avem $N29 = 1$ atunci $i_7 \rightarrow A(1)BPRI$
Dacă avem $BMF = 1$ $BPRI = 0$ $Fz5 = 1$								

$$\begin{aligned}
 \text{SCRIE} &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_0 \\
 A(0)RA &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_0 \\
 A(0)RM &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_0 \\
 PNA &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_0 \\
 Pm RA &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i'_0 \\
 Pm RM &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_2
 \end{aligned}$$

$$\begin{aligned}
 PdMF &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_2 \\
 +1N28 &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_3 \\
 +1NA &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot i_6 \\
 A(1)BPRI &= BMF \cdot \overline{BPRI} \cdot Fz5 \cdot N29 \cdot i_7
 \end{aligned}$$

13. Faza ÎNTRERUDEARE

Faza	$i_0$	$i_1$	$i_2$	$i_3$	$i_4$	$i_5$	$i_6$	$i_7$
ÎNTRERUPERE	$I_0 \rightarrow$ SCRIE $I_0 \rightarrow$ A(0)RA $I_0 \rightarrow$ A(0)RM	$I_2 \rightarrow$ RM $I_2 \rightarrow$ P(RA)	—	—	$I_5 \rightarrow$ AC(A)	$I_5 \rightarrow$ A	$I_7 \rightarrow$ A	$I_7 \rightarrow$ ZI
Fz.6	— Se dă comenzi scris și se aduc la zero RAS și RM	— Se trece în RM continuu. Nu se vede rea inscrierii lui la adresa 0000 din H	Nu se folosește	Nu se folosește	— Se scrie la zero continuu lui N și se vede ceva	— Se măresc cu unu continuu și îl urmărește de la 1, în vedere a lui RM și urmărirea celor acesea	— Se scrie la zero continuu și urmărește de la 1 din M	— Se scrie la AC(ZI) și urmărește care va urma.

Fz.6 se descrie la cap. CHEI, întrucătă și executarea ei este întru totul similară cu apariția și execuțarea unor comenzi determinate de manipularea unor chei.

## Capitolul 5

### SCRIEREA ECUATIILOR LOGICE ALE FUNCTIILOR DIVERSELOR SEMNALE, PE BAZA TABELELOR DE DESCRIERE A INSTRUCTIILOR SI A COMENZIIILOR EFFECTUATE DE CHEI. STABILIREA INCARCARILOR CIRCUITELOR

In tabelele pentru descrierea instrucțiilor și a comenziilor date de chei, se arată la ce bornă a blocurilor calculatorului trebuie să ajungă impulsurile de orologiu  $i_0-i_7$ , pentru a declanșa microoperațiile, care compun o anumită fază a unei instrucții, ceace revine la asigurarea unui conținut precis de microoperații fiecărei faze.

Pe baza acestor date din tabele, trebuie acum să elaborăm o schemă logică prin care impulsurile de orologiu  $i_0-i_7$  să ajungă la bornele arătate în tabel, numai în cazul instrucției, respectiv fazei dorite. Sinteză schemei logice o vom face pe baza unor ecuații scrise după tabelele de descriere.

Pentru a putea preciza conținutul de microoperații al fiecărei faze, respectiv al fiecărei instrucții, e necesar să avem, din punct de vedere logic, variabile, care indică instrucția, respectiv faza. Astfel precizarea conținutului, în microoperații, a unei instrucții, este realizată, spre exemplu, la instrucțiile cu referire la memorie, prin codul operației, care se află cuprins în cuvîntul instrucție. Cînd instrucția este dusă în registrul instrucției, bitii codului operației devin variabile la intrarea decodificatorului codului operației.

Decodificatorul decodifică și, la ieșirea lui, vom avea potențial corespunzător lui "unu" la o singură

ieșire, aceia care corespunde codului de la intrare. Ieșirea aceasta, pe care o notăm mnemonic, reprezintă chiar variabila, care se introduce în ecuațiile logice și care asigură executarea numai a fazelor din care este compusă instrucția. Ea asigură, totodată, fazelor un conținut precis în microoperării.

In tabelele noastre această variabilă este notată în dreptunghiul punctat al fiecărui tabel. Notația este mnemonică pentru că, din prezentarea ei, să ne putem da seama, printr-o simplă asociere, de conținutul ei. Astfel pentru instrucția "Memorează conținutul registrului A", variabila mnemonică este MEA.

Intrucții o instrucție poate fi formată din mai multe faze, înseamnă că noi avem nevoie de variabile, care arată ce fază, din cele 6, execută calculatorul, pentru instrucția în curs. Astfel dacă dorim ca o anumită microoperărie să se execute la un anumit impuls  $i_1$ , într-o anumită fază, a unei anumite instrucții, vom introduce în ecuația corespunzătoare toate aceste mărimi de condiționare. Spre exemplu dorim ca la instrucția cu referire la memorie nr. 4 "Incarcă A", (INA), în fază de EXECUTIE ( $Fz_3$ ) să se execute, cu impulsul  $i_1$ , microoperăria prin care se aduce la 0 conținutul registrului A adică  $A(0)A$ , (vezi tabelul instrucției nr. 4) se va scrie ecuația:

$$A(0)A = INA \cdot Fz_3 \cdot i_1$$

Se vede acum că funcția (microoperăria)  $A(0)A$  se va executa numai cind vom avea  $INA=1$ , adică avem în registrul instrucției codul operației instrucției "Incarcă A" și deci la ieșirea lui, notată cu INA, avem potential corespunzător lui "unu" și cind avem  $Fz_3=1$ , adică generatorul de faze are potential corespunzător lui "unu" la ieșirea  $Fz_3$ , și cind  $i_1=1$ , adică atunci cind

apare impulsul de orologiu  $i_1$ .

Evident poate fi necesar ca funcția  $A(o)A$  să fie executată și cînd se efectuează o altă instrucție, respectiv o altă fază. Spre exemplu, mai putem avea ecuația:

$$A(o)A = MOZ \cdot Fz_4 \cdot i_1$$

După cum se vede această ecuație corespunde instrucției "Mărește cu 1 și omite dacă e 0", care este instrucția IRM nr.21.

Prin urmare ecuația pentru funcția de aducere la 0 a registrului A va arăta în felul următor:

$$A(o)A = INA \cdot Fz_3 \cdot i_1 + MOZ \cdot Fz_4 \cdot i_1 + \dots$$

Deasigur funcția  $A(o)A$  mai poate avea și alți termeni, coresponditori altor instrucții, respectiv faze. Toți acești termeni, rezultați după parcurgerea tuturor tabelelor de descriere, vor fi legați între ei prin funcția SAU și dau astfel forma finală a funcției  $A(o)A$ . Cînd căutăm o anumită funcție în tabel, pe măsură ce scriem termenii coresponditori în ecuații, facem un semn în tabel pentru a ști, atunci cînd se face un control, că acel termen a fost deja scris.

Procedăm la fel pentru toate funcțiile aflate în tabele, obținînd astfel 102 ecuații.

Scrierea ecuațiilor se face cu foarte multă atenție. Pentru o ușoară găsire a ecuațiilor, și funcțiilor, acestea se aranjează în ordine alfabetică. În cadrul ecuației, termenii pot fi aranjați în ordinea impulsurilor de orologiu, iar termenii care conțin același impuls de orologiu, pot fi aranjați în ordinea fazelor. În felul acesta se obține tabelul I cu ecuațiile principale a tuturor semnalelor (funcțiilor) de comandă, care intervin în calculator.

Cu ocazia scrierii ecuațiilor verificăm, tot timpul, și corectitudinea tabelelor de descriere, care trebuie să asigure, după cum s-a precizat mai sus, pentru fiecare instrucție și fază, secvența precis determinată de microoperării, și care trebuie să se execute numai cind ne aflăm în cursul instrucției și fazei corespunzătoare.

Se vede din tabelul I că anumite ecuații sunt scrise concentrat, dar în continuare ele sunt explicitate. Spre exemplu: ecuația nr.18 se referă la aducerea la zero a fanioanelor celor 6 periferice prevăzute; periferice, care, fiecare din ele, are atribuit cîte un cod de selecție. În continuarea acestei ecuații sunt scrise toate ecuațiile rezultate din ea, precum și ecuațiile corespunzătoare codurilor de selecție.

Mai sunt și alte variabile, care intră în ecuații, care sunt de fapt variabile compuse și în astfel de cazuri întotdeauna în continuarea ecuației, în care apare, se arată explicitarea corespunzătoare. Spre exemplu în ecuația nr.36 (A(1)BOM) apar variabilele compuse OM, respectiv ZA, pentru care se arată ecuațiile logice corespunzătoare.

Adesea în ecuații, un anumit număr de factori, care spart în unui termen al ecuației, sunt prinși sub o acoladă, deasupra căreia se găsește denumirea mnemonică a instrucției de bază, care este microprogramată prin factorii de sub acoladă.

În ecuații se găsesc anumite variabile, cum sunt de ex. IRM6, IRM12, MIC, etc., care sunt variabile compuse, rezultate din prinderea împreună prin funcția SAU, a unor variabile ce reprezintă semnale (mnemonică) pentru diferite instrucții. Alcătuirea acestor variabile compuse, este arătată în tabelul II. Prin acest pro-

cedeu se obține o carecare simplificare a ecuațiilor principale.

Acum, în cele 102 ecuații principale se găsește descris riguros absolut întregul proces de comandă al calculatorului, adică ele descriu blocul de comandă (BCC) al calculatorului.

De fapt singurele ecuații care lipsesc sunt acelea care corespund decodificatorului codului operației. Acestea nu au mai fost scrise, deoarece ele sunt extrem de ușor de scris și ele ne arată cum se obțin variabilele, care definesc diversele instrucții, la ieșirea acestui decodificator, cind considerăm ca variabile de intrare bitii din care este format codul de operație corespunzător. Spre exemplu codul de operație pentru instrucția "adună la conținutul lui A" este 01100 și el se află plasat în bitii B23, B22, B21, B20 și B19 ai registrului instrucției (RI). În acest caz ecuația care corespunde funcției la ieșire a decodificatorului codului operației este:

$$ADA = \overline{B23} \cdot B22 \cdot B21 \cdot \overline{B20} \cdot \overline{B19}$$

In mod identic se pot scrie și celelalte ecuații corespunzătoare celorlalte instrucții, iar în final, pe baza acestor ecuații, se face sinteza schemei decodificatorului codului operației.

Este ușor de văzut că prinprocedeul nostru, de a utiliza direct variabila mnemonică, am obținut o scriere mai concisă a ecuațiilor, care descriu întregul proces de comandă al calculatorului.

Inainte de a trece la sinteza schemei blocului circuitelor de comandă (BCC), care se face pe baza celor 102 ecuații, trebuie să procedăm la minimizarea acestor ecuații. Minimizarea va fi îmbinată cu determinarea încărcării circuitelor logice.

Pentru efectuarea minimizării trebuie să precizăm criteriile, după care ne conducem cînd o efectuăm.

Calculatorul CETA este realizat cu circuite logice NU-SI (NS). Numărul de intrări la aceste circuite poate fi mărit prin adăugarea unei diode pentru fiecare intrare în plus. Un circuit NU-SI este compus dintr-un tranzistor, 3 diode cu siliciu, 4 diode cu germaniu și 3 rezistențe. Se vede deci că, din considerații economice, trebuie să urmărim să avem un număr cît mai mic de circuite NU-SI, ceiace va duce desigur la un număr mai mare de intrări. Aceasta nu ne deranjează avind în vedere că ele necesită numai cîte o diodă de fiecare. Procedînd astfel mai avem și avantajul că în felul acesta obținem mai puține etaje la formarea funcțiilor logice și în consecință întîrzieri reduse.

Reducerea numărului de intrări se face prin darea de factori comuni în ecuații. Cum pe noi nu ne interesează acest lucru vom lăsa, în esență, ecuațiile în forma în care au fost scrise inițial; vom căuta însă ca termenii identici din diferențele ecuației să fie realizati o singură dată. De altfel în forma în care sunt scrise ecuațiile din tabelul I, ele pot fi realizate foarte ușor cu circuitele NU-SI prin 2 etaje. Astfel fiecare termen dintr-o ecuație se realizează cu cîte un circuit NU-SI, care are atîtea intrări cît factori are termenul respectiv. Ieșirile acestor circuite NU-SI sunt apoi introduse într-un alt circuit NU-SI, care, datorită inversiunii, formează funcția SAU a termenilor, adică ne furnizează la ieșirea, funcție dorită.

Pentru găsirea termenilor identici, sau cum îi mai numim "termene comune" (SC) alcătuim un nou tip de tabel, anume tabelul III, care se întocmăște cîte unul pentru fiecare impuls de orologiu i sau i'.

Tabelul III are atîtea coloane cîte faze avem. Ele permit acum să trecem în tabel toti termenii din cele 102 ecuații, care conțin în ei impulsul de orologiu căruia fi este destinat tabelul. Termenii sunt acum distribuiți și după faze, pe coloane. Astfel în coloanele respective trecem numai factorii din termeni, care au mai rămas, după scoaterea impulsului de orologiu și a fazei. În dreptul factorilor, care au rămas, trecem în paranteză și numărul ecuației căreia aparține termenul. Dacă termenul din ecuație este format numai din factorii i și  $F_z$  atunci în locul respectiv în tabelul III se trece 1. Se vede că acest tabel poate fi ușor întocmit pe baza tabelului I. În felul acesta reușim să grupăm pe coloane un număr relativ mic de termeni și putem observa foarte ușor semnalele comune SC (termenii identici). Cercetăm acum coloanele și dacă găsim termeni identici tăiem cu linii pozițiile corespunzătoare, iar termenul respectiv îl scriem o singură dată în partea de jos a coloanei, scriind lîngă el, în paranteză, numărul ecuațiilor în care acesta să găsește, corespunzător pozițiile tăiate.

Rezultă bineînțeles mai multe tabele III, dar noi prezentăm numai unul drept model.

Întocmim acum tabelul IV în care trecem în ordine alfabetică toate semnalele comune rezultate din tabelele III.

Se vede ușor că pentru obținerea sintezei schemei ECC va trebui să facem sinteza corespunzătoare ecuațiilor din tabelele I, II și IV, care reprezintă forma minimizată.

O problemă importantă, ce trebuie să rezolvată atunci cînd se proiectează schema logică a unui calculator, este acea a stabilității incărcărilor diverselor

$\sigma_G$

circuite logice, care produc diferitele variabile și funcții logice.

Stabilirea încărcărilor este necesară, deoarece numai așa putem ști ce putere trebuie să aibă circuitele cu care formăm impulsurile respective. Astfel un circuit NS3 poate comanda 10 intrări, iar un circuit NS6 poate comanda 20 intrări. Se poate întâmpla ca numărul de intrări, care trebuie comandate să depășească chiar numărul de intrări ce pot fi comandate de un circuit NS6. În acest caz intrările ce trebuie comandate se repartizează pe mai multe circuite NS6, circuite care sunt comandate pe la intrare, toate, cu același semnal.

În cele ce urmează vom analiza problema încărcărilor în cazul circuitelor aflate în blocul circuitelor de comandă, respectiv a încărcării provocate de BCC asupra circuitelor din alte blocuri. Problema se pune însă similar și în cazul proiectării schemelor celorlalte blocuri ale calculatorului.

La stabilirea acestor încărcări, în cazul BCC, vom pleca de la ecuațiile logice cuprinse în tabelul I și în tabelul II. În aceste tabele sunt cuprinse absolut toate variabilele și funcțiile, care apar în complexul proces de comandă al calculatorului.

Să luăm spre exemplu funcția:

$$PdB = i_5 \cdot Fz_1 \cdot GMO \cdot B4 \cdot B5 \cdot B6 + i_5 \cdot Fz_4 \cdot MOZ + i_6 \cdot Fz_3 \cdot CBO + \dots$$

Dacă facem sinteza schemei logice, care corespunde acestei ecuații, utilizând circuite NU-SI (NS), obținem fig.5.1

În ecuația de mai sus avem 11 variabile distincte dintre care una ( $i_5$ ) apare de două ori. Aceste variabile, în schema logică a calculatorului, sunt reprezentate de ieșirile unor circuite. Astfel variabilele  $i_5, i_6$

$\sigma_C$

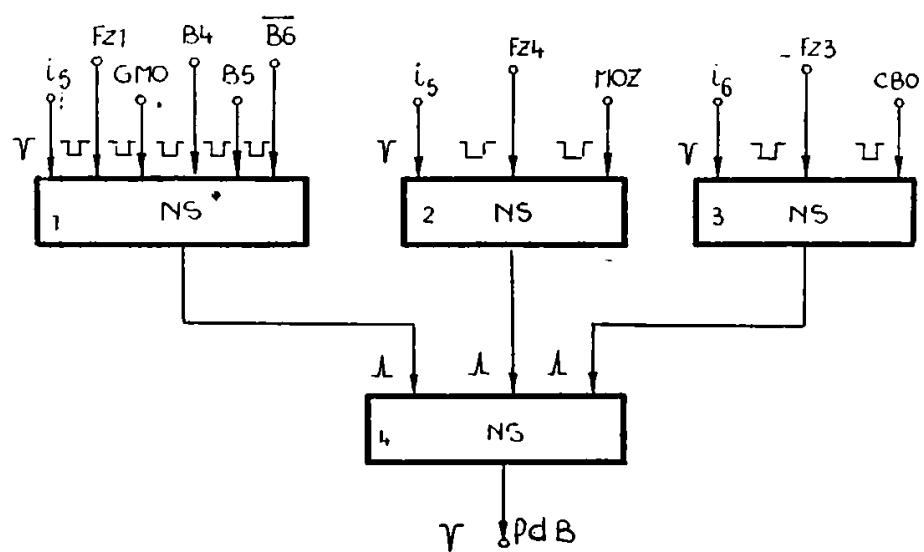


Fig. 5.1

le găsim la ieșirile corespunzătoare a unor circuite NS din generatorul de impulsuri de orologiu; variabilele GMO, MOZ, le găsim la ieșirile corespunzătoare a unor circuite NS din decodificatorul codului operației; variabilele  $Fz_1$ ,  $Fz_3$ ,  $Fz_4$ , le găsim la ieșirile unor circuite NS din generatorul de faze; variabilele B4, B5, B6 le găsim la ieșirile unor circuite NS din registrul instrucției, s.a.m.d.

Oricare dintre aceste variabile poate apărea și în alte funcții. Dacă, spre exemplu, variabila  $Fz_1$  mai apare încă de 30 ori în alte funcții, înseamnă că circuitul NS din GF la ieșirea căruia avem reprezentată variabila  $Fz_1$  trebuie să fie în măsură să alimenteze 31 de intrări. Cum fiecare intrare consumă un anumit curent, circuitul NS respectiv va trebui să poată furniza de 31 ori acest curent. El va fi un circuit NS de putere. Aceeași situație apare la ieșirile circuitelor care produc oricare dintre variabile.

În afară de aceasta unii termeni ai ecuațiilor se repetă în alte funcții, dar pentru simplificare noi îi producem o singură dată și îi numim "semnale comune" (SC). Astfel, ca exemplu, putem considera că termenul  $i_5.Fz_1.GMO.B4.B5.B6$  este un "semnal comun" și apare în încă 9 funcții. Aceasta înseamnă că circuitul care îl formează, (circuitul NS cu nr.1 din fig.5.1), trebuie să poată alimenta 10 intrări.

$C_0$  Funcția însăși, în cazul nostru PdB, apare la ieșirea unui circuit NS. Semnalul care reprezintă această funcție este dus la o bară care unește intrările a 24 circuite NS, prin urmare circuitul la ieșirea căruia se formează funcția PdB trebuie să poată alimenta 24 de intrări.

Dacă nu utiliză peste tot circuite, care pot alimenta, spre exemplu, 100 intrări, atunci nu ne-am mai

pune problema găsirii încărcărilor. Dar o astfel de soluție este neeconomică pentru că un circuit, care poate alimenta doar de intrări, este mult mai scump decât unul care poate alimenta 3 intrări, ori într-o schemă logică deobicei circuitele, care trebuie să alimenteze multe intrări nu sunt prea multe, din contră, foarte multe sunt acelea care alimentează puține intrări.

Dacă utilizăm circuite, la care conectăm încărcări mai mari decât acelea pentru care au fost dimensionate, apar întârzieri la trecerea semnalelor, sau semnalul la ieșire nu se mai formează. Dacă la ieșirea unui circuit logic se conectează un număr de intrări, care corespund puterii sale, dar aceste intrări sunt legate prin firuri lungi, atunci circuitul trebuie să fie de putere mai mare decărcătăriile parazite introduse, de firuri lungi, reprezentă o încărcare suplimentară.

Se vede că alegerea circuitelor sub raportul încărcării lor este o problemă foarte importantă. Fără rezolvarea ei corectă, calculatorul nu poate funcționa sau va funcționa defectuos.

Rezolvarea problemei se poate face numai dacă cunoaștem încărcările, care revin fiecărui circuit logic. Va trebui deci să elaborăm o metodă cu ajutorul căreia să stabilim încărcările. Metoda trebuie să fie sistematică pentru ca, ținând seama de numărul mare de circuite care intervin într-un calculator și de complexitatea schemelor calculatorului, să nu se strecoare scăpări. În acest scop vom utiliza mai departe tabele în care vom cuprinde toate variabilele și funcțiile precum și încărcările circuitelor corespunzătoare.

Astfel pentru găsirea încărcărilor circuitelor care produc impulsurile de orologiu și semnalele de fază  $F_z$  ne vom folosi de tabelul III, după cum urmează: Intrucât semnalul comun după tăierea din coloană a fost

scriș o singură dată în partea de jos a tabelului III, înseamnă că numărind acum pozițiile rămase, atât cele din partea de sus cît și cele din partea de jos a coloanelor, vom găsi numărul de intrări, care trebuie să fie alimentate de circuitul, care produce impulsul de orologiu, căruia fi este destinat tabelul, adică obținem încărcarea acestui circuit. Numărul care reprezintă încărcarea, îl scriem în paranteză sub impulsul de orologiu al tabelelor III.

Numărăm acum termenii netăiați pe fiecare coloană și aflăm încărcarea pentru circuitul care produce semnalul corespunzător. Bineînțeles că încărcarea totală pentru circuitele care produc de exemplu semnalul  $F_{z_1}$  va rezulta din adunarea încărcărilor corespunzătoare din fiecare tabel pentru impulsurile de orologiu.

Ca tabel ajutător întocmim tabelul V. Acesta este întocmit pe baza tabelului II. Astfel tabelul V va conține variabilele, care apar în tabelul II împreună cu încărcările lor. Urmărirea acestor tabele face de prisos comentariile.

Pentru a găsi acum încărcările circuitelor, care produc fiecare variabilă, alcătuim tabelul VI. Acesta, în prima coloană, conține toate variabilele, care intervin în ecuații, în ordine alfabetică.

Vom rezerva în tabelul VI o coloană divizată în 29 subcoloane corespunzătoare încărcărilor rezultate în tabel III.

Intr-o altă coloană a tabelului VI, vom introduce încărcările rezultate din tabelul V, adică acelea care corespund variabilelor, din tab.II, variabile care pot apărea cu încărcări și în tab.III.

Noi am mai văzut că din necesitățile de micsorare a numărului de circuite logice am căutat termenii iden-

tici respectiv semnalele comune (SC) în diverse ecuații, în scopul de a-i forma prin circuite logice o singură dată. Ieșirile circuitelor logice care formează semnalele comune vor avea și ele diferite încărcări. Aceste încărcări vor fi trecute într-o coloană distincță chiar în tab. IV în care se află însiruite semnalele comune.

Dacă analizăm atent, se vede că încărcările circuitelor, care formează variabilele, și care intră ca factori în semnalele comune, au fost deja prinse în prima coloană a tabelului VI și anume pe baza datelor culese din tabelul III.

În ceea ce privește funcțiile, care comandă bornele altor blocuri, le vom stabili încărcările atunci cînd blocurile logice respective vor avea schemele logice proiectate și le vom trece într-un tabel aparte, tabelul VII. Spre exemplu, încărcarea circuitului care produce funcția  $A(o)A$  este 1, pentru motivul că în schema registrului A există circuitele de putere necesare pentru comandarea tuturor rangurilor. Prin urmare numai aceasta din urmă produce încărcare pentru circuitul care formează funcție  $A(o)A$ . Nu același lucru se petrece spre exemplu cu circuitul care produce funcția  $-MR$ , care are o încărcare de 24, deoarece el comandă direct 24 intrări.

Încărcările din tabele sunt acelea provocate de ECC în alte blocuri, sau a circuitelor din BCC provocate de alte blocuri.

Desigur cînd elaborăm schemele diverselor părți ale calculatorului avem de a face și cu alte circuite deficit acelea care produc la ieșire variabilele din tab. VI sau VII, spre exemplu în fig. 5.1, circuitul NS nr. 2 sau nr. 3. Încărcările acestora sunt minime și foarte ușor de stabilit, ca urmare nu le trecem în

O<sub>G</sub>

tabele, deoarece acestea s-ar complica mult, în mod inutile.

Cea mai mare parte din circuitele, care produc variabile, se află nu în BCC ci în alt bloc. În aceasta din urmă circuitul trebuie să asemenea să comande anumite intrări. Vom avea grijă ca atunci când stabilim încărcarea unor circuite din aceste blocuri să ținem seama atât de încărcarea produsă în blocul din care face parte cît și de acea din tabelul VI, provocată de BCC. Încărcările corespunzătoare pot fi notate pe schemă la ieșirea circuitului respectiv. Spre exemplu, variabila B<sub>3</sub> este formată de ieșirea de la rangului 3 a registrului instrucțiiei (RI). Această ieșire este încărcată cu o intrare corespunzătoare legării sale printr-un circuit SI la SCII și cu 1 la intrări în BCC. Prin urmare încărcarea totală va fi  $1+11=12$ .

Tot timpul trebuie să acordăm atenție stabilirii încărcărilor cerute pentru ca funcționarea calculatorului construit să fie sigură.

Rezumat cu privire la conținutul celor 7 tabele

Tab.I

Conține ecuațiile scrise pe baza descrierii prin tabele a fazelor instrucțiilor.

Pe baza acestui tabel se face sinteza schemelor BCC.

Tab.II

Conține ecuațiile variabilelor compuse formate din mnemonicile instrucțiilor.

Pe baza acestui tabel se face sinteza schemelor care produc variabilele compuse. Acestea fac parte și ele din BCC.

Tab.III

Sunt în număr de 29. Cu ajutorul lor se face o analiză a ecuațiilor din tab.I sub aspectul găsirii "semnalelor comune" și a încărcării circuitelor care produc diversele variabile.

Tabelul servește la alcătuirea tabelului VI, în vederea stabilirii încărcărilor.

Tab.IV

Conține termenii denumiți "semnale comune", stabiliți pe baza tabelelor III, și încălcările circuitelor care produc aceste semnale comune.

Tabelul servește la stabilirea încărcărilor circuitelor respective.

Tab.V

Conține variabilele care intră în variabilele compuse din tabelul II și încărcările circuitelor care produc aceste variabile.

Tabelul servește la alcătuirea tabelului VI în vederea stabilirii încărcărilor. E nevoie de tabelul V pentru că încărcările circuitelor pot proveni atât de la formarea variabilelor compuse cât și a altor funcții cuprinse în tabelul III.

Tab.VI

Conține variabilele din ecuațiile tabelului I, afară de semnalele comune și cele 102 funcții descrise de ecuațiile din tabelul I, precum și încărcările circuitelor care produc variabilele.

El este alcătuit pe baza tabelului III și V și servește la stabilirea încărcărilor circuitelor.

Tab.VII

Conține cele 102 funcții din tabelul I și încărcările circuitelor la ieșirea cărora obținem funcția. El se alcătuiește ținând seama de încărcările pe care le introduc bornele de intrare din celelalte blocuri (afară

| .

de ECC), comandate de circuitele din BCC, care produc funcțiile.

Tabelul servește la stabilirea încărcării circuitelor.

Prin urmare, în final, încărcările circuitelor vor fi găsite în tab. IV, VI și VII.

Acstea încărcări servesc atât pentru dimensionarea circuitelor logice din BCC, cum sunt cele care produc funcțiile (tab. IV, VI și VII) cât și pentru dimensionarea circuitelor din alte blocuri (tab. VI). În acest din urmă caz încărcarea luată din tab. VI se adaugă la încărcarea produsă în blocul respectiv pentru a determina încărcarea totală a circuitului considerat.

În cele ce urmează se prezintă tabelele I, II, IV și V complet, iar celelalte, pentru economie de spațiu, numai parțial.

O<sub>G</sub>

scrisă pe baza tabelelor de descriere a instrucțiilor

și a comenziilor efectuate de chei.

Ec. 1.

$$\begin{aligned} A(0)A = & i_1 \cdot Fz_3 \cdot IDA + i_1 \cdot Fz_3 \cdot INA + i_1 \cdot Fz_3 \cdot INM + i_1 \cdot Fz_4 \cdot MOZ + \\ & + i_1 \cdot Fz_5 \cdot BINCA + \\ & + i_1 \cdot Fz_3 \cdot MRA + \\ & + i_2 \cdot Fz_3 \cdot MOZ + \\ & + i_3 \cdot Fz_3 \cdot CBO + i_3 \cdot Fz_3 \cdot SAI + \\ & + i_4 \cdot Fz_1 \cdot GMO \cdot \overbrace{B13 \cdot B14}^{AZA} + i_4 \cdot Fz_4 \cdot CBO + \\ & + i_5 \cdot Fz_4 \cdot MOZ \end{aligned}$$

Ec. 2.

$$A(0)AdIdRI = i_1 \cdot Fz_2 \cdot IRM12$$

Ec. 3.

$$\begin{aligned} A(0)B = & i_0 \cdot Fz_3 \cdot MOZ + \\ & + i_1 \cdot Fz_3 \cdot INB + \underbrace{i_4 \cdot Fz_1 \cdot GMO \cdot B15 \cdot B16}_{G2INB} \\ & + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B9 \cdot B10 \cdot B11 \cdot B18}^{AZB} \end{aligned}$$

Ec. 4.

$$A(0)BOM = i_0 \cdot Fz_1$$

Ec. 5.

$$\begin{aligned} A(0)BFANG = & i_7 \cdot Fz_1 \cdot MIC \cdot BFANG \cdot BITR + i_7 \cdot Fz_1 \cdot SLT \cdot BFANG \cdot BITR \cdot \overline{ID} + \\ & + i_7 \cdot Fz_2 \cdot SLT \cdot BFANG \cdot BITR \cdot \overline{ID} + i_7 \cdot Fz_3 \cdot IRM5 \cdot BFANG \cdot BITR + \\ & + i_7 \cdot Fz_3 \cdot IRM7 \cdot BFANG \cdot BITR + i_7 \cdot Fz_3 \cdot IRM10 \cdot BFANG \cdot BITR + \\ & + i_7 \cdot Fz_4 \cdot IRM6 \cdot BFANG \cdot BITR + \\ & + i_{ST} \cdot INIT \end{aligned}$$

Ec. 6.

$$\begin{aligned} A(0)BII = & i_H \cdot BII \cdot BPO + \\ & + i_{ST} \cdot INIT \end{aligned}$$

[Ec. 7]

$$\begin{aligned} A(o) \text{BINAD} = & i_7 \cdot Fz_5 \cdot \text{BINAD} + \\ & + i_{\text{ST INIT}} \end{aligned}$$

[Ec. 8]

$$\begin{aligned} A(o) \text{BINCA} = & i_7 \cdot Fz_5 \cdot \text{BINCA} + \\ & + i_{\text{ST INIT}} \end{aligned}$$

[Ec. 9]

$$\begin{aligned} A(o) \text{BITR} = & i_7 \cdot Fz_1 \cdot \text{IIE} \cdot \overbrace{B9 \cdot B10 \cdot B11 \cdot B12}^{\text{BITR}} + i_7 \cdot Fz_1 \cdot \text{MIC} \cdot \text{BFANG} \cdot \text{BITR} + \\ & + i_7 \cdot Fz_1 \cdot \text{SLT} \cdot \text{BFANG} \cdot \text{BITR} \cdot \bar{Id} + i_7 \cdot Fz_2 \cdot \text{SLT} \cdot \text{BFANG} \cdot \text{BITR} \cdot \bar{Id} + \\ & + i_7 \cdot Fz_3 \cdot \text{IRM5} \cdot \text{BFANG} \cdot \text{BITR} + i_7 \cdot Fz_3 \cdot \text{IRM7} \cdot \text{BFANG} \cdot \text{BITR} + \\ & + i_7 \cdot Fz_3 \cdot \text{IRM10} \cdot \text{BFANG} \cdot \text{BITR} + i_7 \cdot Fz_4 \cdot \text{IRM6} \cdot \text{BFANG} \cdot \text{BITR} + \\ & + i_{\text{ST INIT}} \end{aligned}$$

[Ec. 10a]

$$A(o) \text{BMEM} = i_7 \cdot Fz_5 \cdot \text{BMEM} +$$

+  $i_{\text{ST INIT}}$

[Ec. 10b]

$$A(o) \text{BMF} = \overbrace{i_7 \cdot Fz_5 \cdot \text{BMF} \cdot \text{BPRI}}^{\text{SC 75}}$$

[Ec. 11]

$$\begin{aligned} A(o) \text{BOPR} = & i_7 \cdot \text{BOPR2} + \\ & + i_{\text{ST INIT}} \end{aligned}$$

[Ec. 12]

$$A(o) \text{BOPR2} = i_7 \cdot \text{BOPR2}$$

[Ec. 13]

$$\begin{aligned} A(o) \text{BPO} = & i_7 \cdot Fz_1 \cdot \text{IIE} \cdot \overbrace{B17 \cdot B18}^{\text{OPR}} + i_7 \cdot Fz_5 \cdot \text{BCH} + \overbrace{i_7 \cdot \text{BOPR2} +}^{\text{SC 54}} \\ & + \underbrace{i_7 \cdot \text{BUNCICL}}_{\text{SC 71}} + \underbrace{i_7 \cdot Fz_5 \cdot \text{BMF} \cdot \text{BPRI} +}_{\text{SC 54}} \\ & + \underbrace{i_{\text{ST INIT}}}_{\text{SC 75}} \end{aligned}$$

**E.C. 14 a**

$$\underline{\Lambda(O)BPOR} = \overbrace{i \cdot BPOR +}^{\text{SC1}}$$

$$+ \overbrace{i_{STINIT}}^{\text{SC71}}$$

**E.C. 14b**

$$\underline{\Lambda(O)BPRI} = \overbrace{i_7 \cdot BPRI}^{\text{SC71}}$$

**E.C. 15**

$$\underline{\Lambda(O)BUNCICL} = \overbrace{i_7 \cdot BUNCICL +}^{\text{SC54}}$$

$$+ \overbrace{i_{STINIT}}^{\text{SC71}}$$

**E.C. 16**

$$\underline{\Lambda(O)BVIZ} = \overbrace{i_7 \cdot Fz_5 \cdot BVIZ +}^{\text{SC67}}$$

$$+ \overbrace{i_{STINIT}}^{\text{SC71}}$$

**E.C. 17**

$$\underline{\Lambda(O)DCR} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B16 \cdot B18}^{\text{AZDC}} +}^{\text{AZDC}}$$

$$+ i_5 \cdot Fz_3 \cdot ADA + \overbrace{i_5 \cdot Fz_3 \cdot IHP + i_5 \cdot Fz_3 \cdot HRA + i_5 \cdot Fz_3 \cdot SCA}^{\text{SC41'}}$$

**E.C. 18**

$$\underline{\Lambda(O)FAN(1 \div 6)} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot \overline{B8} \cdot B18}^{\text{AZF}} \cdot CS(1 \div 6)}^{\text{AZF}}$$

A.C. ecuație se desfășoară în următoarele:

a.  $\underline{\Lambda(O)FANA1} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot \overline{B8} \cdot B18}^{\text{AZF}}}^{\text{AZF}} \cdot CS1$

b.  $\underline{\Lambda(O)FANA2} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot \overline{B8} \cdot B18}^{\text{AZF}}}^{\text{AZF}} \cdot CS2$

c.  $\underline{\Lambda(O)FANA3} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot \overline{B8} \cdot B18}^{\text{AZF}}}^{\text{AZF}} \cdot CS3$

d.  $\underline{\Lambda(O)FANA4} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot \overline{B8} \cdot B18}^{\text{AZF}}}^{\text{AZF}} \cdot CS4$

e.  $\underline{\Lambda(O)FANA5} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot \overline{B8} \cdot B18}^{\text{AZF}}}^{\text{AZF}} \cdot CS5$

f.  $\underline{\Lambda(O)FANA6} = \overbrace{i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot \overline{B8} \cdot B18}^{\text{AZF}}}^{\text{AZF}} \cdot CS6$

$CS1 = \overline{B_0} \cdot \overline{B_1} \cdot B_2 \quad CS2 = \overline{B_0} \cdot B_1 \cdot \overline{B_2}$

$CS3 = \overline{B_0} \cdot \overline{B_1} \cdot B_2 \quad CS5 = \overline{B_0} \cdot \overline{B_1} \cdot B_2$

g.  $\underline{\Lambda(O)FANB1} = \underline{\Lambda(O)FANA1}$

h.  $\underline{\Lambda(O)FANB2} = \underline{\Lambda(O)FANA2}$

i.  $\underline{\Lambda(O)FANB3} = \underline{\Lambda(O)FANA3}$

j.  $\underline{\Lambda(O)FANB4} = \underline{\Lambda(O)FANA4}$

k.  $\underline{\Lambda(O)FANB5} = \underline{\Lambda(O)FANA5}$

l.  $\underline{\Lambda(O)FANB6} = \underline{\Lambda(O)FANA6}$

$CS3 = \overline{B_0} \cdot B_1 \cdot \overline{B_2}$

$CS6 = \overline{B_0} \cdot B_1 \cdot B_2$

Ec. 19

$$\begin{aligned}
 A(O)MR = & \underbrace{i_0 \cdot Fz_3 \cdot MRA}_{SC5} + \underbrace{i_1 \cdot Fz_3 \cdot INCA}_{SC16} \\
 & + \underbrace{i_1 \cdot Fz_3 \cdot IRM1}_{SC18} + \underbrace{i_1 \cdot Fz_5 \cdot BINCA}_{SC20} + \\
 & + \underbrace{i_2 \cdot Fz_3 \cdot MOZ}_{AZMR} + \underbrace{i_2 \cdot Fz_1 \cdot CBO}_{G1INR} + \underbrace{i_2 \cdot Fz_1 \cdot CBO}_{SC28} \\
 & + \underbrace{i_4 \cdot Fz_1 \cdot GMO}_{SC39} \cdot B10 \cdot B11 + \underbrace{i_4 \cdot Fz_1 \cdot IIE}_{B12 \cdot B18} \cdot B12 \cdot B18 + \\
 & + \underbrace{i_4 \cdot Fz_4 \cdot MOZ}_{SC51} + \\
 & + \underbrace{i_5 \cdot Fz_3 \cdot CMO}_{SC51} + \underbrace{i_5 \cdot Fz_3 \cdot SIA}_{SC42} + \\
 & + \underbrace{i_7 \cdot Fz_3 \cdot MOZ}_{SC61}
 \end{aligned}$$

Ec. 20

$$\begin{aligned}
 A(O)NA = & i_0 \cdot Fz_5 \cdot BINAD + i_0 \cdot Fz_5 \cdot BPRI + \\
 & + i_2 \cdot Fz_3 \cdot SSP + \\
 & + i_5 \cdot Fz_1 \cdot SLT + i_5 \cdot Fz_2 \cdot SLT + i_5 \cdot Fz_8 + \\
 & + i_{AZNA}
 \end{aligned}$$

Ec. 21a

$$\begin{aligned}
 A(O)N24 = & i_2 \cdot Fz_3 \cdot INM + \underbrace{i_5 \cdot Fz_3 \cdot IMP}_{SC41}
 \end{aligned}$$

O<sub>G</sub> Ec. 21b

$$A(O)N28 = i_7 \cdot Fz_5 \cdot BMF \cdot \overline{BPRI} \cdot N28$$

Ec. 22

$$A(O)N8 = i_H \cdot IMP \cdot B11 \cdot BPO$$

Ec. 23

$$\begin{aligned}
 A(O)Q = & i_1 \cdot Fz_3 \cdot CBO + \underbrace{i_1 \cdot Fz_3 \cdot INQ}_{AZQ} + i_1 \cdot Fz_3 \cdot SIA + \underbrace{i_4 \cdot Fz_1 \cdot GMO}_{AZQ} \cdot B17 \cdot B18 + i_4 \cdot Fz_1 \cdot IIE \cdot B9 \cdot B10 \cdot B11 \cdot B18 + \\
 & + i_5 \cdot Fz_3 \cdot IMP
 \end{aligned}$$

Ec. 24

$$\begin{aligned}
 A(O)RA = & \underbrace{i_0 \cdot Fz_1}_{SC2} + \underbrace{i_0 \cdot Fz_2 \cdot IRM12}_{SC3} + \underbrace{i_0 \cdot Fz_5 \cdot IRM11}_{SC4} + \underbrace{i_0 \cdot Fz_5 \cdot BMF \cdot \overline{BPRI}}_{SC74} + \\
 & + \underbrace{i_0 \cdot Fz_5 \cdot BMEM}_{SC9} + \underbrace{i_0 \cdot Fz_5 \cdot BVIZ}_{SC10} + \underbrace{i_0 \cdot Fz_6}_{SC11}
 \end{aligned}$$

[Ec. 25]

$$A(0)RI = i_1 \cdot Fz_1$$

[Ec. 26]

$$A(0)RM = \underbrace{i_0 \cdot Fz_1}_{SC8} + \underbrace{i_0 \cdot Fz_2 \cdot IRM12}_{SC9} + \underbrace{i_0 \cdot Fz_3 \cdot IRM11}_{SC10} + \underbrace{i_0 \cdot Fz_5 \cdot BMF \cdot BPRI}_{SC11} + \\ + \underbrace{i_0 \cdot Fz_4 \cdot MOZ}_{SC12} + \underbrace{i_0 \cdot Fz_5 \cdot BMEM}_{SC13} + \underbrace{i_0 \cdot Fz_5 \cdot BVIZ}_{SC14} + \underbrace{i_0 \cdot Fz_6}_{SC15}$$

[Ec. 27]

$$A(0)SnR = \underbrace{i_0 \cdot Fz_3 \cdot MRA}_{SC13} + \underbrace{i_1 \cdot Fz_3 \cdot INQ}_{SC18} + \underbrace{i_1 \cdot Fz_3 \cdot IRM2}_{SC20} + \underbrace{i_1 \cdot Fz_5 \cdot BINCA}_{SC15} + \\ + \underbrace{i_2 \cdot Fz_3 \cdot MOZ}_{SC21} + \underbrace{i_2 \cdot Fz_4 \cdot CBO}_{SC28} + \underbrace{i_4 \cdot Fz_1 \cdot GMO \cdot B12}_{AZSR} + \underbrace{i_4 \cdot Fz_1 \cdot IIE \cdot B12 \cdot B18}_{GTINR} + \\ + \underbrace{i_4 \cdot Fz_4 \cdot MOZ}_{SC39} + \underbrace{i_5 \cdot Fz_3 \cdot CBO}_{SC42} + \underbrace{i_5 \cdot Fz_3 \cdot SIA}_{SC43} + \\ + \underbrace{i_7 \cdot Fz_3 \cdot MOZ}_{SC61}$$

[Ec. 28]

$$A(0)Sn2A = i_4 \cdot Fz_1 \cdot GMO \cdot \underbrace{B7 \cdot B8}_{AZL} + \\ + i_5 \cdot Fz_1 \cdot GDR \cdot \underbrace{B11}_{AZL}$$

[Ec. 29]

$$A(1)B = i_4 \cdot Fz_1 \cdot GMO \cdot \underbrace{B15 \cdot B16}_{AUB}$$

[Ec. 30]

$$A(1)BFANG = i_6 \cdot Fz_1 \cdot MIC \cdot FANG + i_6 \cdot Fz_1 \cdot SLT \cdot FANG + \\ i_6 \cdot Fz_2 \cdot SLT \cdot FANG + i_6 \cdot Fz_3 \cdot IRMS \cdot FANG + \\ i_6 \cdot Fz_3 \cdot IRM7 \cdot FANG + i_6 \cdot Fz_3 \cdot IRM10 \cdot FANG + \\ i_6 \cdot Fz_4 \cdot IRM8 \cdot FANG \\ FANG = FANA1 + FANA2 + FANA4 + \\ + FANA4 + FANA5 + FANA6$$

[Ec. 31]

$$\begin{aligned} A(1)BII &= i_3 \cdot Fz_4 \cdot IMP \cdot \overline{N24} + \\ &+ i_6 \cdot Fz_3 \cdot INM \cdot \overline{N24} \\ N24 &= \overline{A_0} \cdot \overline{A_1} \cdot \overline{A_2} \cdot A_3 \cdot A_4 \end{aligned}$$

[Ec. 32]

$$A(1)BINAD = i_{INAD}$$

[Ec. 33]

$$A(1)BINCA = i_{INCA}$$

[Ec. 34]

$$A(1)BITR = i_7 \cdot Fz_1 \cdot IIE \cdot \overline{B9} \cdot \overline{B10} \cdot \overline{B11} \cdot \overline{B18}$$

[Ec. 35 a]

$$A(1)BMEM = i_{MEM}$$

[Ec. 35 b]

$$A(1)BMF = i_7 \cdot Fz_6 \cdot \overline{BMF} \cdot BPRI$$

[Ec. 36]

$$\begin{aligned} A(1)BOM &= i_4 \cdot Fz_1 \cdot GMO \cdot BO \cdot B9 \cdot \overline{Sn2A} + i_4 \cdot Fz_1 \cdot GMO \cdot \overline{BO} \cdot B9 \cdot \overline{Sn2A} + \\ &+ i_5 \cdot Fz_1 \cdot GMO \cdot BO \cdot B3 \cdot OM \cdot \overline{SnA} \cdot \overline{OA} + i_5 \cdot Fz_1 \cdot GMO \cdot BO \cdot B3 \cdot \overline{OM} \cdot OA + \\ &+ i_5 \cdot Fz_1 \cdot GMO \cdot BO \cdot \overline{B3} \cdot OM \cdot \overline{SnA} + i_5 \cdot Fz_1 \cdot GMO \cdot \overline{BO} \cdot B3 \cdot \overline{OA} + \\ &+ i_5 \cdot Fz_1 \cdot GMO \cdot \overline{BO} \cdot OM \cdot \overline{SnA} + \\ &+ i_6 \cdot Fz_1 \cdot GMO \cdot BO \cdot B1 \cdot \overline{ZA} + i_6 \cdot Fz_1 \cdot GMO \cdot BO \cdot \overline{B1} \cdot \overline{B3} \cdot \overline{B9} \cdot \overline{OM} + \\ &+ i_6 \cdot Fz_1 \cdot GMO \cdot \overline{BO} \cdot B1 \cdot ZA \end{aligned}$$

Obs.  $OM = B_4 \cdot B_5 \cdot B_6$  (cind  $OM = 1$  este microprogramata instr. OA+)

$$ZA = Rg \cdot CA \cdot \overline{OA} \cdot \overline{IA} \dots \overline{21A} \cdot \overline{22A}; \quad \overline{OM} = \overline{B_4} \cdot \overline{B_5} \cdot \overline{B_6}$$

[Ec. 37]

$$A(1)BOPR1 = i_{OPR}$$

[Ec. 38]

$$A(1)BOPR2 = i \cdot BOPR1 \quad i = \Delta i_H$$

[Ec. 39]

$$A(1)BP0 = \overbrace{i \cdot BPOR}^{C1} + i \cdot BCH + i \cdot BUNCICL ; i = \Delta i_H$$

[Ec. 40a]

$$A(1)BPOR = i_{POR}$$

[Ec. 40b]

$$A(1)BPRI = i_7 \cdot Fz5 \cdot BMF \cdot \overbrace{BPRI}^{N28}$$

$$A(1)BUNCICL = i_{UNCICL}$$

[Ec. 42]

$$A(1)BVIZ = i_{VIZ}$$

[Ec. 43]

$$\begin{aligned} A(1)DCR = & i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B15 \cdot B18}^{AUDC} + \\ & + i_6 \cdot Fz_3 \cdot IMP \cdot \overbrace{Sn2A}^{(01-10)SnA} + \\ & + i_7 \cdot Fz_3 \cdot ADA \cdot (01-10)SnA + i_7 \cdot Fz_3 \cdot MRA \cdot (01-10)SnA + \\ & + i_7 \cdot Fz_3 \cdot SCA \cdot (01-10)SnA \end{aligned}$$

[Ec. 44]

$$A(1)Rg.CQ = i_3 Fz_4 \cdot IMP \cdot \overbrace{Sn2A}^{(01-10)SnA}$$

[Ec. 45]

$$A(1)SnR = i_1 Fz_3 SCA$$

[Ec. 46]

$$A(1)Sn2A = i_4 \cdot Fz_1 \cdot GMO \cdot \overbrace{B7 \cdot B8}^{AUL}$$

[Ec. 47a]

$$A(4)N8 = i_H \cdot INM \cdot BII \cdot \overbrace{BPO}^{(01-10)BPO}$$

[Ec. 47b]

$$A(7)N8 = i_{ST} INIT$$

**Ec. 48**

$$\underline{\text{CIT}} = \underbrace{i_0 \cdot Fz_1}_{\text{SC2}} + \underbrace{i_0 \cdot Fz_2 \cdot \text{IRM12}}_{\text{SC3}} + \underbrace{i_0 \cdot Fz_3 \cdot \text{IRM4}}_{\text{SC10}} + \underbrace{i_0 \cdot Fz_3 \cdot \text{IRM7}}_{\text{SC10}} + i_0 \cdot Fz_5 \cdot \text{BVIZ}$$

**Ec. 49**

$$\underline{\text{CM5n2A}} = i_4 \cdot Fz_1 \cdot \text{GMO} \cdot \overbrace{B7 \cdot B8}^{\text{CML}}$$

**Ec. 50**

$$\underline{\text{DrA}} = i_4 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B14 \cdot B18}^{\text{RDA}} + i_4 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B16 \cdot B18}^{\text{DDA}} + i_6 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B4 \cdot B18}^{\text{RDA}} + i_6 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B6 \cdot B18}^{\text{DDA}}$$

**Ec 51**

$$\underline{\text{DrA, DrQ}} = i_1 \cdot Fz_3 \cdot \text{MPQ} + \\ + \underbrace{i_4 \cdot Fz_3 \cdot \text{INM}}_{\text{SC33}}$$

**Ec. 52 a**

$$\underline{\text{DrQ}} = i_4 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B14 \cdot B18}^{\text{RDA}} + i_4 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B16 \cdot B18}^{\text{DDA}} + i_6 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B4 \cdot B18}^{\text{RDA}} + i_6 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B6 \cdot B18}^{\text{DDA}}$$

**Ec. 52 b**

$$\underline{\text{Dr. TQ}} = i_4 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B14 \cdot B18}^{\text{RDA}} + i_4 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B16 \cdot B18}^{\text{DDA}} +$$

$$\underline{\text{Ec. 53}} + i_6 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B4 \cdot B18}^{\text{RDA}} + i_6 \cdot Fz_1 \cdot \text{GDR} \cdot \overbrace{B6 \cdot B18}^{\text{DDA}}$$

$$j_1 = i_7 \cdot Fz_1 \cdot \text{MIC} \cdot \text{BFANG} \cdot \text{BITR} + i_7 \cdot Fz_1 \cdot \text{SLT} \cdot \text{BFANG} \cdot \text{BITR} \cdot \text{ID} +$$

$$+ i_7 \cdot Fz_2 \cdot \text{SLT} \cdot \text{BFANG} \cdot \text{BITR} \cdot \text{ID} + i_7 \cdot Fz_3 \cdot \text{IMP} \cdot \text{DCR} +$$

$$+ i_7 \cdot Fz_3 \cdot \text{IRM5} \cdot \text{BFANG} \cdot \text{BITR} + i_7 \cdot Fz_3 \cdot \text{IRM7} \cdot \text{BFANG} \cdot \text{BITR} +$$

$$+ i_7 \cdot Fz_3 \cdot \text{IRM10} \cdot \text{BFANG} \cdot \text{BITR} + i_7 \cdot Fz_4 \cdot \text{IRM6} \cdot \text{BFANG} \cdot \text{BITR} +$$

$$+ i_7 \cdot Fz_5 \cdot \text{BINAD} + i_7 \cdot Fz_5 \cdot \text{BINCA} + i_7 \cdot Fz_5 \cdot \text{BMEM} + i_7 \cdot Fz_5 \cdot \text{BVIZ} + i_7 \cdot Fz_6 + i_7 \cdot Fz_5 \cdot \text{BMF}.$$

$$+ \underbrace{i_7 \cdot \text{STINIT} + i_7 \cdot Fz_1}_{\text{SC71}} + \cdot \text{BPRI} +$$

Ec. 54

$$\underline{fz_2} = i_7 \cdot Fz_1 \cdot IRM12 \cdot Id + i_7 \cdot Fz_2 \cdot IRM12 \cdot Id + \\ + i_{FZ2}$$

Ec. 55

$$\underline{fz_3} = i_7 \cdot Fz_1 \cdot IRM11 \cdot Id + i_7 \cdot Fz_2 \cdot IRM11 \cdot Id + \\ + i_{FZ3}$$

Ec. 56

$$\underline{fz_4} = i_7 \cdot Fz_3 \cdot CBO + i_7 \cdot Fz_3 \cdot IMP \cdot \overbrace{DCR}^{SC61} + i_7 \cdot Fz_3 \cdot MOZ + \\ + i_{FZ4}$$

Ec. 57

$$\underline{fz_5} = \overbrace{i_{INAD}}^{SC68} + \overbrace{i_{INC}}^{SC69} + \overbrace{i_{INCA}}^{SC70} + \overbrace{i_{MEM}}^{SC73} + \overbrace{i_{VIZ}}^{SC74} + i_{FZ5}$$

Ec. 58

$$\underline{fz_6} = \overbrace{i_7 \cdot Fz_1 \cdot MIC \cdot BFANG \cdot BITR}^{SC57} + \overbrace{i_7 \cdot Fz_1 \cdot SLT \cdot BFANG \cdot BITR \cdot Id}^{SC58} + \\ + \overbrace{i_7 \cdot Fz_2 \cdot SLT \cdot BFANG \cdot BITR \cdot Id}^{SC59} + \overbrace{i_7 \cdot Fz_3 \cdot IRM5 \cdot BFANG \cdot BITR}^{SC60} + \\ + \overbrace{i_7 \cdot Fz_3 \cdot IRM7 \cdot BFANG \cdot BITR}^{SC63} + \overbrace{i_7 \cdot Fz_3 \cdot IRM10 \cdot BFANG \cdot BITR}^{SC64} + \\ + \overbrace{i_7 \cdot Fz_4 \cdot IRM6 \cdot BFANG \cdot BITR}^{SC65} + \\ + i_{FZ6}$$

Ec. 59

$$\underline{INTROD(1 \div 6)} = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{INT} \cdot CS(1 \div 6)$$

Ac ecuație se desfășoarele:

$$a. INTROD1 = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{INT} \cdot CS1$$

$$b. INTROD3 = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{INT} \cdot CS3$$

$$c. INTROD5 = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{INT} \cdot CS5$$

$$CS1 = B0 \cdot \overline{B1} \cdot \overline{B2} \quad CS3 = B0 \cdot B1 \cdot \overline{B2} \quad CS5 = B0 \cdot \overline{B1} \cdot B2$$

Ec. 60

$$\underline{LEG} = I_1 \cdot Fz_3 \cdot MPQ + \\ + I_4 \cdot Fz_3 \cdot JNM$$

Ec. 61

$$\underline{+ MR} = \overbrace{I_0 \cdot Fz_4 \cdot CBO}^{\text{SC6}} + \\ + I_1 \cdot Fz_4 \cdot IMP \cdot Sn2A + \\ + I_2 \cdot Fz_3 \cdot MRA \cdot \overbrace{SnR}^{\text{ADM}} + I_2 \cdot Fz_4 \cdot MOZ \cdot \overbrace{SnR}^{\text{ADM}} + \\ + I_1 \cdot Fz_1 \cdot GMO \cdot \overbrace{B10 \cdot B11}^{\text{SC30}} + I_4 \cdot Fz_3 \cdot ADA \cdot \overbrace{SnR}^{\text{SC30}} + \\ + I_4 \cdot Fz_3 \cdot CBO + I_4 \cdot Fz_3 \cdot IDA + I_4 \cdot Fz_3 \cdot INA \cdot \overbrace{SnR}^{\text{SC30}} + \\ + I_4 \cdot Fz_3 \cdot MOZ \cdot \overbrace{SnR}^{\text{SC38}} + I_4 \cdot Fz_3 \cdot SCA \cdot \overbrace{SnR}^{\text{SC38}} + I_4 \cdot Fz_3 \cdot SAE + \\ + I_4 \cdot Fz_3 \cdot SAI + I_4 \cdot Fz_3 \cdot SIA + I_4 \cdot Fz_5 \cdot BINCA \cdot \overbrace{SnR}^{\text{SC43}} + \\ + I_5 \cdot Fz_4 \cdot \overbrace{CBO}^{\text{SC51}} + \\ + I_6 \cdot Fz_4 \cdot MOZ + \\ + I_7 \cdot Fz_3 \cdot SIA$$

Ec. 62

$$\underline{- MR} = \overbrace{I_1 \cdot Fz_4 \cdot IMP \cdot Sn2A}^{\text{SC14}} + \\ + I_2 \cdot Fz_3 \cdot MRA \cdot \overbrace{SnR}^{\text{CMR}} + I_2 \cdot \overbrace{Fz_4 \cdot MOZ \cdot \overbrace{SnR}^{\text{SC29}}}^{\text{SC21}} + \\ + I_4 \cdot Fz_1 \cdot GMO \cdot \overbrace{B10 \cdot B11}^{\text{SC31}} + I_4 \cdot Fz_3 \cdot ADA \cdot \overbrace{SnR}^{\text{SC32}} + I_4 \cdot \overbrace{SnR}^{\text{SC34}} + \\ + I_4 \cdot Fz_3 \cdot IMP + I_4 \cdot Fz_3 \cdot INA \cdot \overbrace{SnR}^{\text{SC37}} + I_4 \cdot Fz_3 \cdot MOZ \cdot \overbrace{SnR}^{\text{SC40}} + \\ + I_4 \cdot Fz_3 \cdot SCA \cdot \overbrace{SnR}^{\text{OPRP}} + I_4 \cdot Fz_5 \cdot BINCA \cdot \overbrace{SnR}^{\text{OPRP}}$$

Ec. 63

OPRP

$$\underline{OPRP(1 \div 6)} = I_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{OPRP}} \cdot CS(1 \div 6)$$

Ac. ecuație se deține în următoarele:

- a. OPRP1 =  $I_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{OPRP}} \cdot CS1$
- b. OPRP2 =  $I_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{OPRP}} \cdot CS2$
- c. OPRP3 =  $I_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{OPRP}} \cdot CS3$
- d. OPRP4 =  $I_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B9 \cdot B18}^{\text{OPRP}} \cdot CS4$
- e. OPRP5 =  $I_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B9 \cdot B18}^{\text{OPRP}} \cdot CS5$
- f. OPRP6 =  $I_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B9 \cdot B18}^{\text{OPRP}} \cdot CS6$

$$CS1 = B0 \cdot \overline{B1} \cdot \overline{B2} \quad CS2 = \overline{B0} \cdot B1 \cdot \overline{B2} \quad CS3 = B0 \cdot \overline{B1} \cdot \overline{B2} \\ CS4 = \overline{B0} \cdot B1 \cdot B2 \quad CS5 = B0 \cdot \overline{B1} \cdot B2 \quad CS6 = \overline{B0} \cdot \overline{B1} \cdot B2$$

**[Ec. 64]**

$$\begin{aligned}
 PdA = & \overbrace{i_0 \cdot Fz_4 \cdot MOZ}^{SC48} + \\
 & + i_1 \cdot Fz_3 \cdot MOZ + i_1 \cdot Fz_3 \cdot MRA + \\
 & + i_2 \cdot Fz_1 \cdot CBO + i_2 \cdot Fz_3 \cdot MEA + i_2 \cdot Fz_3 \cdot SAJ + i_2 \cdot Fz_3 \cdot SIA + \\
 & + i_4 \cdot Fz_4 \cdot MOZ + \\
 & + i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B_4 \cdot B_5 \cdot B_6}^{AINB} + i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B_4 \cdot B_5 \cdot B_6}^{AINQ} + \\
 & + i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8}^{EXT} \cdot B_{18}
 \end{aligned}$$

**[Ec. 65]**

$$\begin{aligned}
 PdAdRI = & i_0 \cdot Fz_2 \cdot IRM11 + i_0 \cdot Fz_3 \cdot IRM11 + \\
 & + i_3 \cdot Fz_3 \cdot SSP + \\
 & + i_6 \cdot Fz_1 \cdot SLT + i_6 \cdot Fz_2 \cdot SLT
 \end{aligned}$$

**[Ec. 66]**

$$\begin{aligned}
 PdB = & i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B_4 \cdot B_5 \cdot B_6}^{BINR} + i_5 \cdot Fz_4 \cdot MOZ + \\
 & + i_6 \cdot Fz_3 \cdot CBO
 \end{aligned}$$

**[Ec. 67]**

$$\begin{aligned}
 PdG1 = & i_2 \cdot Fz_5 \cdot BINAD + i_2 \cdot Fz_5 \cdot BMEM + \overbrace{G1INQ}^{G1INQ} \\
 & + i_3 \cdot Fz_5 \cdot BINA + i_4 \cdot Fz_1 \cdot GMO \cdot \overbrace{B_7 \cdot B_8}^{G1SAUR} \\
 & + i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_9 \cdot B_{10} \cdot B_{11} \cdot B_{18}}^{G1INR} + i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_{12} \cdot B_{18}}
 \end{aligned}$$

**[Ec. 68]**

$$PdG2 = i_2 \cdot Fz_3 \cdot MG2 + i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_9 \cdot B_{10} \cdot B_{11} \cdot B_{18}}^{G2INB}$$

**[Ec. 69a]**

$$PdMA = i_4 \cdot Fz_3 \cdot MRA$$

**[Ec. 69b]**

$$PdMF = i_2 \cdot Fz_5 \cdot BPRI + i_2 \cdot Fz_5 \cdot BMF \cdot \overbrace{BPRI}^{G2INB}$$

**[Ec. 69c]**

$$PdMQ = i_2 \cdot Fz_3 \cdot MCQ$$

- 195 -

Ec. 70

$$\begin{aligned} PdNA = & i_0 \cdot Fz_1 + i_0' \cdot Fz_2 \cdot SLT + i_0' \cdot Fz_3 \cdot BMEM + i_0' \cdot Fz_5 \cdot BVIZ + i_0' \cdot Fz_5 \cdot BMF \cdot BPRT + \\ & + i_1 \cdot Fz_3 \cdot SSP + \underbrace{i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6}}_{NAINQ} \\ & + i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6} \end{aligned}$$

Ec. 71

$$\begin{aligned} PdQ = & i_2 \cdot Fz_3 \cdot MG1 + i_2 \cdot Fz_3 \cdot MPQ + \\ & + i_3 \cdot Fz_4 \cdot CBO + \underbrace{i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6}}_{QINB} + \\ & + i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6} + i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6} + \\ & + i_6 \cdot Fz_3 \cdot SIA \end{aligned}$$

Ec. 72

A fost suprimată în urma unor modificări

Ec. 73

$$PdSnR = \underbrace{i_2 \cdot Fz_3 \cdot MCQ}_{SC17} + \underbrace{i_4 \cdot Fz_3 \cdot MRA}_{SC34}$$

Ec. 74

$$PmAdIdRI = i_3 \cdot Fz_2 \cdot IRM12$$

Ec. 75

$$\begin{aligned} PmB = & i_1 \cdot Fz_3 \cdot MO2 + \\ & + i_3 \cdot Fz_3 \cdot INB + \underbrace{i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6}}_{AINB} + \underbrace{i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6}}_{QINB} + \\ & + i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6} + i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B4 \cdot B5 \cdot B6} + \\ & + i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B9 \cdot B10 \cdot B11 \cdot B18}^{G2INB} \end{aligned}$$

Ec. 76

SC12

$$\begin{aligned}
 PmMR = & I_0 \cdot Fz_4 \cdot MOZ + \\
 & \underbrace{SC16}_{+ I_1 \cdot Fz_3 \cdot MRA +} \\
 & \underbrace{SC22}_{+ I_2 \cdot Fz_3 \cdot SAI +} \\
 & \underbrace{SC24}_{+ I_3 \cdot Fz_3 \cdot IRM4 +} \underbrace{SC25}_{I_3 \cdot Fz_3 \cdot IRM8 +} \underbrace{SC26}_{I_3 \cdot Fz_4 \cdot CBO +} \underbrace{SC27}_{I_3 \cdot Fz_5 \cdot BINCA +} \\
 & \underbrace{BINR}_{+ I_5 \cdot Fz_1 \cdot GMO \cdot \underbrace{B4 \cdot B5 \cdot B6}_{SC47} +} \underbrace{G1INR}_{+ I_5 \cdot Fz_1 \cdot IIE \cdot \underbrace{B9 \cdot B10 \cdot B11 \cdot B18}_{SC48} +} \\
 & \underbrace{G1INR}_{+ I_5 \cdot Fz_1 \cdot IIE \cdot \underbrace{B12 \cdot B18}_{SC50} +} \underbrace{G1SAUR}_{+ I_5 \cdot Fz_4 \cdot MOZ +} \\
 & \underbrace{SC49}_{+ I_6 \cdot Fz_3 \cdot CBO +} \underbrace{SC53}_{+ I_6 \cdot Fz_3 \cdot SIA}
 \end{aligned}$$

Ec. 77

$$\begin{aligned}
 PmNA = & I_2 \cdot Fz_5 \cdot BINAD + I_2 \cdot Fz_5 \cdot BPRI + \\
 & + I_3 \cdot Fz_3 \cdot SSP + \\
 & + I_6 \cdot Fz_1 \cdot SLT + I_6 \cdot Fz_2 \cdot SLT
 \end{aligned}$$

Ec. 78

$$\begin{aligned}
 PmQ = & I_2 \cdot Fz_3 \cdot CBO + I_2 \cdot Fz_3 \cdot SIA + \underbrace{G1INQ}_{+ I_3 \cdot Fz_3 \cdot INQ + I_3 \cdot Fz_3 \cdot SIA +} \\
 & + I_4 \cdot Fz_1 \cdot \underbrace{GMO \cdot B17 \cdot B18}_{NAINQ} \\
 & + I_5 \cdot Fz_1 \cdot GMO \cdot \underbrace{B4 \cdot B5 \cdot B6}_{+ I_5 \cdot Fz_1 \cdot IIE \cdot B6 \cdot B7 \cdot B8 \cdot B18 +} + I_5 \cdot Fz_1 \cdot GMO \cdot \underbrace{B4 \cdot B5 \cdot B6}_{+ I_5 \cdot Fz_1 \cdot IIE \cdot B6 \cdot B7 \cdot B8 \cdot B18 +}
 \end{aligned}$$

Ec. 79

$$\begin{aligned}
 PmRA = & I_0 \cdot Fz_1 + I_0 \cdot Fz_2 \cdot IRM12 + I_0 \cdot Fz_3 \cdot IRM11 + I_0 \cdot Fz_5 \cdot BMEM + I_0 \cdot Fz_5 \cdot BMF \cdot \overline{BPRI} + \\
 & + I_0 \cdot Fz_5 \cdot BVIZ
 \end{aligned}$$

Ec. 80

$$Pm\ RB \ (1 \div 6) = I_5 \cdot F_{z_1} \cdot II E \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{EXT} \cdot CS \ (1 \div 6)$$

Ac. ecuație se desfășoară în următoarele:

$$a \ Pm\ RB_2 = I_5 \cdot F_{z_1} \cdot II E \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{EXT} \cdot CS_2$$

$$b \ Pm\ RB_4 = I_5 \cdot F_{z_1} \cdot II E \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{EXT} \cdot CS_4$$

$$c \ Pm\ RB_6 = I_5 \cdot F_{z_1} \cdot II E \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{EXT} \cdot CS_6$$

$$CS_2 = \overline{B_0} \cdot B_1 \cdot \overline{B_2}$$

$$CS_4 = \overline{B_0} \cdot \overline{B_1} \cdot B_2$$

$$CS_6 = \overline{B_0} \cdot B_1 \cdot B_2$$

Ec. 81

$$Pm\ RI = I_3 \cdot F_{z_1}$$

Ec. 82.

$$Pm\ RM = I_1 \cdot F_{z_3} \cdot SSP +$$

$$+ I_2 \cdot F_{z_3} \cdot IRM_9 + I_2 \cdot F_{z_6} \cdot BMEM + I_2 \cdot F_{z_6} + I_2 \cdot F_{z_5} \cdot BMF \cdot \overline{BPRI} +$$

$$+ I_4 \cdot F_{z_3} \cdot MRA + I_4 \cdot F_{z_4} \cdot MOZ +$$

Ec. 83

$$Pm\ SnR = \overbrace{I_0 \cdot F_{z_4} \cdot MOZ}^{SC12} +$$

$$+ \overbrace{I_1 \cdot F_{z_3} \cdot MRA}^{SC16} +$$

$$+ \overbrace{I_2 \cdot F_{z_3} \cdot SAI}^{SC22} + \overbrace{I_3 \cdot F_{z_3} \cdot INQ}^{SC23} + \overbrace{I_3 \cdot F_{z_3} \cdot IRM_4}^{SC24} + \overbrace{I_3 \cdot F_{z_3} \cdot IRM_8}^{SC26} + \overbrace{I_3 \cdot F_{z_4} \cdot CBO}^{SC26} +$$

$$+ \overbrace{I_3 \cdot F_{z_5} \cdot BINCA}^{SC27} + \overbrace{BINR}^{SC27}$$

$$+ \overbrace{I_5 \cdot F_{z_1} \cdot GMO \cdot B_4 \cdot B_5 \cdot B_6}^{SC45} + \overbrace{I_5 \cdot F_{z_1} \cdot II E \cdot B_9 \cdot B_{10} \cdot B_{11} \cdot B_{18}}^{SC48 \quad G1SAUR}$$

$$+ \overbrace{I_5 \cdot F_{z_1} \cdot GMO \cdot B_4 \cdot B_5 \cdot B_6}^{G1INR \quad SC49} + I_5 \cdot F_{z_1} \cdot II E \cdot B_9 \cdot B_{10} \cdot B_{11} \cdot B_{18} +$$

$$+ \overbrace{I_5 \cdot F_{z_1} \cdot II E \cdot B_{12} \cdot B_{18}}^{SC49} + I_5 \cdot F_{z_4} \cdot MOZ +$$

$$+ \overbrace{I_6 \cdot F_{z_3} \cdot CBO}^{SC52} + \overbrace{I_6 \cdot F_{z_3} \cdot SIA}^{SC53}$$

**Ec. 84**

$$\text{PORP} = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{\text{PORP}} \cdot CS (1+6)$$

Ac. ecuație se desfășoară în următoarele:

- a.  $\text{PORP}_1 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{\text{PORP}} \cdot CS_1$
- b.  $\text{PORP}_2 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{\text{PORP}} \cdot CS_2$
- c.  $\text{PORP}_3 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{\text{PORP}} \cdot CS_3$
- d.  $\text{PORP}_4 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{\text{PORP}} \cdot CS_4$
- e.  $\text{PORP}_5 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{\text{PORP}} \cdot CS_5$
- f.  $\text{PORP}_6 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B_6 \cdot B_7 \cdot B_8 \cdot B_{18}}^{\text{PORP}} \cdot CS_6$

$$CS_1 = B_0 \cdot \overline{B_1} \cdot \overline{B_2}$$

$$CS_2 = \overline{B_0} \cdot B_1 \cdot \overline{B_2}$$

$$CS_3 = B_0 \cdot \overline{B_1} \cdot \overline{B_2}$$

$$CS_4 = \overline{B_0} \cdot \overline{B_1} \cdot B_2$$

$$CS_5 = B_0 \cdot B_1 \cdot \overline{B_2}$$

$$CS_6 = \overline{B_0} \cdot B_1 \cdot B_2$$

**Ec. 85**

$$\text{Rot. DrA} = I_4 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{14} \cdot B_{18}}^{\text{RDA}} +$$

$$+ I_6 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_4 \cdot B_{18}}^{\text{RDA'}}$$

**Ec. 86**

$$\text{Rot. DrQ} = I_4 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{14} \cdot B_{18}}^{\text{RDQ}},$$

$$+ I_6 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_4 \cdot B_{18}}^{\text{RDQ}}$$

**Ec. 87**

$$\text{Rot. StA} = I_4 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{13} \cdot B_{18}}^{\text{RSA2}} + I_4 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{15} \cdot B_{18}}^{\text{RSA}} +$$

$$+ I_5 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{13} \cdot B_{18}}^{\text{RSA2}} +$$

$$+ I_6 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_3 \cdot B_{18}}^{\text{RSA2}} + I_6 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_5 \cdot B_{18}}^{\text{RSA}}$$

$$+ I_7 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_3 \cdot B_{18}}^{\text{RSA2}}$$

**Ec. 88**

$$\text{Rot. StQ} = I_4 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{13} \cdot B_{18}}^{\text{RSQ2}} + I_4 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{15} \cdot B_{18}}^{\text{RSQ}} +$$

$$+ I_5 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_{13} \cdot B_{18}}^{\text{RSQ2}} +$$

$$+ I_6 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_3 \cdot B_{18}}^{\text{RSQ2}} + I_6 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_5 \cdot B_{18}}^{\text{RSQ}}$$

$$+ I_7 \cdot Fz_1 \cdot GDR \cdot \overbrace{B_3 \cdot B_{18}}^{\text{RSQ2}}$$

O<sub>G</sub>

**Ec. 89**

$$\underline{SCR} = \underbrace{i_0 \cdot Fz_3 \cdot IRM10}_{\cdot BMF \cdot BPR1} + \underbrace{i_0 \cdot Fz_3 \cdot SSP}_{\cdot SC74} + \underbrace{i_0 \cdot Fz_4 \cdot MOZ}_{\cdot SC8} + \underbrace{i_0 \cdot Fz_5 \cdot BMEM}_{\cdot SC9} + \underbrace{i_0 \cdot Fz_6}_{\cdot SC11} + \underbrace{i_0 \cdot Fz_5}_{\cdot SC74}.$$

**Ec. 90**

$$\begin{aligned} \underline{+ SnR} &= \underbrace{i_0 \cdot Fz_4 \cdot CBO}_{\cdot SCG} + \underbrace{ADS_{nR}}_{\cdot SC30} \\ &+ \underbrace{i_4 \cdot Fz_1 \cdot GMD \cdot B17 \cdot B18}_{\cdot SC30} + \underbrace{i_4 \cdot Fz_3 \cdot SAI}_{\cdot SC35} + \underbrace{i_4 \cdot Fz_3 \cdot SAE}_{\cdot SC36} + \underbrace{i_4 \cdot Fz_3 \cdot SIA}_{\cdot SC38} + \\ &\underbrace{i_5 \cdot Fz_4 \cdot CBO}_{\cdot SC43} + \underbrace{i_6 \cdot Fz_4 \cdot MOZ}_{\cdot SC51} + \\ &+ \underbrace{i_7 \cdot Fz_3 \cdot INM}_{\cdot SC51} + \underbrace{i_7 \cdot Fz_3 \cdot SIA}_{\cdot SC62} \end{aligned}$$

**Ec. 91**

$$\begin{aligned} \underline{StA} &= \underbrace{i_0 \cdot Fz_4 \cdot IMP}_{\cdot SC7} \\ &+ \underbrace{i_4 \cdot Fz_1 \cdot GDR \cdot B13 \cdot B18}_{\cdot RSA2} + \underbrace{i_4 \cdot Fz_1 \cdot GDR \cdot B15 \cdot B18}_{\cdot RSA} + \underbrace{i_4 \cdot Fz_1 \cdot GDR \cdot B17 \cdot B18}_{\cdot DSA} + \\ &+ \underbrace{i_5 \cdot Fz_1 \cdot GDR \cdot B13 \cdot B18}_{\cdot RSA2} + \\ &+ \underbrace{i_6 \cdot Fz_1 \cdot GDR \cdot B3 \cdot B18}_{\cdot RSA2} + \underbrace{i_6 \cdot Fz_1 \cdot GDR \cdot B5 \cdot B18}_{\cdot RSA} + \underbrace{i_6 \cdot Fz_1 \cdot GDR \cdot B7 \cdot B18}_{\cdot DSA} + \\ &+ \underbrace{i_7 \cdot Fz_1 \cdot GDR \cdot B3 \cdot B18}_{\cdot RSA2} \end{aligned}$$

**Ec. 92**

$$\begin{aligned} \underline{StQ} &= \underbrace{i_0 \cdot Fz_4 \cdot IMP}_{\cdot SC7} + \underbrace{RCQ2}_{\cdot RCQ2} \\ &+ \underbrace{i_4 \cdot Fz_1 \cdot GDR \cdot B13 \cdot B18}_{\cdot RSQ2} + \underbrace{i_4 \cdot Fz_1 \cdot GDR \cdot B15 \cdot B18}_{\cdot RSQ} + \underbrace{i_4 \cdot Fz_1 \cdot GDR \cdot B17 \cdot B18}_{\cdot DSQ} + \\ &+ \underbrace{i_5 \cdot Fz_1 \cdot GDR \cdot B13 \cdot B18}_{\cdot RSQ2} + \\ &+ \underbrace{i_6 \cdot Fz_1 \cdot GDR \cdot B3 \cdot B18}_{\cdot RSQ2} + \underbrace{i_6 \cdot Fz_1 \cdot GDR \cdot B5 \cdot B18}_{\cdot RSQ} + \underbrace{i_6 \cdot Fz_1 \cdot GDR \cdot B7 \cdot B18}_{\cdot DSQ} + \\ &+ \underbrace{i_7 \cdot Fz_1 \cdot GDR \cdot B3 \cdot B18}_{\cdot RSQ2} \end{aligned}$$

**Ec. 93**

$$\begin{aligned} \underline{TrBf} &= i_0 \cdot Fz_4 \cdot CBO + \\ &+ i_4 \cdot Fz_3 \cdot SAE + i_4 \cdot Fz_3 \cdot SIA + \\ &+ i_7 \cdot Fz_3 \cdot SIA \end{aligned}$$

**Ec. 94**

$$t_1(1 \div 6) = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS(1 \div 6)$$

Ac. ecuație se dejalcă în următoarele:

$$a(t_1)_2 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot \overline{B7} \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS_2$$

$$b(t_1)_4 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS_4$$

$$c(t_1)_6 = i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS_6$$

$$CS_2 = \overline{B_0} \cdot B_1 \cdot \overline{B_2} \quad CS_4 = \overline{B_0} \cdot \overline{B_1} \cdot B_2 \quad CS_6 = \overline{B_0} \cdot B_1 \cdot B_2$$

**Ec. 95**

$$t_2(1 \div 6) = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS(1 \div 6)$$

Ac. ecuație se dejalcă în următoarele:

$$a(t_2)_2 = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS_2$$

$$b(t_2)_4 = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS_4$$

$$c(t_2)_6 = i_5 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B8 \cdot B18}^{\text{EXT}} \cdot CS_6$$

$$CS_2 = \overline{B_0} \cdot B_1 \cdot \overline{B_2} \quad CS_4 = \overline{B_0} \cdot \overline{B_1} \cdot B_2 \quad CS_6 = \overline{B_0} \cdot B_1 \cdot B_2$$

**Ec. 96**

$$V = i_H \cdot BPO$$

**Ec. 97**

$$i_1 A = i_5 \cdot Fz_1 \cdot GMO \cdot \overbrace{B\bar{2}}^{\text{MUA}} + i_5' \cdot Fz_3 \cdot MOZ$$

**Ec. 98**

$$\begin{aligned} + i_{1A} &= i_0 \cdot Fz_4 \cdot MOZ \cdot ZA + \\ &+ i_2 \cdot Fz_4 \cdot CBO \cdot \overline{ZA} + \\ &+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{OFA}} \cdot CS_1 \cdot FANA1 + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B8 \cdot B18}^{\text{OFA}} \cdot CS_2 \cdot FANA2 + \\ &+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B\bar{8} \cdot B18}^{\text{OFA}} \cdot CS_3 \cdot FANA3 + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B\bar{8} \cdot B18}^{\text{OFA}} \cdot CS_4 \cdot FANA4 + \\ &+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B\bar{8} \cdot B18}^{\text{OFA}} \cdot CS_5 \cdot FANA5 + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B\bar{7} \cdot B\bar{8} \cdot B18}^{\text{OFA}} \cdot CS_6 \cdot FANA6 + \\ &+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{OFB}} \cdot CS_1 \cdot FANB1 + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{\text{OFB}} \cdot CS_2 \cdot FANB2 + \end{aligned}$$

OFB

$$+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{OFB} \cdot CS3 \cdot FANB3 + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{OFB} \cdot CS4 \cdot FANB4 +$$

$$+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{OFB} \cdot CS5 \cdot FANB5 + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B6 \cdot B7 \cdot B8 \cdot B18}^{OFB} \cdot CS6 \cdot FANB6 +$$

$$+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B9 \cdot B10 \cdot B11 \cdot B18}^{OFC} \cdot FANTS + i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B13 \cdot B18}^{OFCU} \cdot DCR +$$

$$+ i_4 \cdot Fz_1 \cdot IIE \cdot \overbrace{B11 \cdot B18}^{OFCZ} \cdot DCR +$$

$$+ i_5 \cdot Fz_1 \cdot GDR \cdot \overbrace{B9 \cdot B18}^{OAP} \cdot OA + i_5 \cdot Fz_1 \cdot GDR \cdot \overbrace{B9 \cdot B18}^{OGP} \cdot OQ +$$

$$+ i_6 \cdot Fz_1 \cdot IRM11 + i_6 \cdot Fz_1 \cdot MIC + i_6 \cdot Fz_3 \cdot SSP + i_6 \cdot Fz_5 \cdot BMEM + i_6 \cdot Fz_5 \cdot BMF \cdot \overbrace{BPRI}^{OAP} +$$

$$+ i_6 \cdot Fz_5 \cdot BVIZ + i_6 \cdot Fz_6 +$$

$$+ i_7 \cdot i_7 \cdot (NOM +$$

$$\begin{array}{lll} CS1 = Bo \cdot \overline{B_1} \cdot \overline{B_2} & CS2 = \overline{Bo} \cdot B_1 \cdot \overline{B_2} & CS3 = Bo \cdot \overline{B_1} \cdot \overline{B_2} \\ CS4 = Bo \cdot \overline{B_1} \cdot B_2 & CS5 = \overline{Bo} \cdot \overline{B_1} \cdot B_2 & CS6 = \overline{Bo} \cdot B_1 \cdot B_2 \\ \boxed{EC 99 a} & ZA = \overline{OA} \cdot \overline{IA} \cdot \dots \cdot \overline{22A} \cdot \overline{23A} & \end{array}$$

$$+ 1N24 = \underbrace{i_0 \cdot Fz_4 \cdot IMP}_{SC7} +$$

$$+ \underbrace{i_4 \cdot Fz_3 \cdot INM}_{SC33}$$

**[EC. 99 b]**

$$+ 1N28 = i_3 \cdot Fz_5 \cdot BPRI + i_3 \cdot Fz_5 \cdot BMF \cdot \overbrace{BPRI}^{OAP}$$

**[EC. 100] ADNB**

$$+ 1N8 = i_H \cdot \overline{B11} \cdot BPO + g \cdot N8M \text{ unde } i_H = h \cdot NORM + g \cdot UNP$$

**[EC. 101]**

*RTP*

$$+ 1Rg CA = i_4 \cdot Fz_1 \cdot \overbrace{GMO \cdot B13 \cdot B14}^{RTP}$$

**[EC. 102]**

SC14

$$+ 1Sna = \underbrace{i_1 \cdot Fz_4 \cdot IMP \cdot Sn2A}_{SC21} +$$

$$+ \underbrace{i_2 \cdot Fz_4 \cdot MOZ \cdot SnR}_{SC32} +$$

$$+ \underbrace{i_4 \cdot Fz_1 \cdot GMO \cdot B13 \cdot B14}_{AD1Sna} + \underbrace{i_4 \cdot Fz_3 \cdot ADA \cdot SnR}_{SC34} + \underbrace{i_4 \cdot Fz_3 \cdot IMP}_{SC31} +$$

$$+ \underbrace{i_4 \cdot Fz_3 \cdot INA \cdot SnR}_{SC40} + \underbrace{i_4 \cdot Fz_3 \cdot MOZ \cdot SnR}_{SC34} + \underbrace{i_4 \cdot Fz_3 \cdot SCA \cdot SnR}_{SC37} +$$

$$+ \underbrace{i_4 \cdot Fz_5 \cdot BINCA \cdot SnR}_{SC37}$$

x) - Semnalele N8M, NORM și UNP se realizează manual cu ajutorul unui comutator cu 3 poziții (vezi schemele BCC)

- g este impulsul la ieșirea GS cind se apasă pe butonul lui.



TABELUL II

*Ecuatiile logice ce privesc mnemonicele instrucțiilor.*

$$BCH = BINAD + BINCA + BMEM + BVIZ$$

$$IRM1 = ADA + CBO + IDA + IMP + INA + INM + INR + SAI + SAE + SCA + S/A$$

$$IRM2 = ADA + CBO + IDA + INA + INR + SAI + SAE + S/A$$

$$IRM3 = ADA + CBO + IMP + INM + MOZ + SAI + SAE + SCA + SSP + S/A$$

$$IRM4 = ADA + CBO + IMP + INM + MOZ + SAI + SAE + SCA + S/A$$

$$IRM5 = ADA + INM + SAI + SAE + SCA + SSP + S/A$$

$$IRM6 = CBO + IMP + MOZ$$

$$IRM7 = IDA + INA + INB + INQ + INR$$

$$IRM8 = IDA + INA + INR$$

$$IRM9 = MCQ + MEA + MEQ + MG2 + MPQ$$

$$IRM10 = MCQ + MEA + MEQ + MG2 + MPQ + MRA$$

$$IRM11 = IRM3 + IRM7 + IRM10$$

$$IRM12 = IRM3 + IRM7 + IRM10 + SLT$$

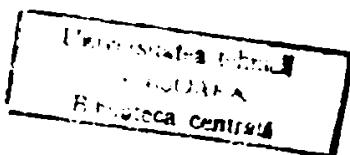
$$MIC = GDR + GM0 + IIE$$

TARIFUO III

C-2

$f_{21}$	$f_{22}$	$f_{23}$	$f_{24}$	$f_{25}$	$f_{26}$
G1:0 (4)	102.11.2 (24)	102 (3)	1402 (26)	BIVAD (20)	4 (24)
4 (24)	12M42 (26)	118A (4)	180 (64)	BIVEM (24)	4 (25)
4 (26)	12M12 (48)	10M11 (24)	1102 (64)	BIVZ (24)	1 (89)
4 (48)	12M12 (24,26,48)	12M11 (26)	1102 (69)	BIVEM (28)	10,125 (24,26,89)
is, f21 (24,26,48)	12M12 (27)	180 (69)	1102 (69)	BIVZ (26)	
1RM4 (48)	114P (48)	114P (91)	114P (91)	BIVZ (48)	
1RM7 (48)	114P (91)	114P (92)	114P (92)	BIVEM (89)	
1RM10 (89)	114P (99)	114P (99)	114P (99)	is, f25, BMEM	
SSP (89)	is, f24 (61,90)	CB0 (24,26,89)			
is, f23, BMM (24,26)	(61,90)	is, f25, BVIZ (24,26,48)			
is, f23, MRA (19,27)	is, f24, IMP (91,92,99)				
	Z0V (26,64,89)				

60  
(17)



TABELUL IV

Nr cd	Semnal comun (sc)	Ecuatia in curentul	Incarcare	Observatii
[1]	[2]	[3]	[4]	[5]
1	$i \cdot BPOR$	14, 39	2	
2	$i_0 \cdot Fz1$	24, 26, 48	3	
3	$i_0 \cdot Fz2 \cdot IRM12$	24, 26, 48	3	
4	$i_0 \cdot Fz3 \cdot IRM11$	24, 26	2	.
5	$i_0 \cdot Fz3 \cdot MRA$	19, 27	2	
6	$i_0 \cdot Fz4 \cdot CBO$	61, 90	2	
7	$i_0 \cdot Fz4 \cdot IMP$	91, 92, 99	3	
8	$i_0 \cdot Fz4 \cdot MOZ$	26, 64, 89	3	
9	$i_0 \cdot Fz5 \cdot BMEM$	24, 26, 89	3	
10	$i_0 \cdot Fz5 \cdot BVIZ$	24, 26, 48	3	
11	$i_0 \cdot Fz6 \cdot$	24, 26 89	3	
12	$i_0 \cdot Fz4 \cdot MOZ$	16, 83	2	
13	$i_1 \cdot Fz3 \cdot INQ$	23, 27	2	
14	$i_1 \cdot Fz4 \cdot IMP \cdot Sn2A$	62, 102	2	
15	$i_1 \cdot Fz5 \cdot BINCA$	1, 19, 27	3	
16	$i_1 \cdot Fz3 \cdot MRA$	76, 83	2	
17	$i_2 \cdot Fz3 \cdot MCQ$	69, 73	2	
18	$i_2 \cdot Fz3 \cdot MOZ$	1, 19, 27	3	
19	$i_2 \cdot Fz3 \cdot MRA \cdot SnR$	62	2	modificat
20	$i_2 \cdot Fz4 \cdot CBO$	19, 27	2	
21	$i_2 \cdot Fz4 \cdot MOZ \cdot SnR$	62, 102	2	
22	$i_2 \cdot Fz3 \cdot SAI$	76, 83	2	
23	$i_3 \cdot Fz3 \cdot INQ$	78, 83	2	
24	$i_3 \cdot Fz3 \cdot IRM14$	76, 83	2	

[1]	[2]	[3]	[4]	[5]
25	$I_3 \cdot F_{Z3} \cdot IRM18$	76, 83	2	
26	$I_3 \cdot F_{Z4} \cdot CBO$	76, 83	2	
27	$I_3 \cdot F_{Z5} \cdot BINCA$	76, 83	2	
28	$i_4 \cdot F_{Z4} \cdot IIE \cdot B12 \cdot B18$	19, 27	2	
29	$i_4 \cdot F_{Z3} \cdot AIA \cdot SnR$	62, 102	2	
30	$i_4 \cdot F_{Z3} \cdot CBO$	61, 90	2	
31	$i_4 \cdot F_{Z3} \cdot IMP$	62, 102	2	
32	$i_4 \cdot F_{Z3} \cdot INA \cdot SnR$	62, 102	2	
33	$i_4 \cdot F_{Z3} \cdot INM$	51, 98	2	
34	$i_4 \cdot F_{Z3} \cdot MOZ \cdot SnR$	62, 102	2	
34'	$i_4 \cdot F_{Z3} \cdot MRA$	692, 73	2	
35	$i_4 \cdot F_{Z3} \cdot SAI$	61, 90	2	
36	$i_4 \cdot F_{Z3} \cdot SAE$	61, 90	2	
37	$i_4 \cdot F_{Z3} \cdot SCA \cdot SnR$	62, 102	2	
38	$i_4 \cdot F_{Z3} \cdot SIA$	61, 90	2	
39	$i_4 \cdot F_{Z4} \cdot MOZ$	19, 27, 64	3	
40	$i_4 \cdot F_{Z5} \cdot BINCA \cdot SnR$	62, 102	2	
40'	$I_4 \cdot F_{Z1} \cdot GDR \cdot B14 \cdot B18$	52b, 86	2	
41	$i_5 \cdot F_{Z3} \cdot CBO$	19, 27	2	
41'	$i_5 \cdot F_{Z3} \cdot IMP$	17, 21, 23	3	
42	$i_5 \cdot F_{Z3} \cdot SIA$	19, 27	2	
43	$i_5 \cdot F_{Z4} \cdot CBO$	61, 90	2	
44	$i_5 \cdot F_{Z4} \cdot MOZ$	1, 66	2	
45	$I_5 \cdot F_{Z1} \cdot GM0 \cdot B4 \cdot B5 \cdot B6$	76, 83	2	
46	$I_5 \cdot F_{Z1} \cdot GM0 \cdot B4 \cdot \bar{B5} \cdot B6$	76, 83	2	
47	$I_5 \cdot F_{Z1} \cdot GM0 \cdot B4 \cdot \bar{B5} \cdot B6$	76, 83	2	

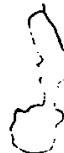
[1]	[2]	[3]	[4]	[5]
48	$I_5 \cdot Fz1 \cdot II E \cdot \overline{B9} \cdot \overline{B10} \cdot B11 R$	76, 83	2	
49	$I_5 \cdot Fz1 \cdot II E \cdot B12 \cdot B18$	76, 83	2	
50	$I_5 \cdot Fz4 \cdot M02$	76, 83	2	
51	$I_6 \cdot Fz4 \cdot M02$	61, 90	2	
51'	$I_6 \cdot I_6 \cdot Fz1 \cdot GDR \cdot B4 \cdot \overline{B18}$	526, 86	2	
53	$I_6 \cdot Fz3 \cdot S/A$	76, 83	2	
54	$i_7 \cdot R01 R2$	11, 12, 13	3	
54'	$i_7 \cdot BUNCICL$	13, 15	2	
55	$i_7 \cdot Fz1 \cdot SLT \cdot BIANG \cdot BITR \cdot d$	5, 9, 58	3	
56	$i_7 \cdot Fz1 \cdot M10 \cdot BIANG \cdot BITR$	5, 9, 58	3	
57	$i_7 \cdot Fz1 \cdot S/T \cdot BIANG \cdot BITR \cdot d$	5, 9, 58	3	
58	$i_7 \cdot Fz3 \cdot IRM15 \cdot BFANG \cdot BITR$	5, 9, 58	3	
59	$i_7 \cdot Fz3 \cdot IRM17 \cdot BFANG \cdot BITR$	5, 9, 58	3	
60	$i_7 \cdot Fz3 \cdot IRM10 \cdot BFANG \cdot BITR$	5, 9, 58	3	
61	$i_7 \cdot Fz3 \cdot M01$	19, 27, 56	3	
62	$i_7 \cdot Fz3 \cdot S/A$	61, 90	2	
63	$i_7 \cdot Fz4 \cdot IRM16 \cdot BIANG \cdot BITR$	5, 9, 58	3	
64	$i_7 \cdot Fz5 \cdot BINAD$	7, 53	2	
65	$i_7 \cdot Fz5 \cdot BINCA$	8, 53	2	
66	$i_7 \cdot Fz5 \cdot BMEM$	10, 53	2	
67	$i_7 \cdot Fz5 \cdot BVIZ$	16, 53	2	
68	$i_{1NAD}$	32, 57	2	
69	$i_{1NCA}$	33, 67	2	
70	$i_{1HEM}$	35, 57	2	
71	$i_{1INIT}$	5, 6, 7, 8, 9, 10, 11 13, 14, 15, 16, 476, 53	13	-
72	$i_{1UNICL}$	1	2	modified

O<sub>0</sub>

[1]	[2]	[3]	[4]	[5]
73	$i \cdot VIZ$	42, 57	2	
74	$i_0 \cdot F_{25} \cdot BMF \cdot BPRI$ *)	24, 26, 89	3	
75	$i_7 \cdot F_{25} \cdot BMF \cdot BPRI$	10b, 13, 53	3	
76	$i_7 \cdot F_{25} \cdot BMF \cdot BPRI$	21b, 40b	2	

Audem s. ex.  $SC 67 = i_7 \cdot F_{25} \cdot Bviz$

\*) SC Nr. 72 și 75 nu sunt înscrise în tabel în ordinea alfabetului deoarece au fost introduse mai târziu, după întocmirea tabelului



IABELUL V

Acet tabel contine variabile care intră în variabilele compuse și încărcările circuitelor care produc variabilele.

Nr. crt.	Variabila	Variabili co- mpuse din care fiecare parte	Încărc. circ. care produce variabila.	Unde este formata vari. Placa      Bornă		Observatii
				Placa	Bornă	
1.	ADA	IRM1; IRM3; IRM5; IRM2; IRM4	5	16J	25	
2.	BINAD	BCH;	1	2J	—	
3.	BINCA	BCH;	1	1J	24	
4.	BTIEM	BCH;	1	2J	—	
5.	BUNCICL	BCH;	1	2J	—	
6.	BVIZ	BCH;	1	1J	25	
7.	CBO	IRM1; IRM3; IRM6; IRM2; IRM4	5	19J	23	
8.	GDR	MIC;	1	19J	22	
9.	GMO	MIC;	1	18J	—	
10.	IDA	IRM1; IRM7; IRM2; IRM8	4	15J	24	
11.	IE	MIC	1	18J	—	
12.	IMP	IRM1; IRM4; IRM3; IRM6;	4	16J	22	
13.	INA	IRM1; IRM7; IRM2, IRM8	4	15J	25	
14.	INR	IRM7	1	15J	28	
15.	INM	IRM1; IRM4 IRM3; IRM5	4	16J	23	
16.	INQ	IRM7	1	15J	26	
17.	INR	IRM1; IRM7 IRM2; IRM8	4	15J	27	

Nr. crt.	Variabila	Variabili co- mpusă din partea loc parte	Incare. circ. care prod. variabila.	Unde este montată variabila		Observații
				Placa	Borna	
18	<u>MCQ</u>	IRM9; IRM10;	2	16J	27	
19	<u>MEA</u>	IRM9; IRM10;	2	15J	21	
20	<u>MG1</u>	IRM9, IRM10;	2	15J	23	
21	<u>M62</u>	IRM9; IRM10;	2	15J	22	
22	<u>MOZ</u>	IRM3; IRM5; IRM4;	3	19J	24	
23	<u>MPQ</u>	IRM9 IRM10	2	16J	28	
24	<u>MRA</u>	IRM10	1	16J	26	
25	<u>SAT</u>	IRM11; IRM3; IRM5; IRM2; IRM4	5	16J	21	
26	<u>SAE</u>	IRM11; IRM3; IRM5; IRM2; IRM4	5	19J	28	
27	<u>SCA</u>	IRM13; IRM4 IRM3; IRM5	4	16J	64	
28	<u>SLT</u>	IRM12;	1	19J	26	
29	<u>SSP</u>	IRM13; IRM6;	2	19J	25	
30	<u>SIA</u>	IRM1; IRM3; IRM5; IRM2; IRM4	5	19J	27	

Obs. La coloana „Placa” se trece indicativul cu care se notează placă cu conector, pe care se află borna la care ajunge variabila. În coloana „Borna” se arată indicativul cu care se notează borna conectorului la care ajunge variabila.

TABELUL VI

Acum tabel conține încărcările insumate a circuitelor care prezintă variabilele și care sunt cuprinse în tabelele III și IV.

Nr. ctd.	Variabila	Încărcarea rezultată din tabelul III nr. .																				Încărc. rezulta toare din tab. III	Sumă nord către centru din tab. V	Unde e împă ră varia bilă					
		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28
1.	ADA	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
2.	<u>ADA</u>	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
3.	BCH	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

193	OA	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
196	<u>OA</u>	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
197	<u>QA</u>	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

Obs. Vezi obs. de la tab. V

TABELUL VII

Acet tabel contine încărcările circuitelor care  
produs cele 102 funcții din tabelul I

Nr. crt.	Funcția	Încărcarea	Unde este montată funcția		Obs.
			Placa	Bornă	
1	A(0)A	1	255	29	
2.	A(0)AdJdRI	19	8 J	b4	
3.	A(0)B	1	245	29	
4	A(0)BOM	1	115	b8	



99.	+ IN24	10	85	b8	
100.	+ INS	6	75	c4	
101.	+ 1Rg CA	1	275	29	
102	+ 15mA	1	265	29	

Obs. Vezi obs de la tab. V.

## CAPITOLUL 6

### SINTEZA SCHEMELOR BCC

Se face întîi sinteza circuitelor care produc funcțiile din tabelul I, utilizîndu-se variabilele comune și semnalele comune. La sfîrșit se vor face și schemele care produc anumite variabile comune cum sunt OM sau ZA, în conformitate cu ecuațiile arătate tot în tabelul I, la locurile unde ele apar în ecuații. La ieșiri se vor nota în cercuri încărcările luate din tabelul VII.

Se va face acum sinteza schemelor care produc variabilele comune, după tabelul II. La ieșirile circuitelor corespunzătoare se vor nota în cerc încărcările luate din tabelul VI.

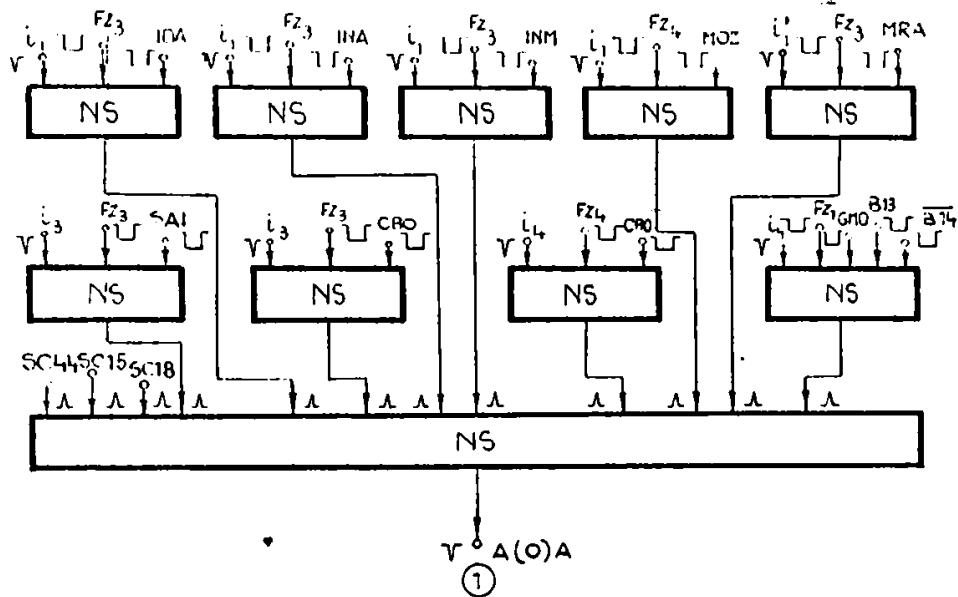
Se va face apoi sinteza circuitelor care produc semnalele comune pe baza tabelului IV și se vor nota și aici la ieșiri încărcările în cercuri luate din tab. IV.

Avem deci realizată sinteza tuturor schemelor din care se compune BCC.

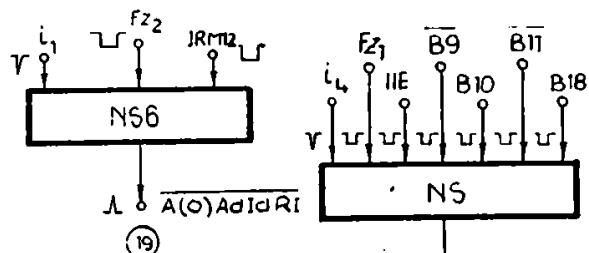
Ne rămîne acum numai elaborarea schemelor celorlalte blocuri înafară de BCC, din care este format calculatorul.

Sintiza schemeelor BCC pe baza ecuațiilor din  
tabelul I

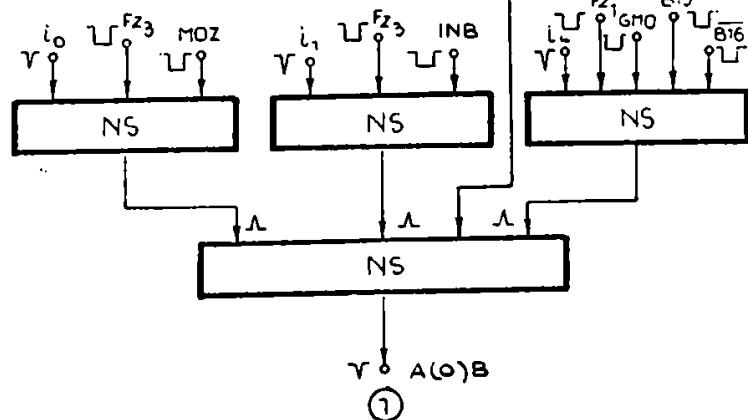
Ec. 1

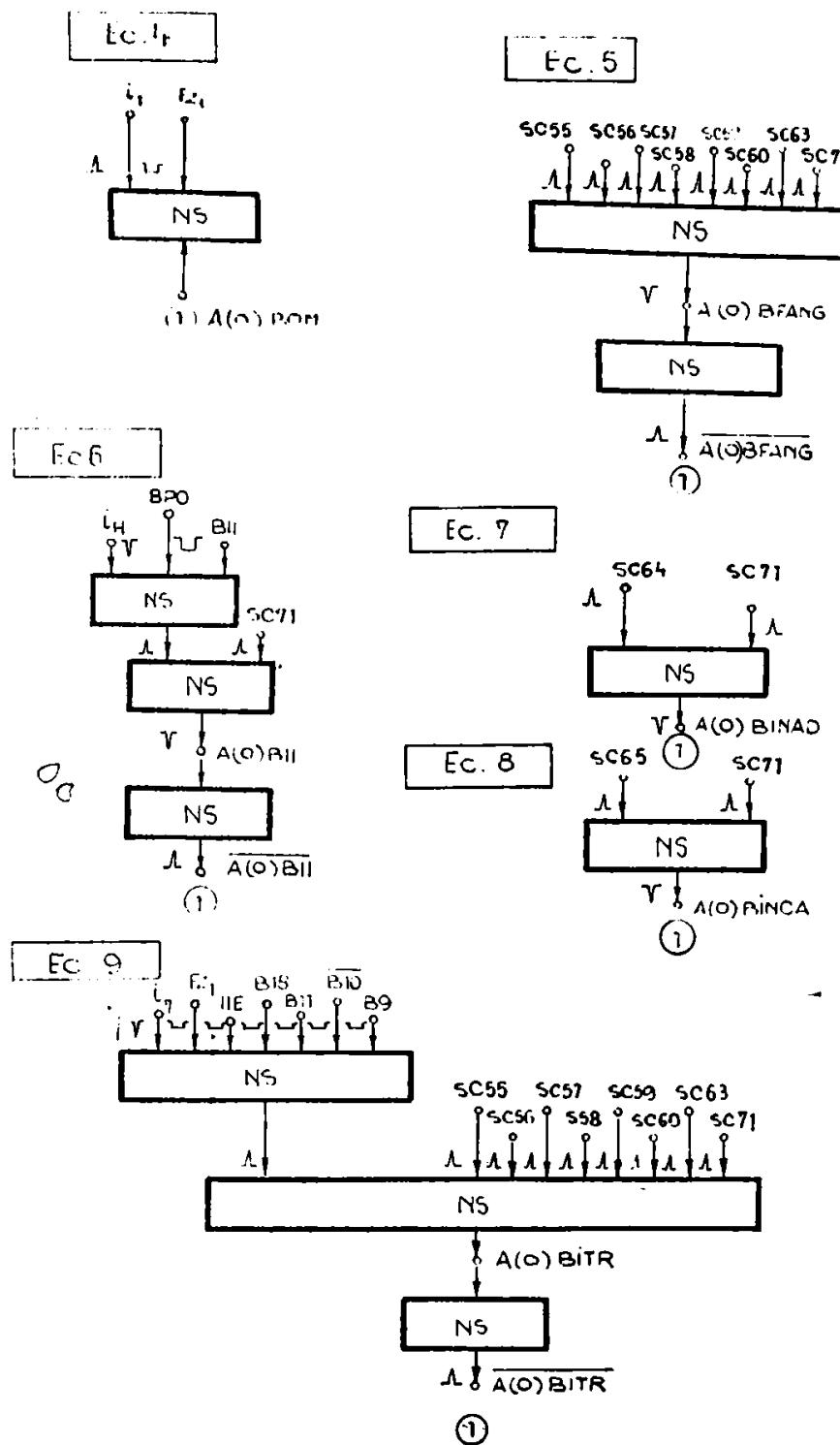


Ec. 2



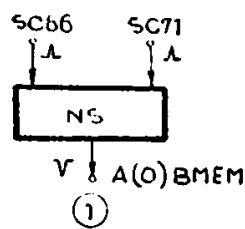
Ec. 3



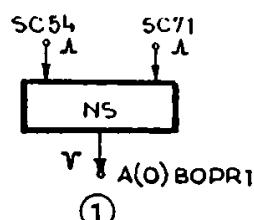


[Ec. 10b] g λ  
A(O) BMF

[Ec. 10a]



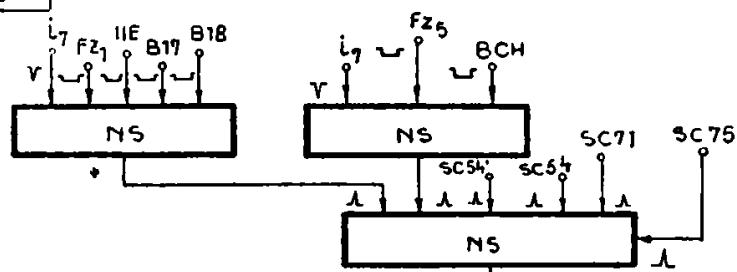
[Ec. 11]



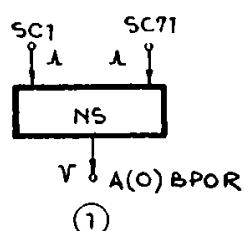
[Ec. 12]

SC54  
λ o A(O) BOPR2  
①

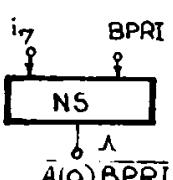
[Ec. 13]



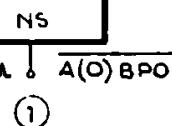
[Ec. 14]



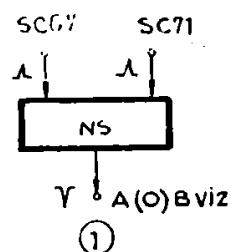
[Ec. 14b]



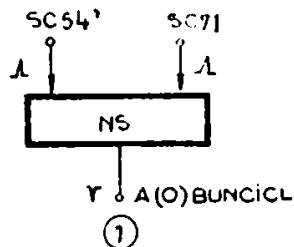
V → A(O) BPO



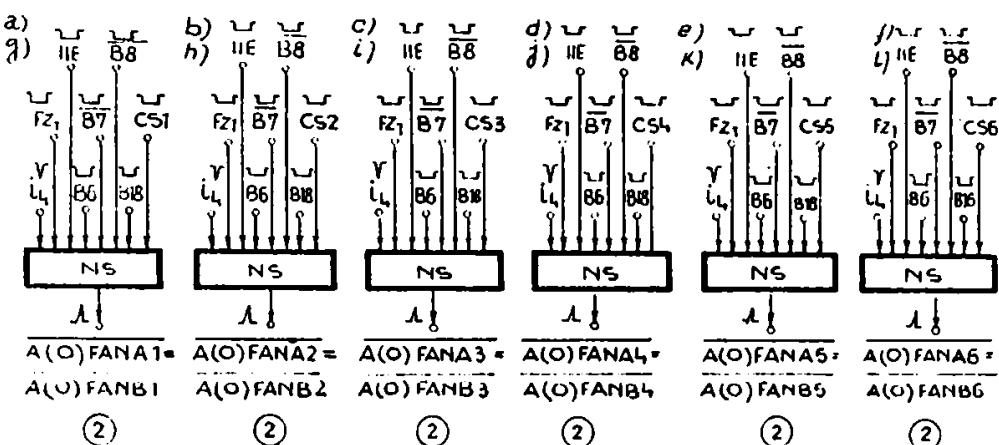
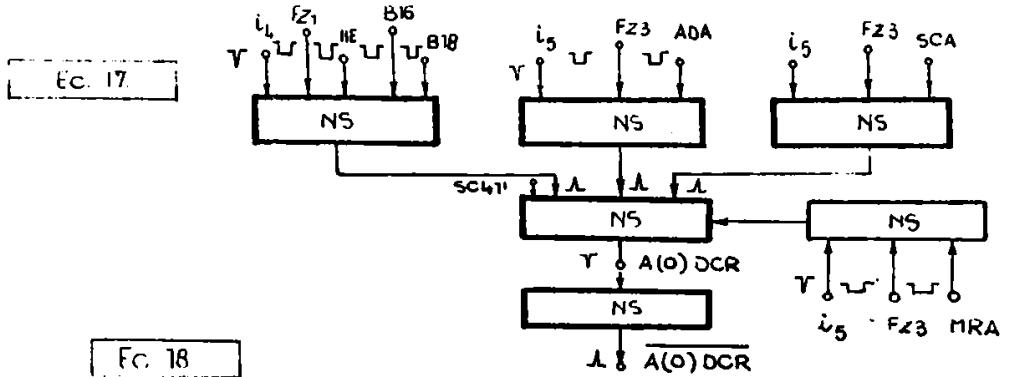
[Ec. 16]



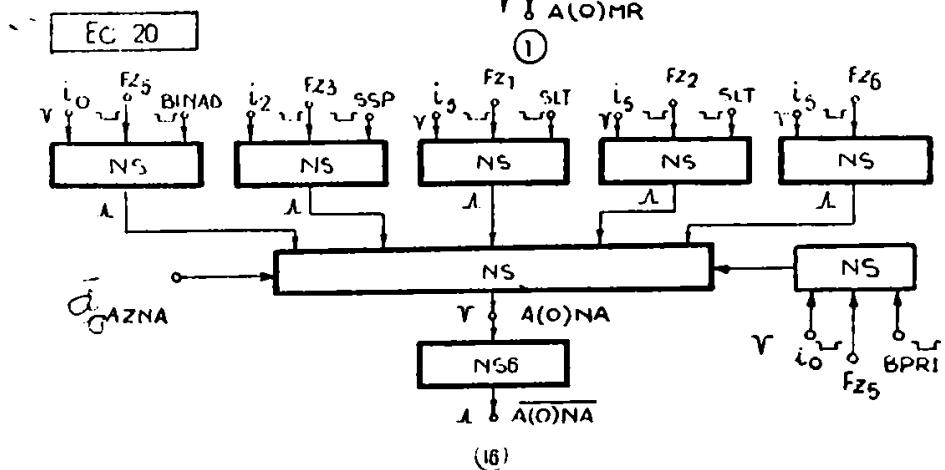
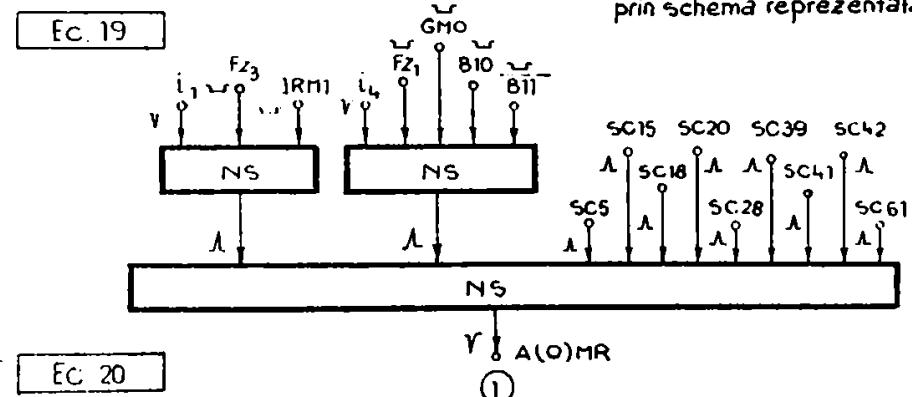
[Ec. 15]

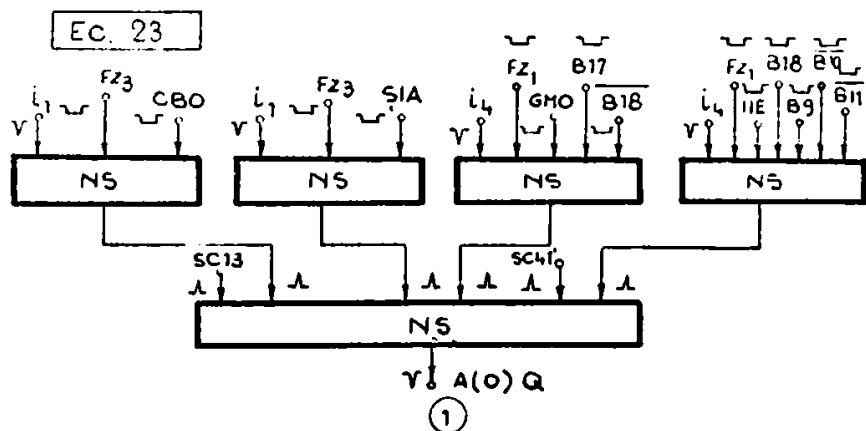
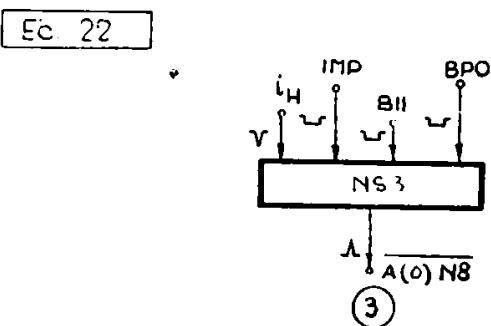
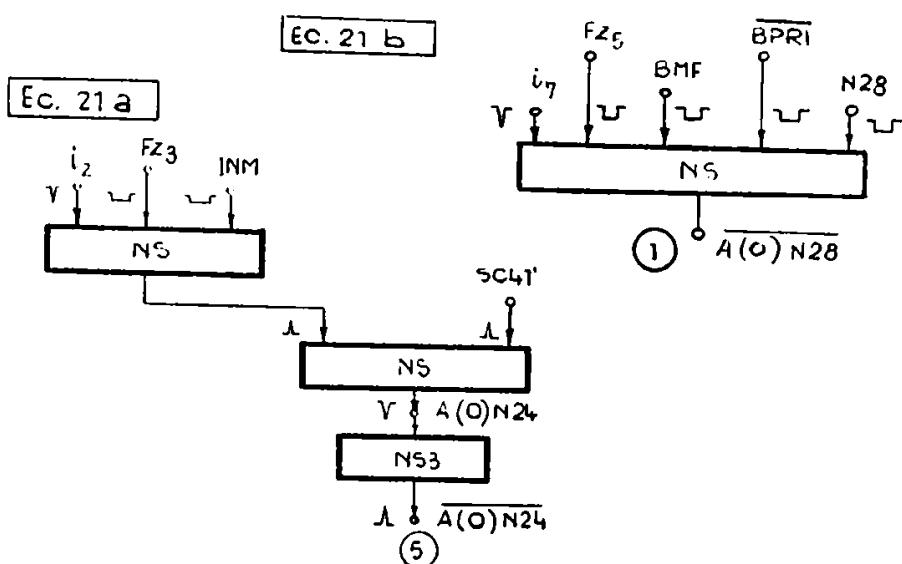


C<sub>G</sub>

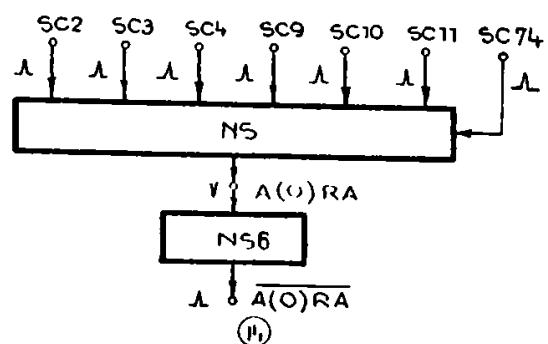


Obs: Semnalele CS1÷CS6 sunt realizate prin schema reprezentată la pag. 158

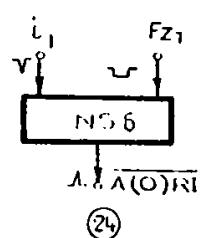




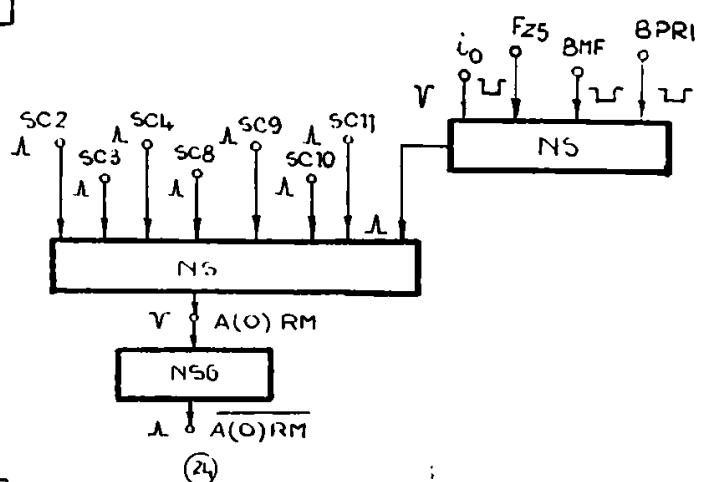
Ec. 24



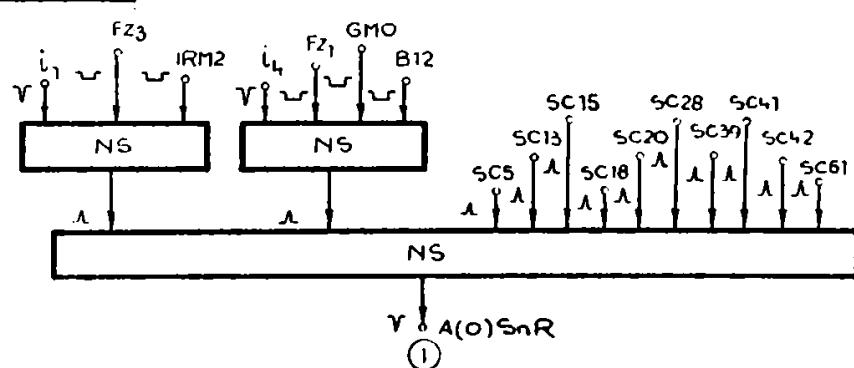
Ec. 25



Ec. 26

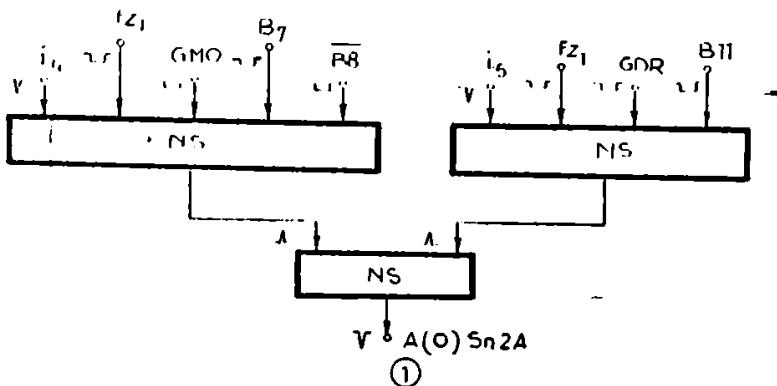


Ec. 27

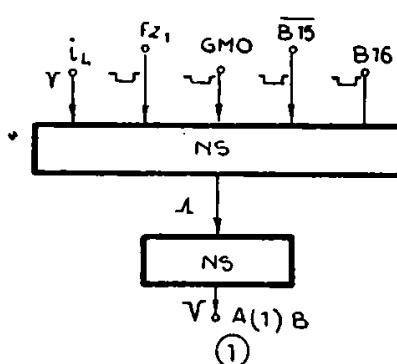


O<sub>C</sub>

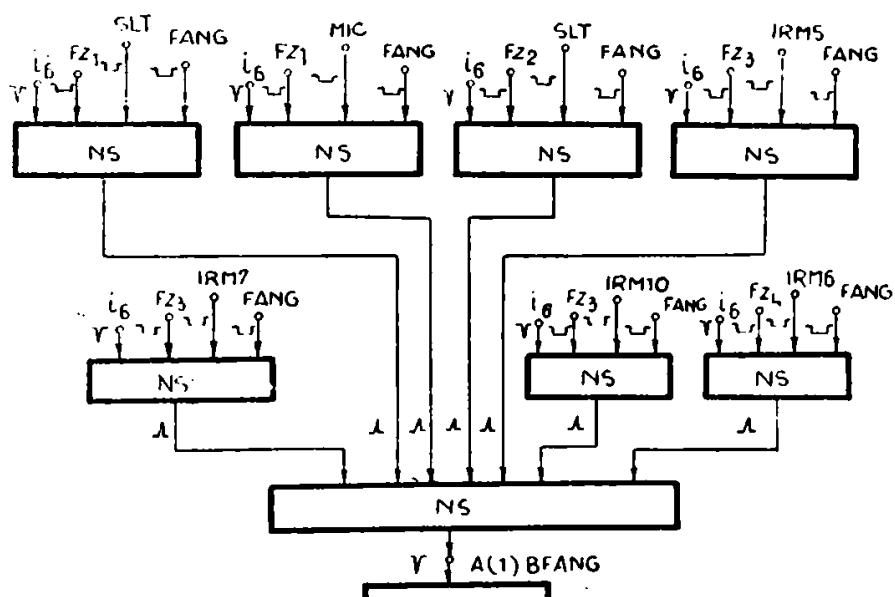
Ec 28



Ec 29



Ec 30

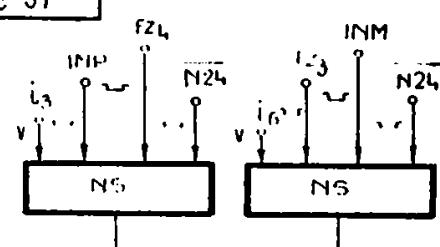


Omr. Semnalul FANG este realizat prin schema reprezentată la pag. 158

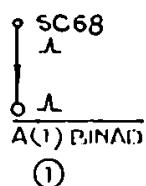
A & A(1) BFANG

(1)

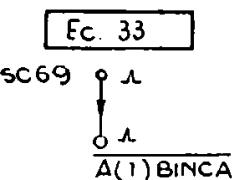
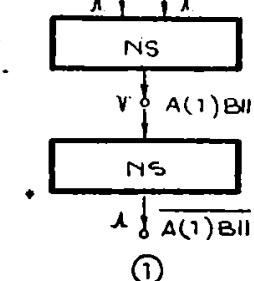
Ec. 31



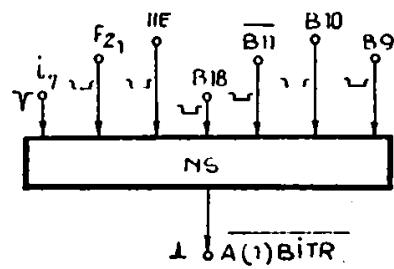
Ec. 32



Obs. Semnalul N24 este realizat prin schema reprezentata la pag. 159

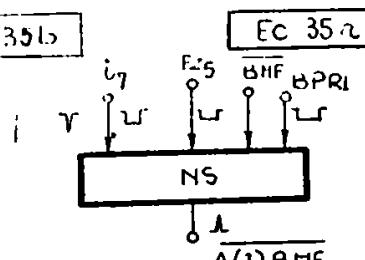


Ec. 34

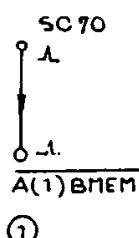


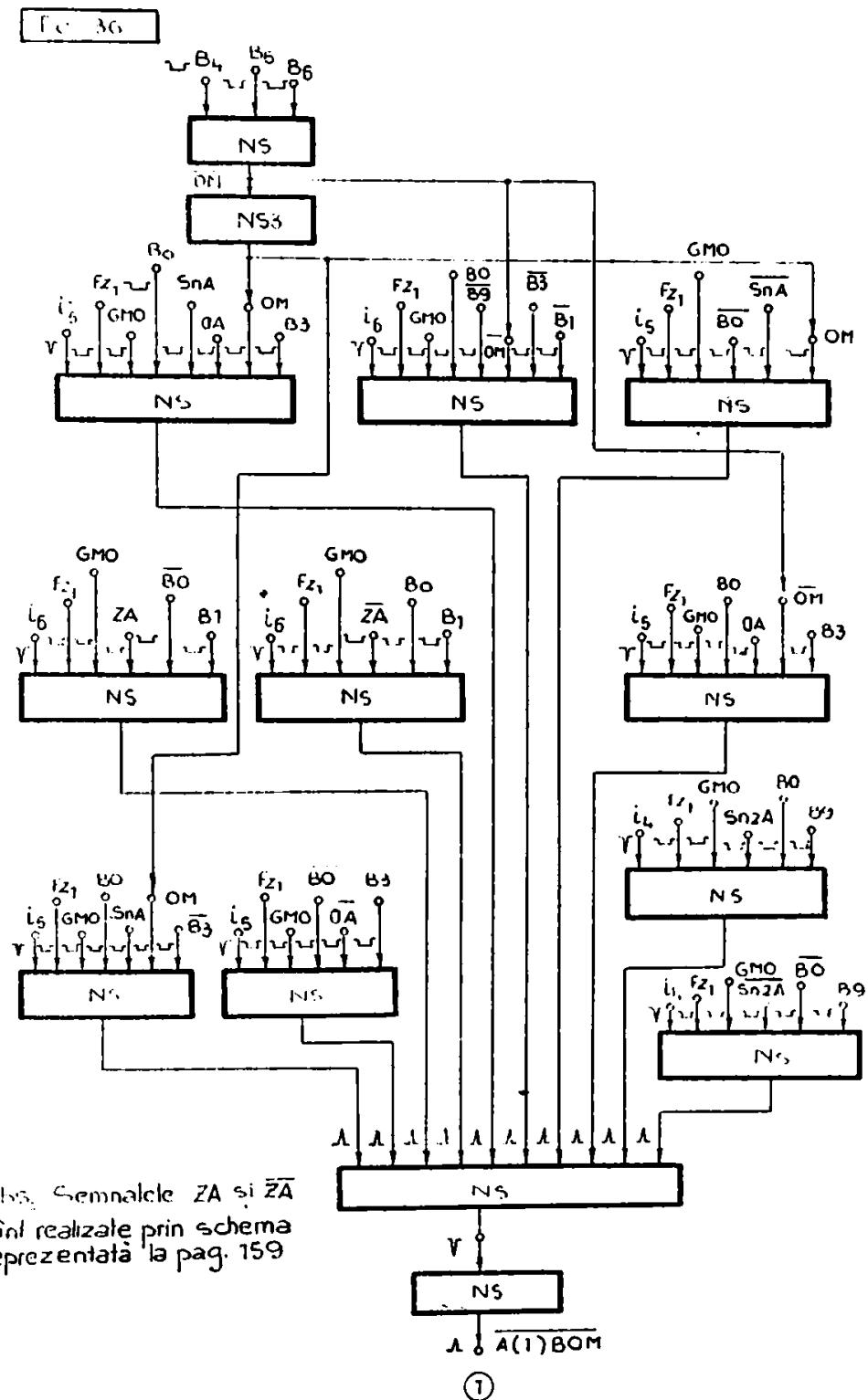
O<sub>C</sub>

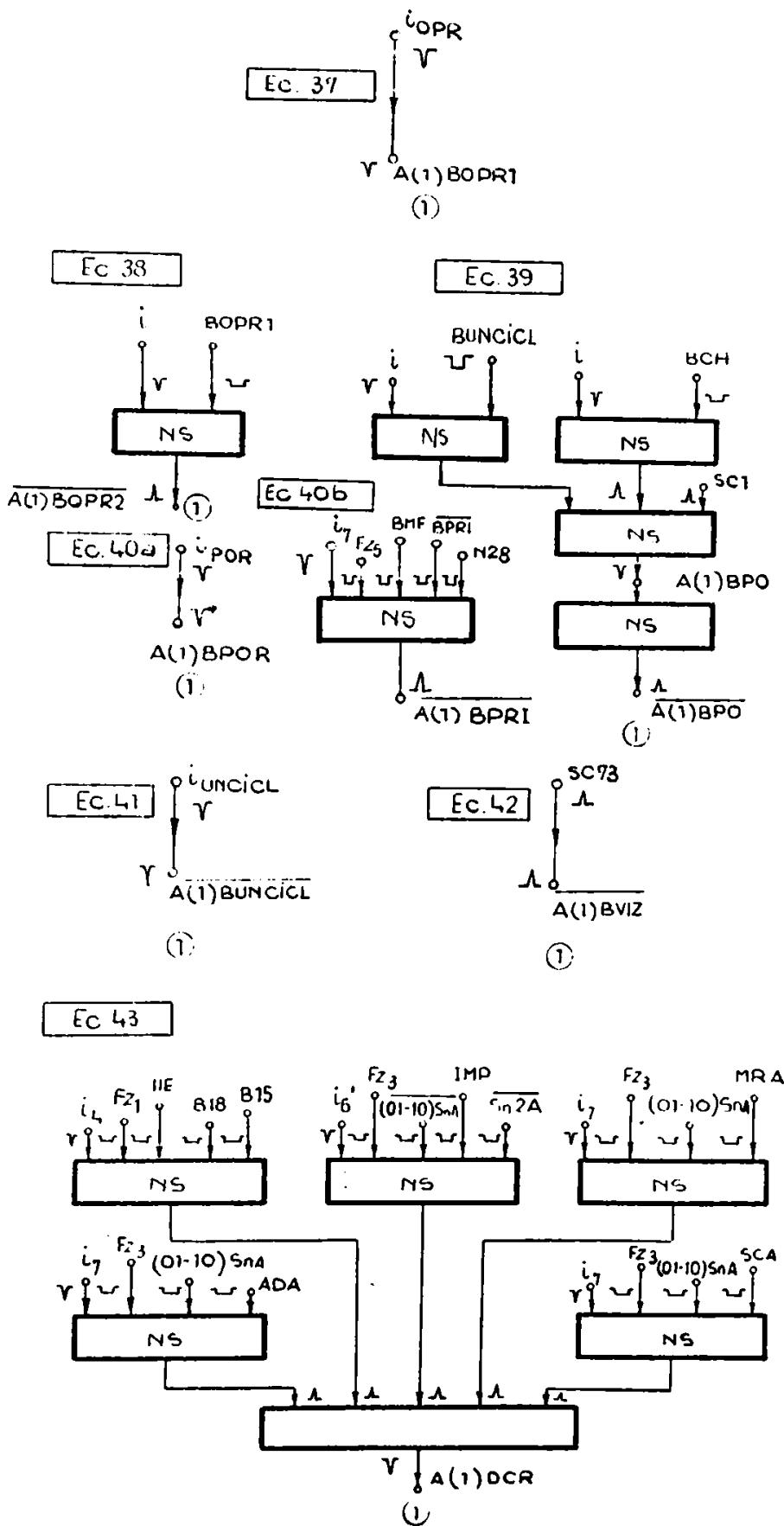
Ec. 35.1



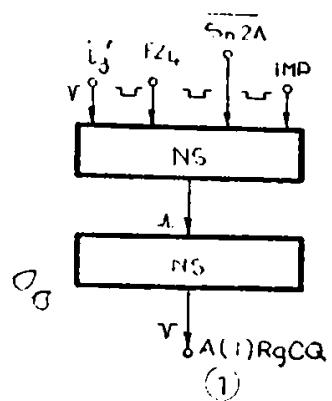
Ec. 35.2



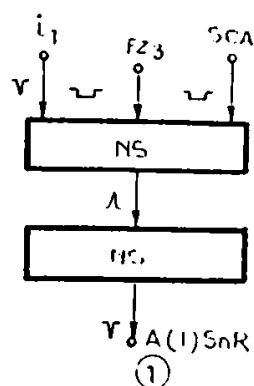




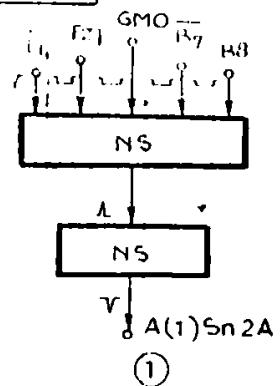
[Ec. 44]



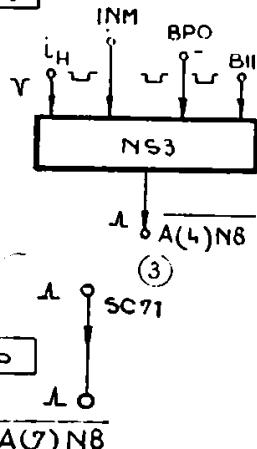
[Ec. 45]



[Ec. 46]



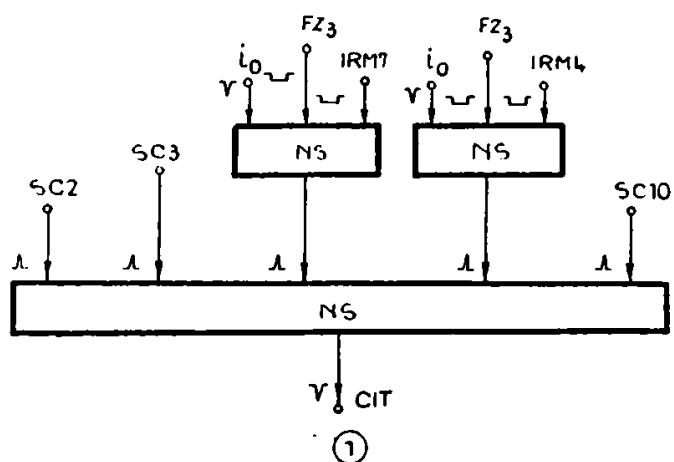
[Ec. 47a]



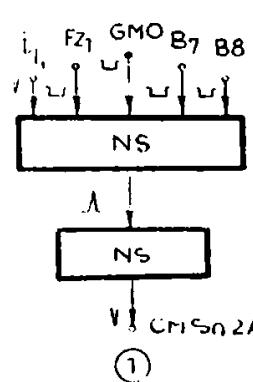
[Ec. 47b]

$A(7)N8$

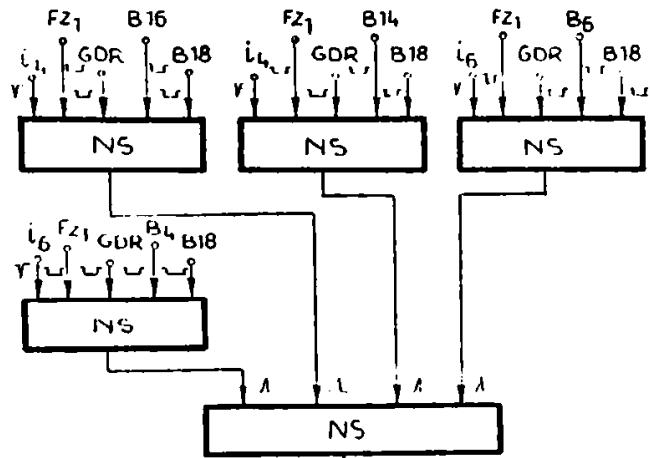
[Ec. 48]



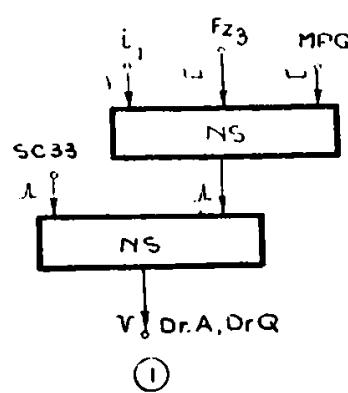
[Ec 49]



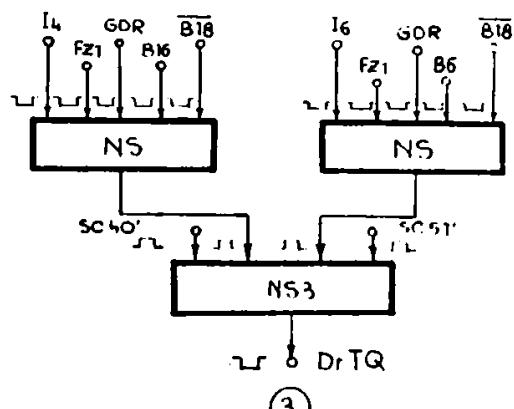
[Ec 50]



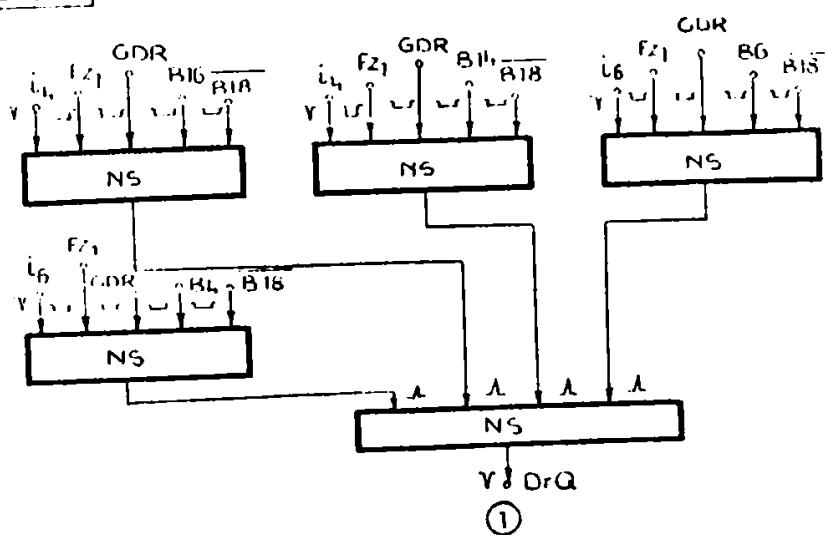
[Ec 51]



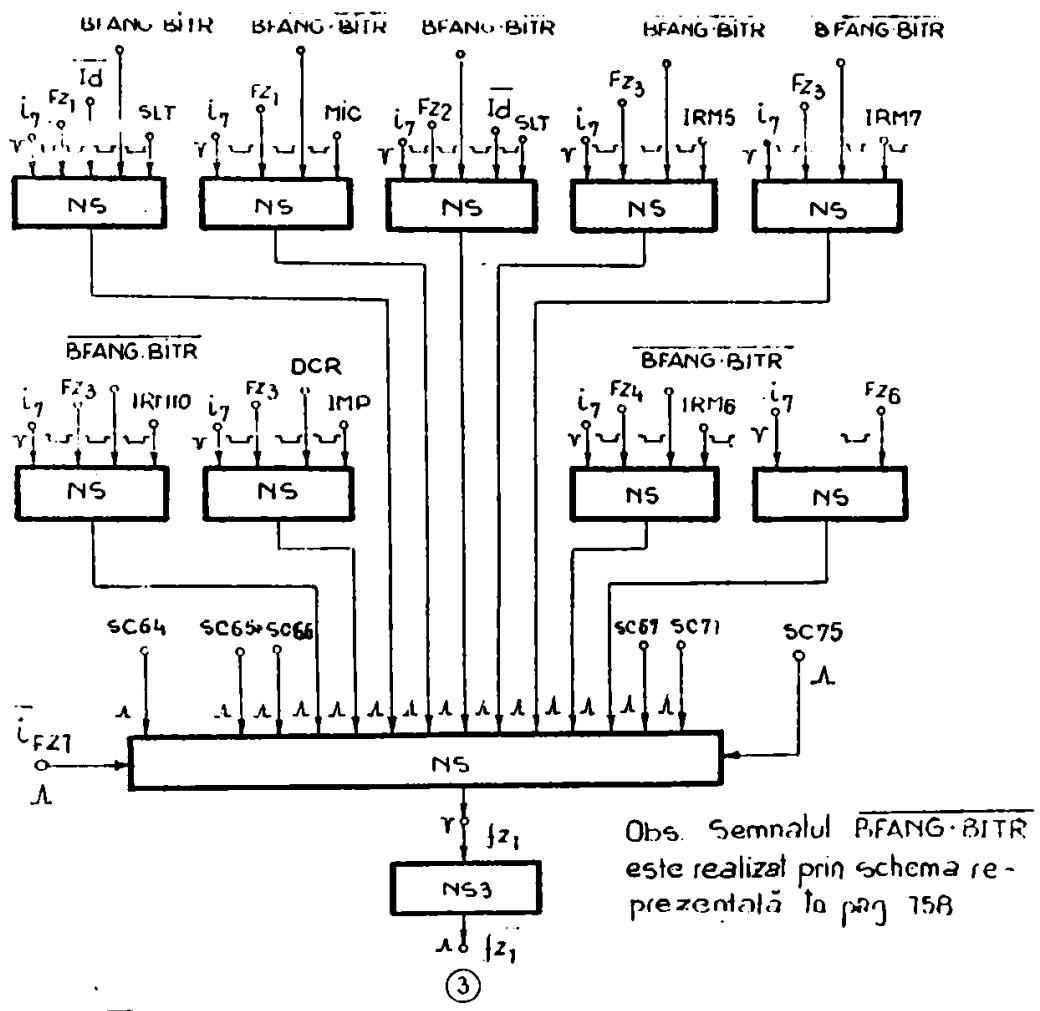
[Ec 52 b]



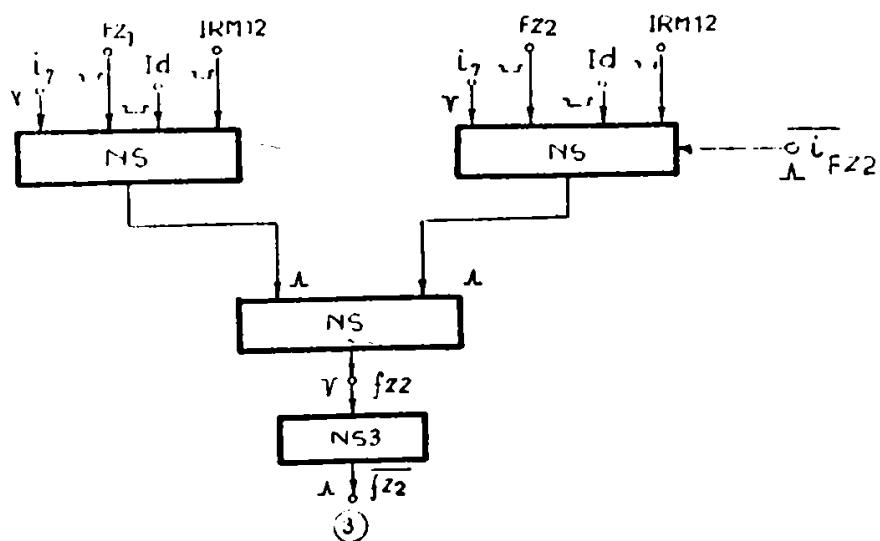
[Ec 52 a]



Ec 53

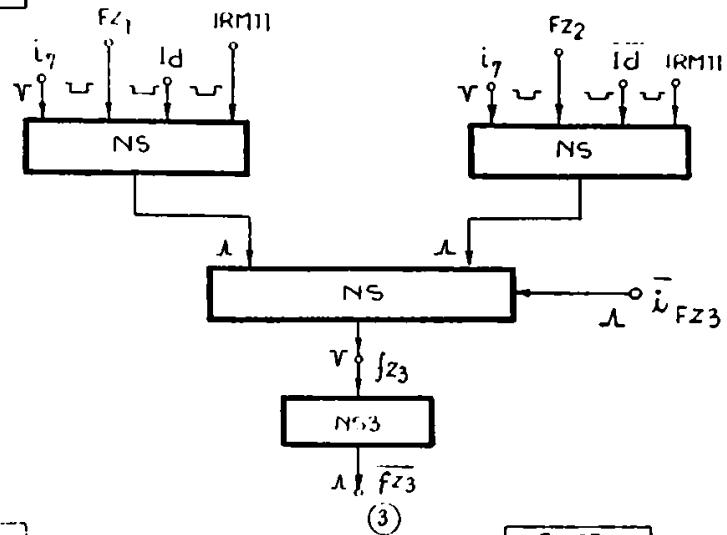


Ec 54

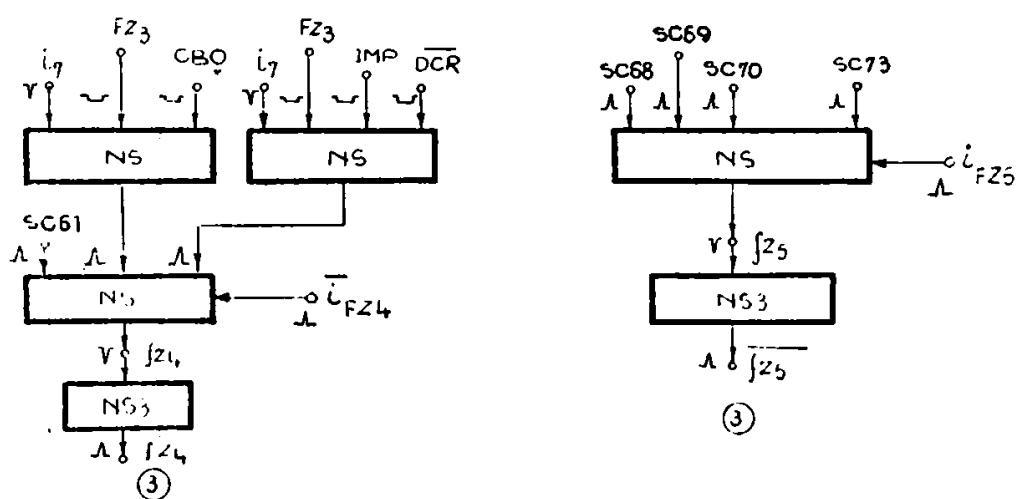


O<sub>C</sub>

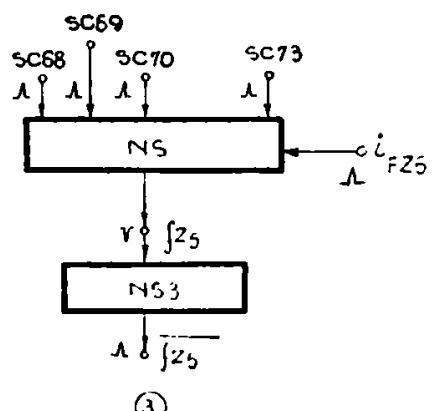
[ EC 55 ]



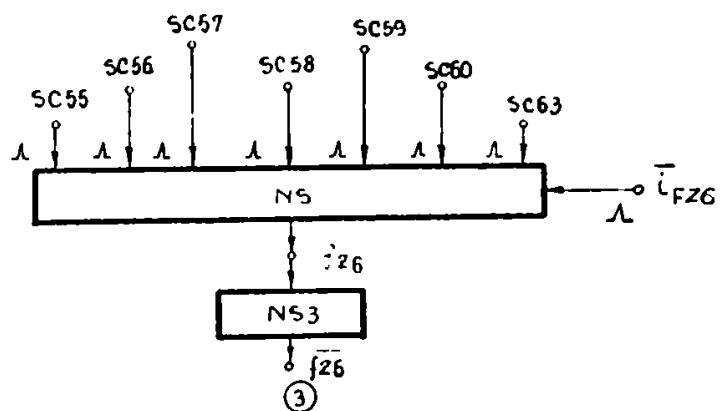
[ EC 56 ]



[ EC 57 ]

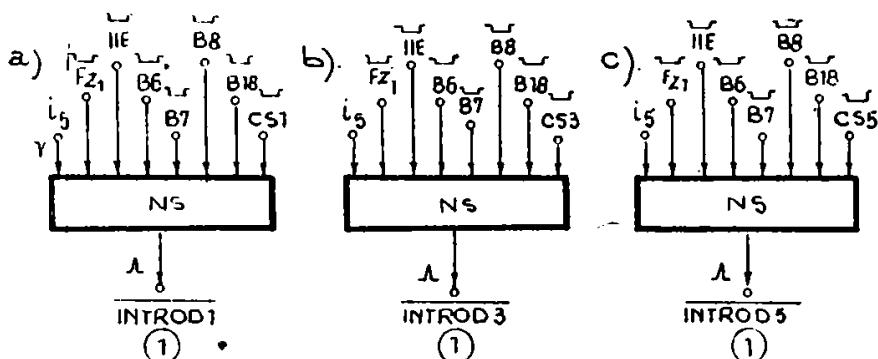


[ EC 58 ]



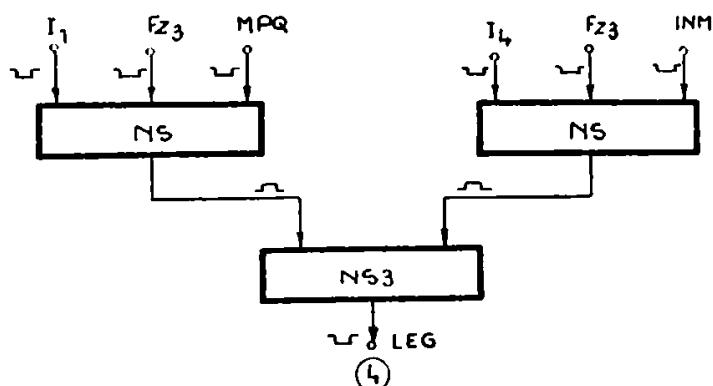
O<sub>C</sub>

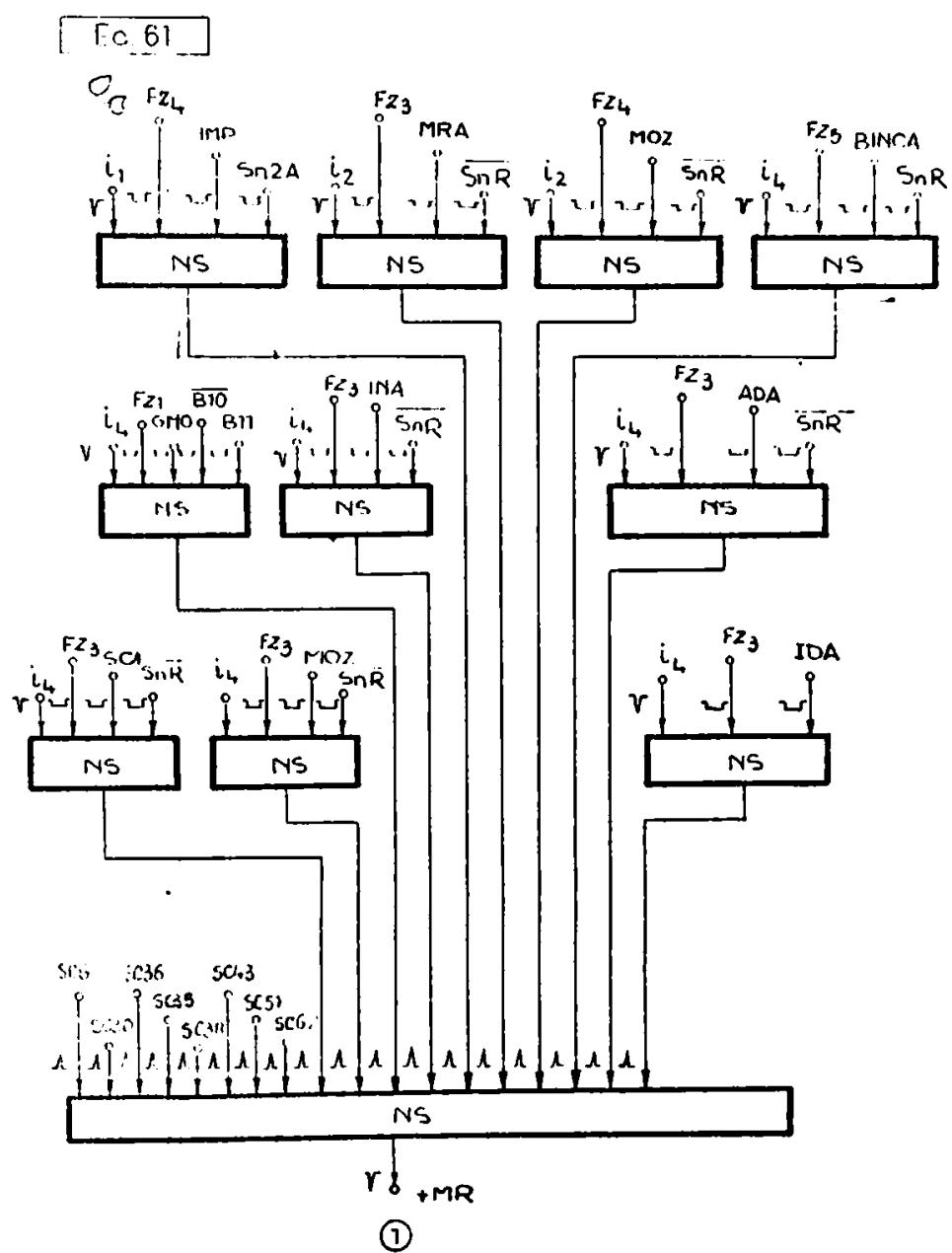
Ec. 59

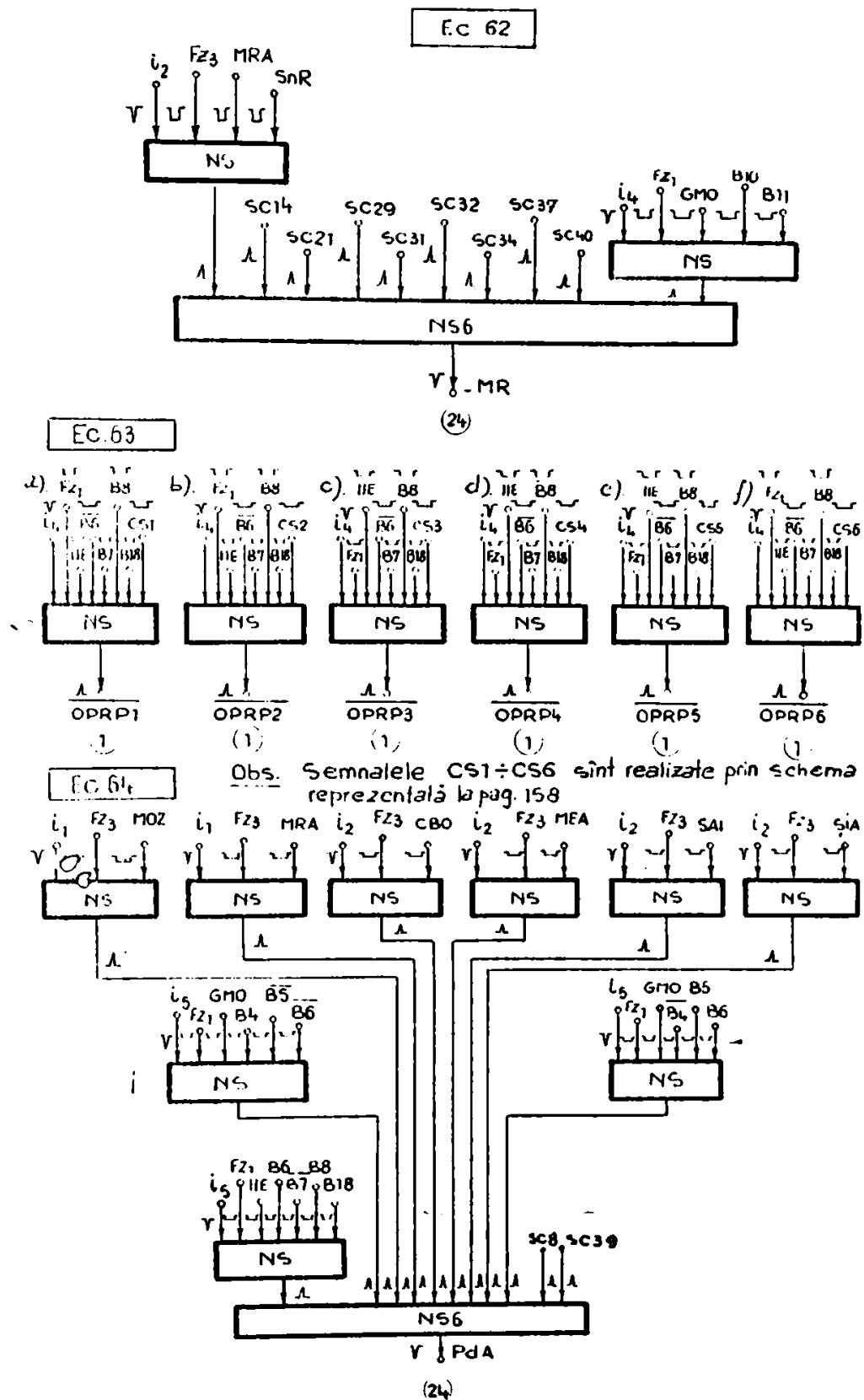


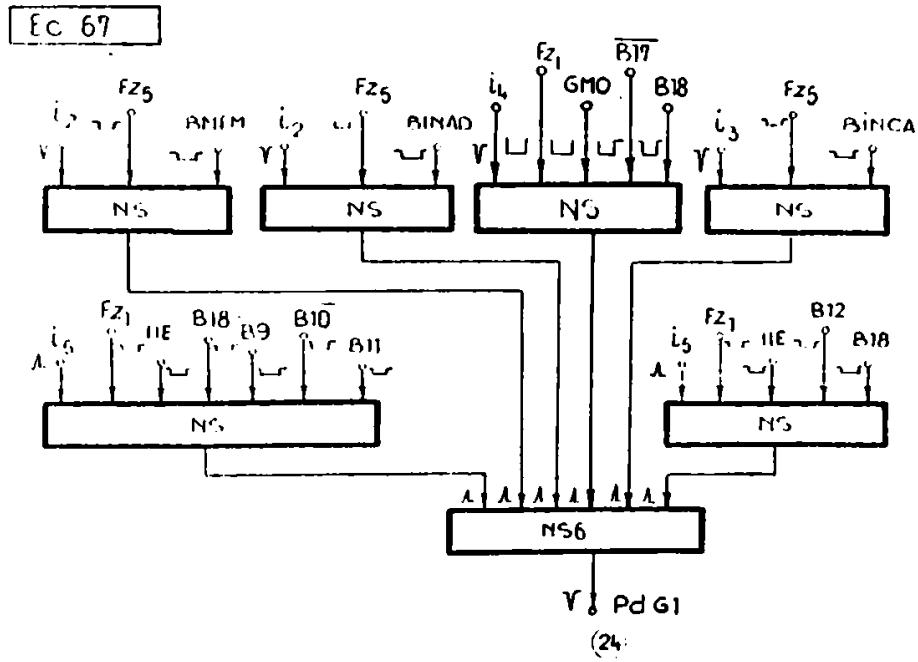
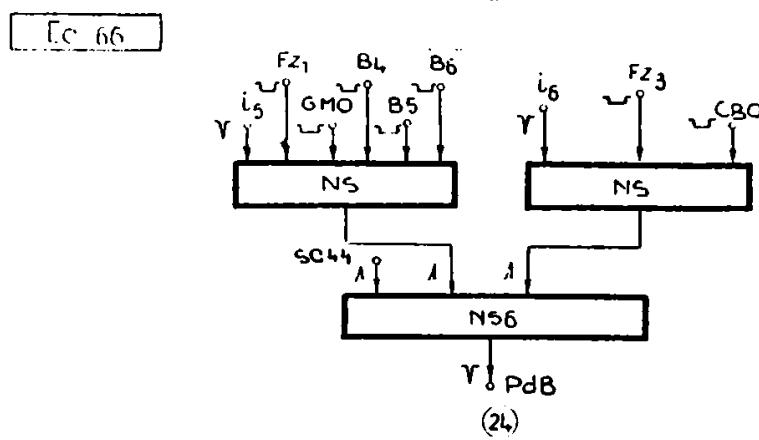
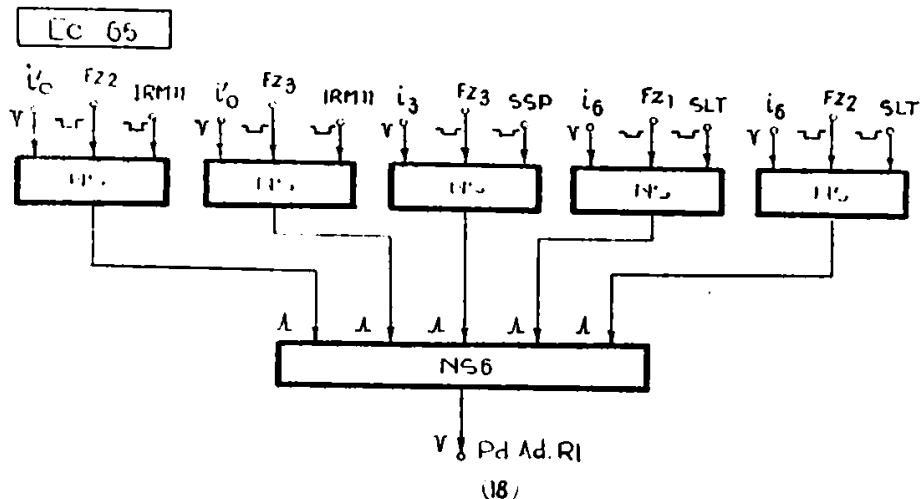
Obs. Semnalele CS1, CS3, si CS5 sunt realizate prin schema reprezentata la pag. 158

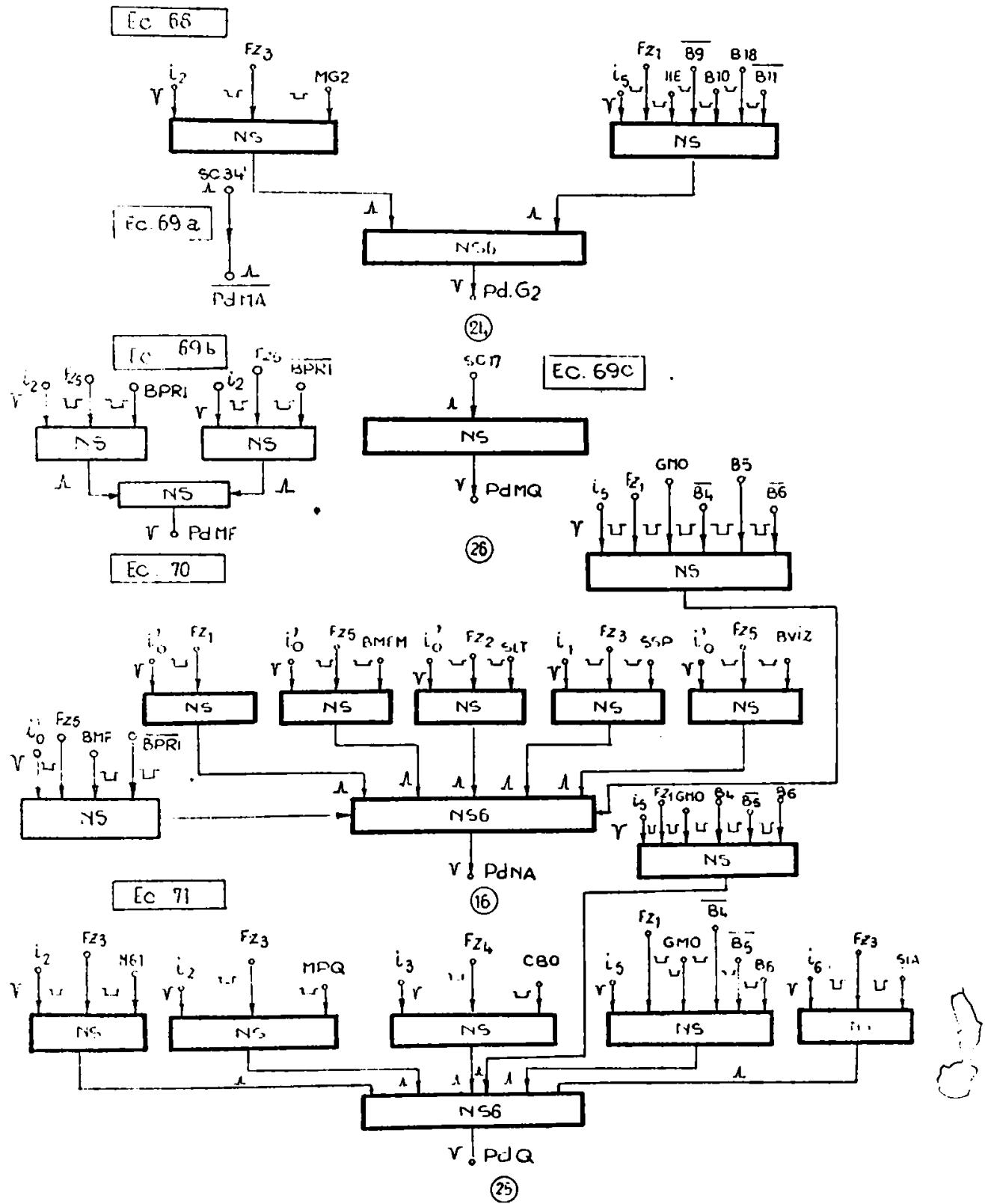
Ec. 60



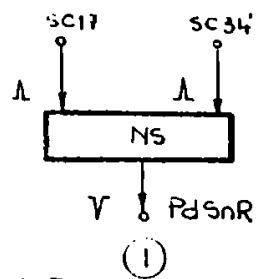








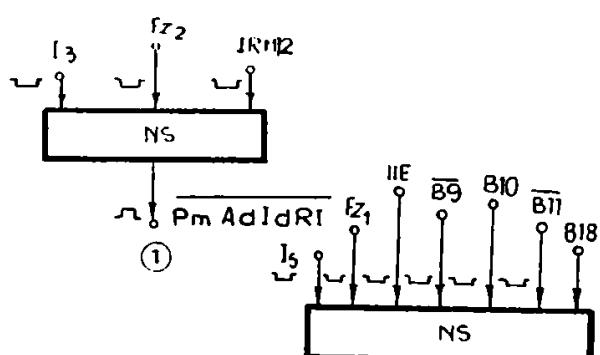
[Ec. 73]



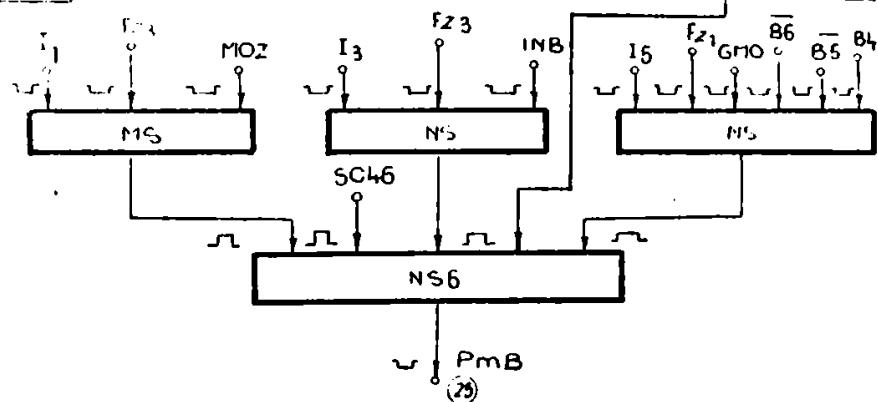
[Ec. 72.]

Ec. 72. a fost suprimată  
în urma unor modificări.

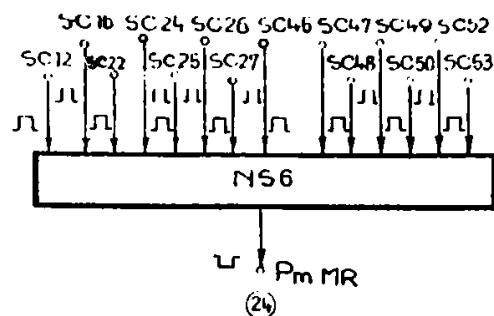
[Ec. 74]



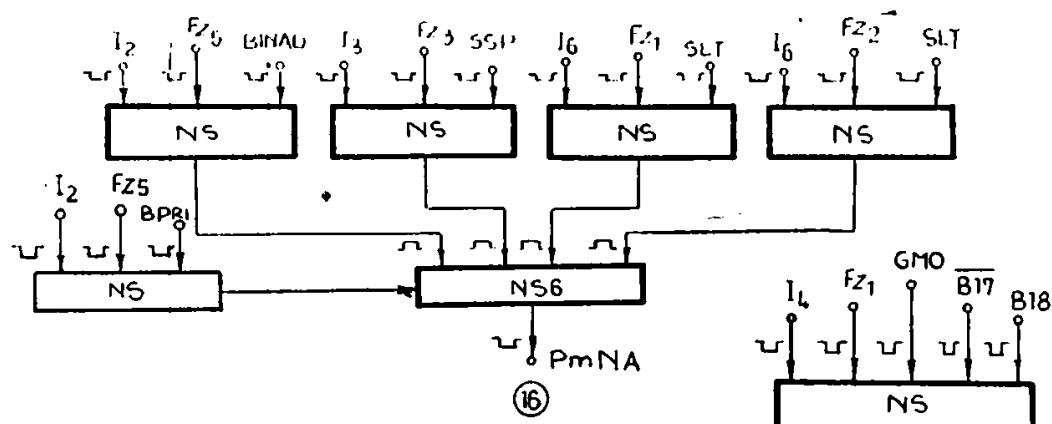
[Ec. 75]



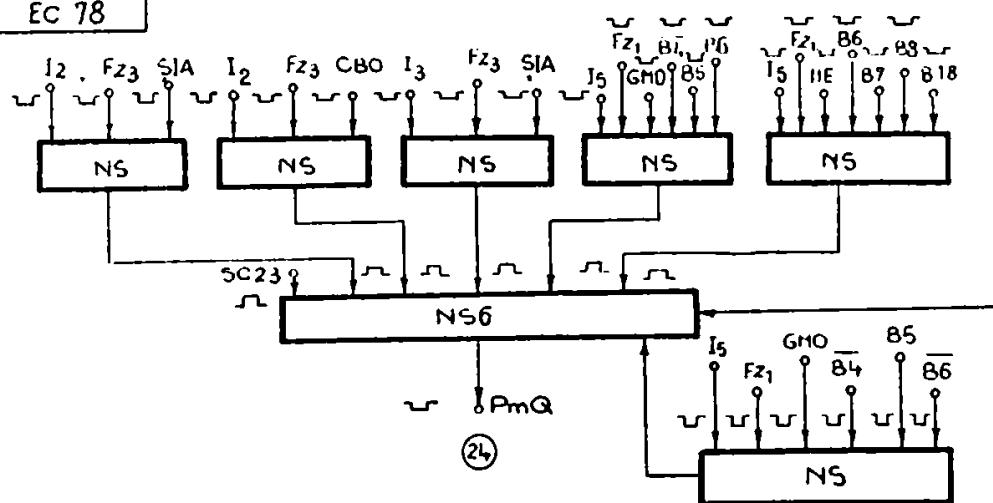
[ EC 76 ]



[ EC 77 ]

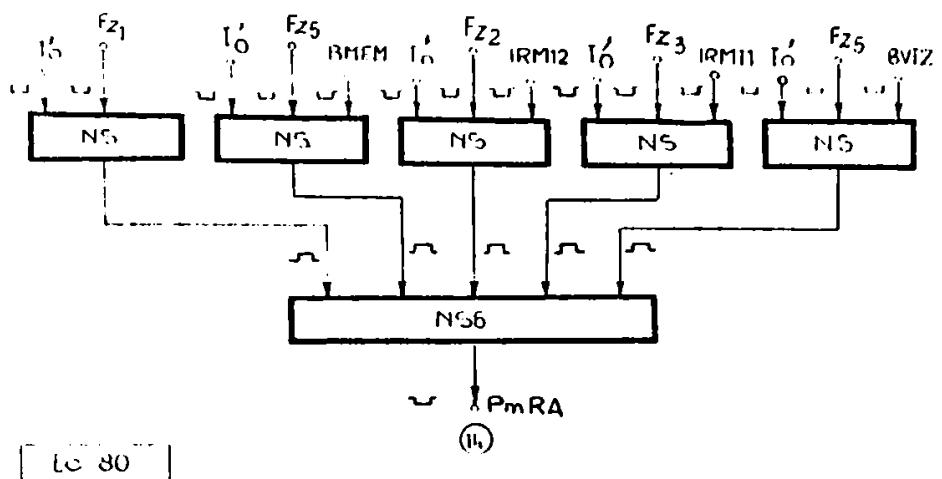


[ EC 78 ]

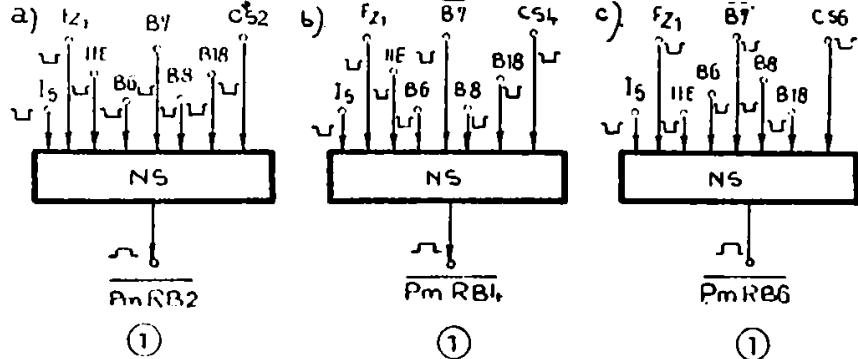


-234-

[Ec 79]

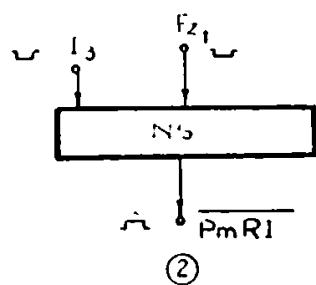


[Ec 80]



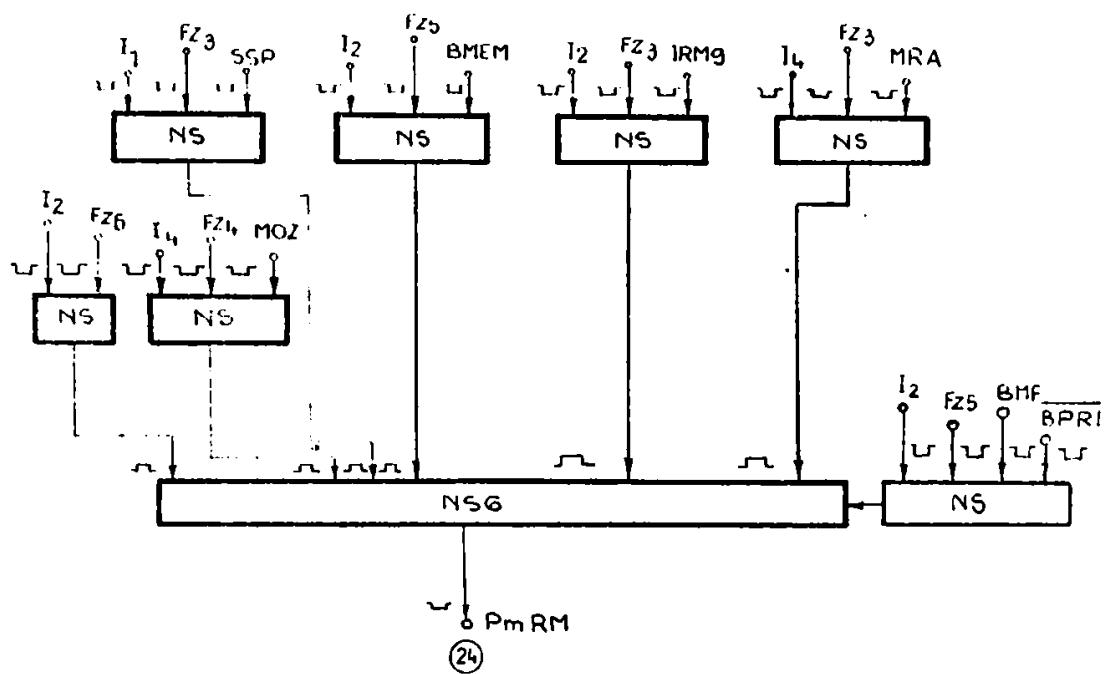
[Ec 81]

O.I.S. semnalurile C<sub>S2</sub>, C<sub>S4</sub> și C<sub>S6</sub> sunt realizate prin schema reprezentată la pag. 158

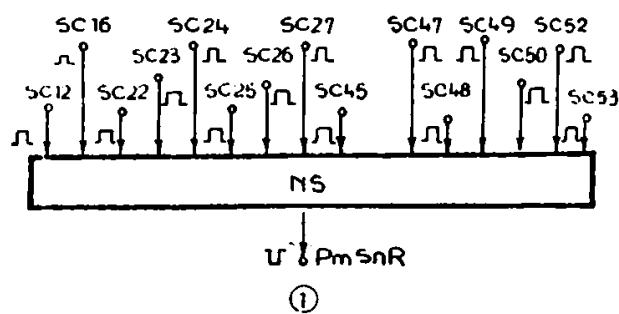


-235-

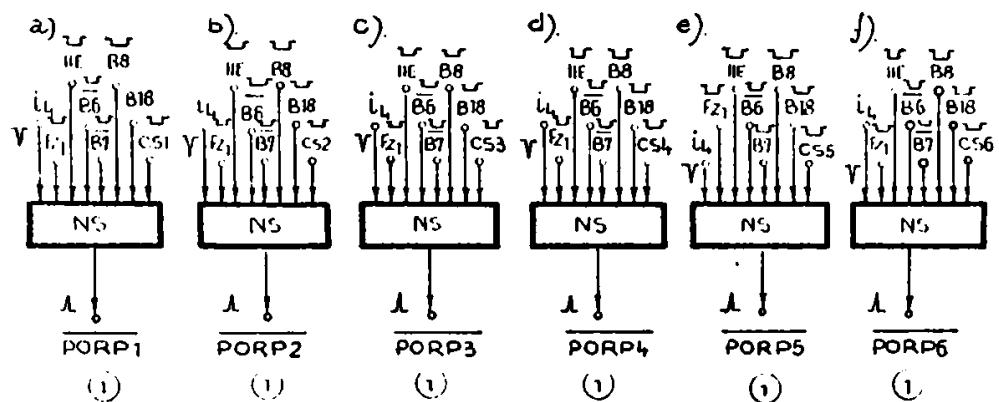
EC 82



EC 83

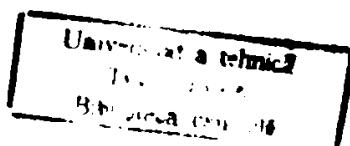
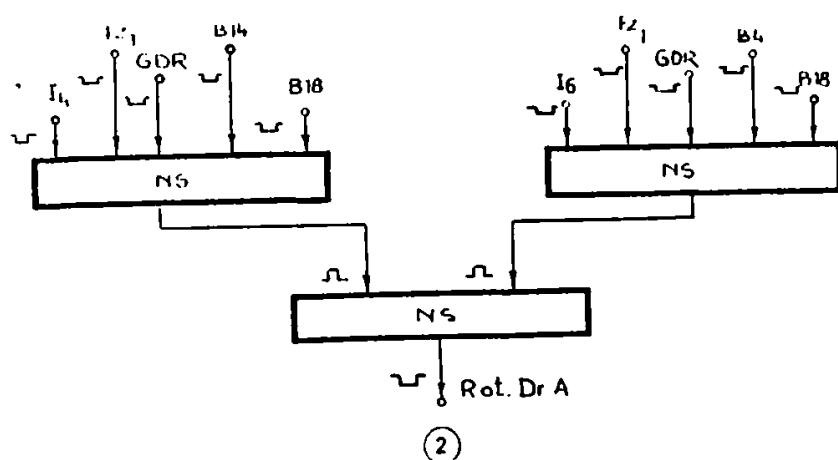


Ec. 84

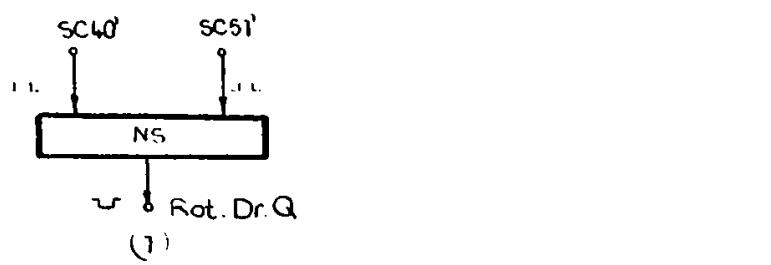


Obs. Semnalele CS1÷CS6 sunt realizate prin schema reprezentată la pag. 158

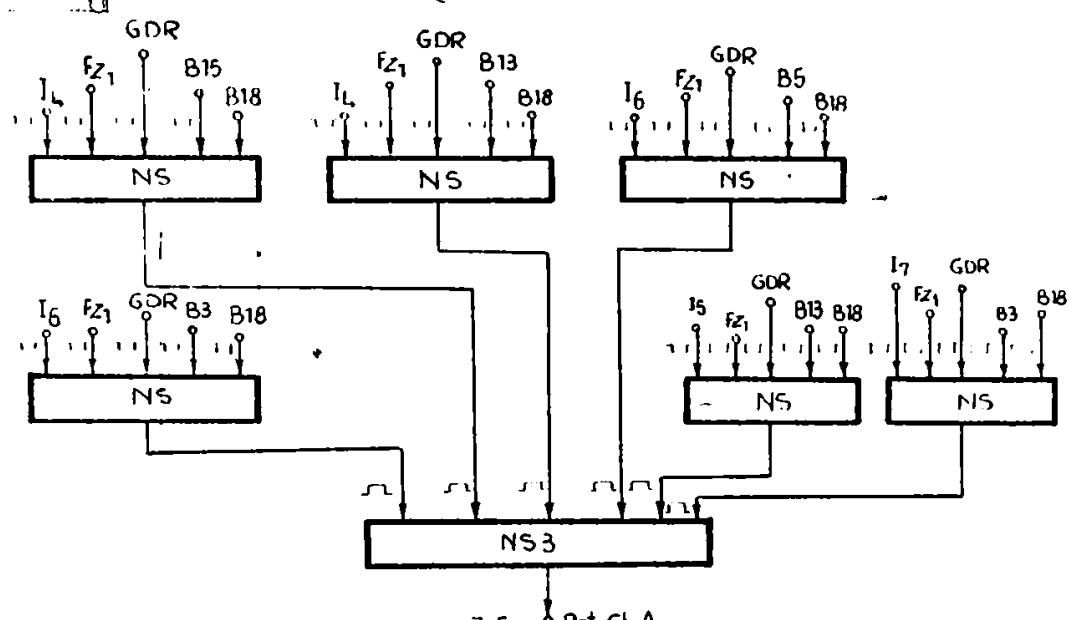
Ec. 85



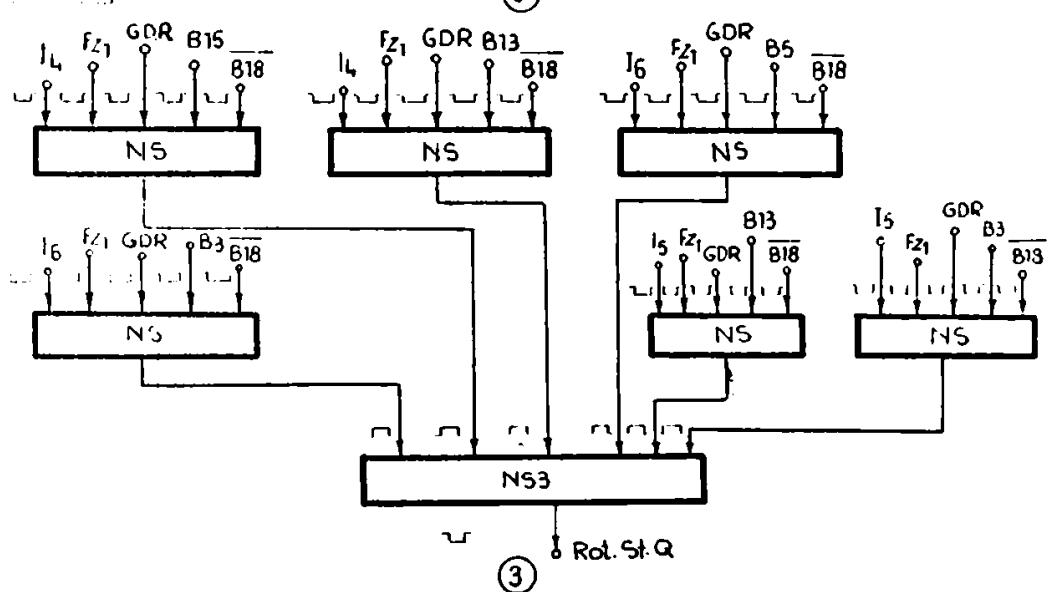
[c] 86



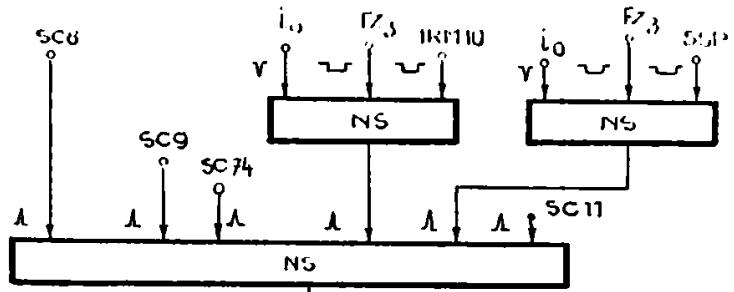
[c] 87



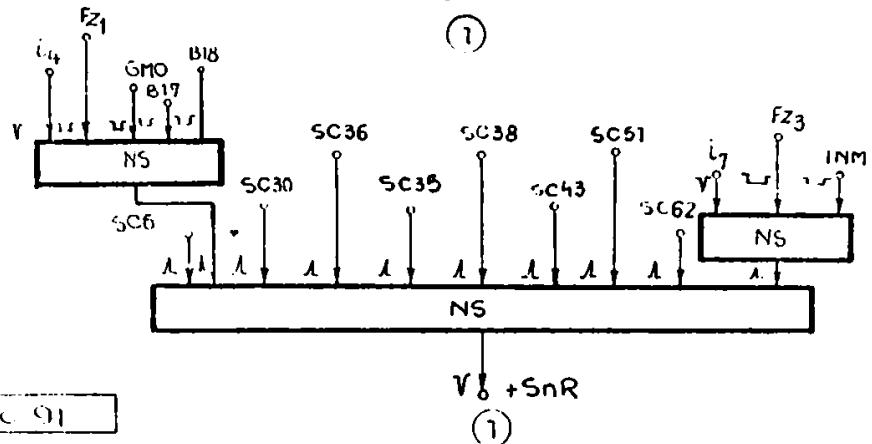
[c] 88



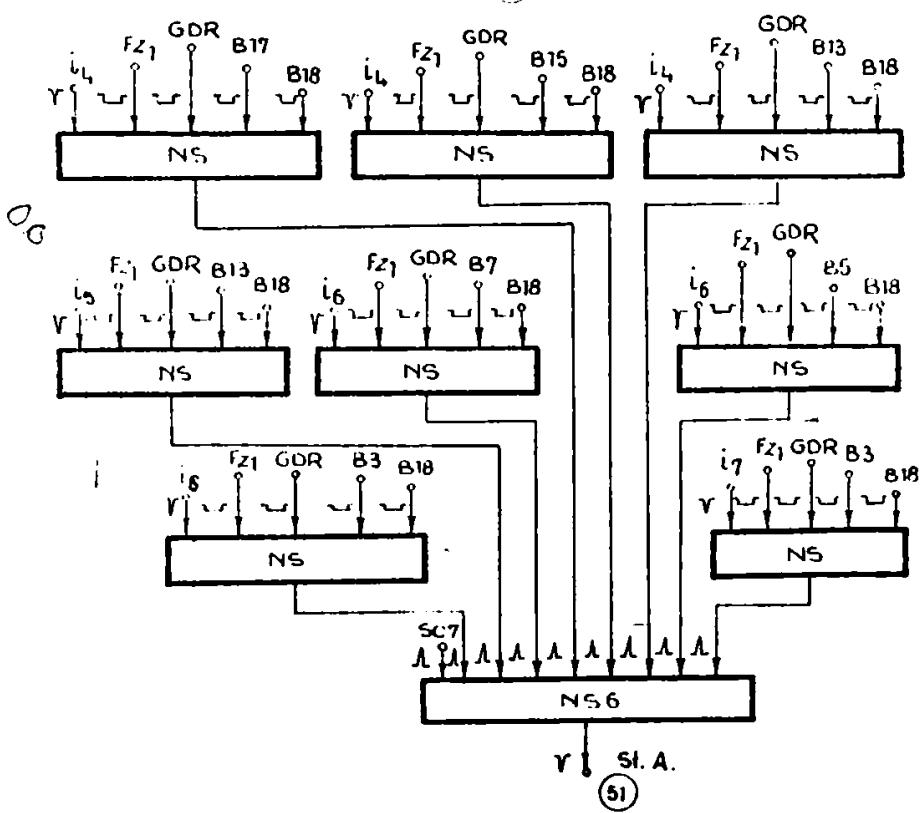
[Ec. 89]



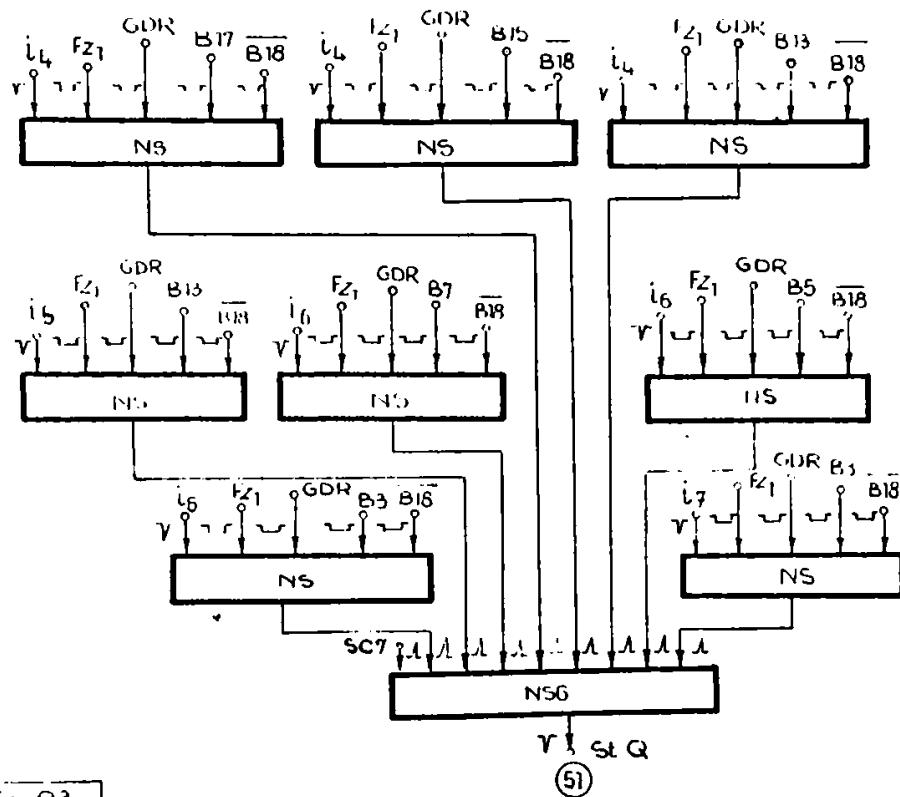
[Ec. 90]



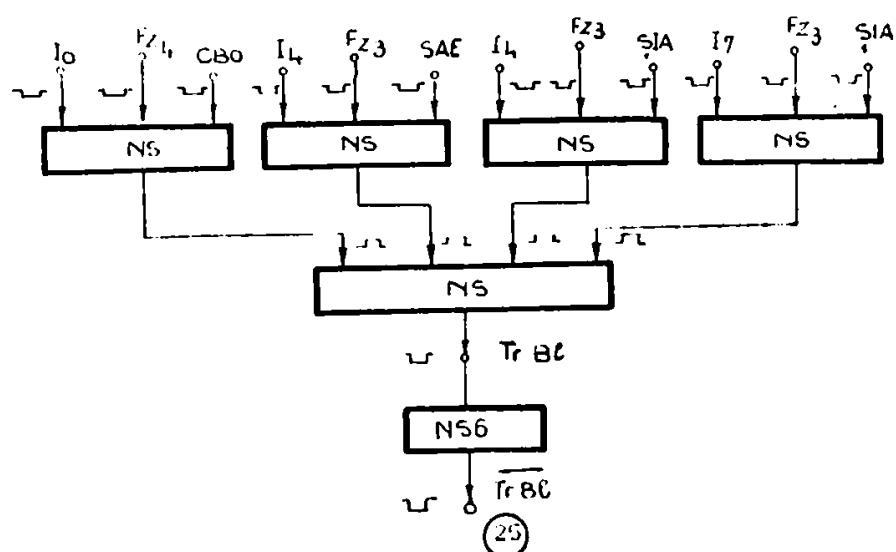
[Ec. 91]



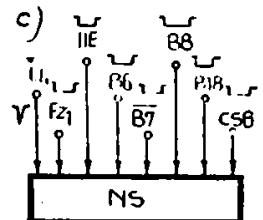
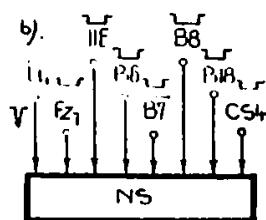
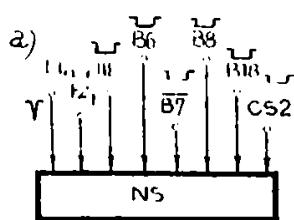
[Ec. 92]



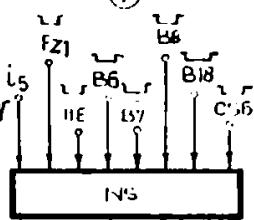
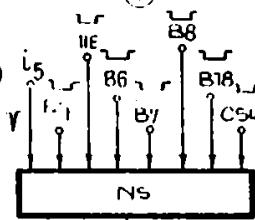
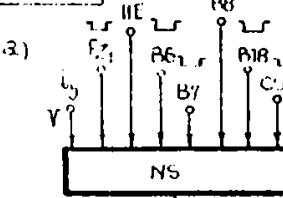
[Ec. 93]



Ec. 94



Ec. 95



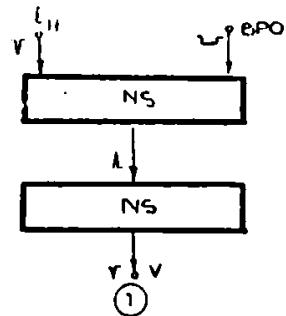
Obs. Semialele  
CS2, CS4 și CS6  
sunt realizate prin  
schema reprezentată la pag. 58

(1)

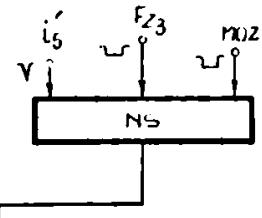
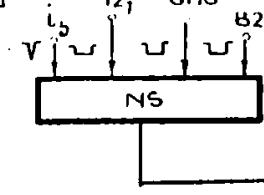
$\frac{1}{(t_2)_4}$

$\frac{1}{(t_2)_8}$

Ec. 96

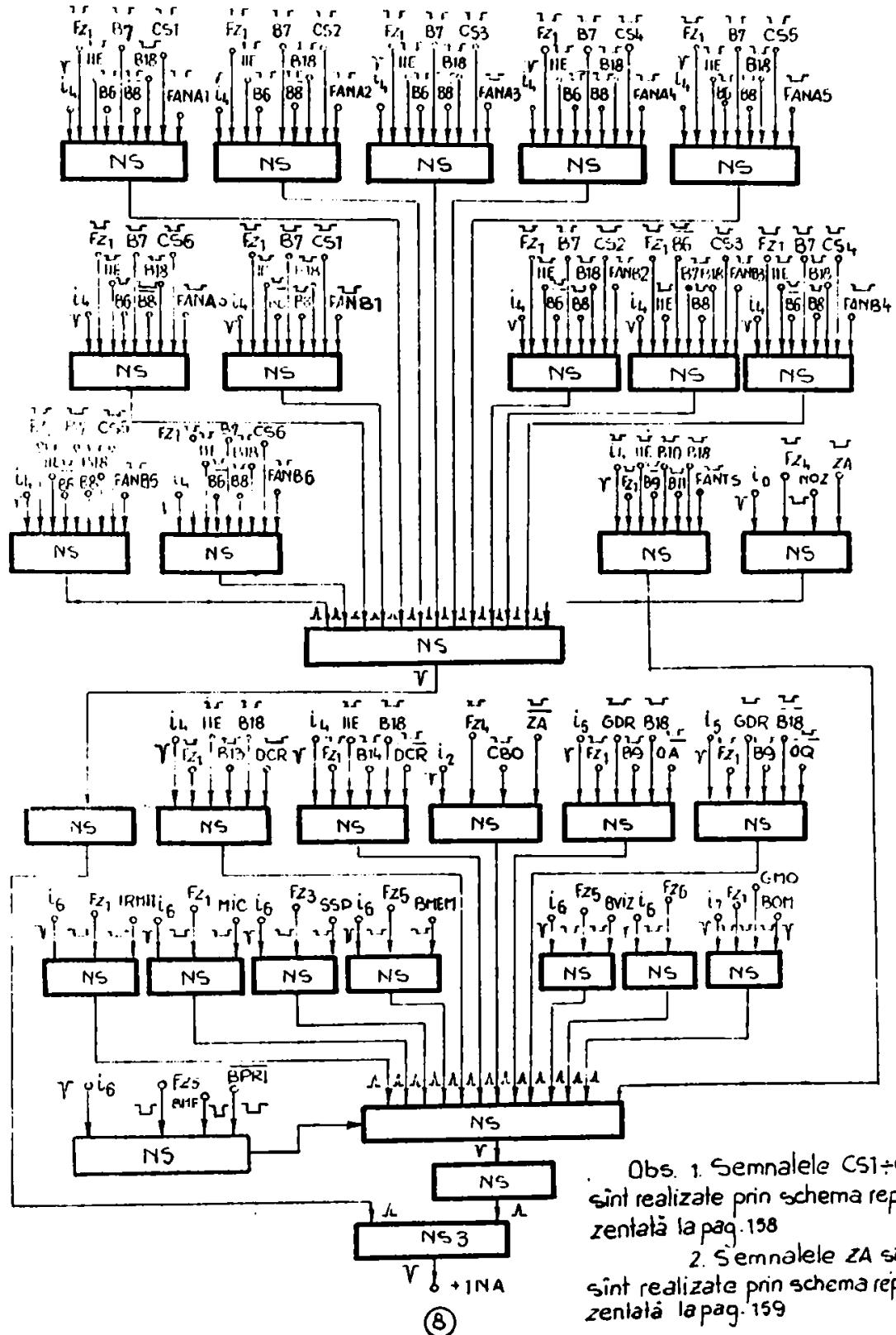


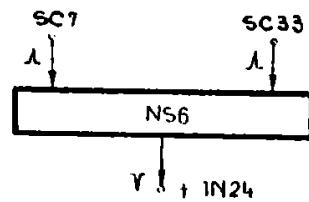
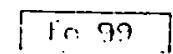
Ec. 97



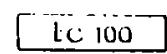
(1)

EC. 98

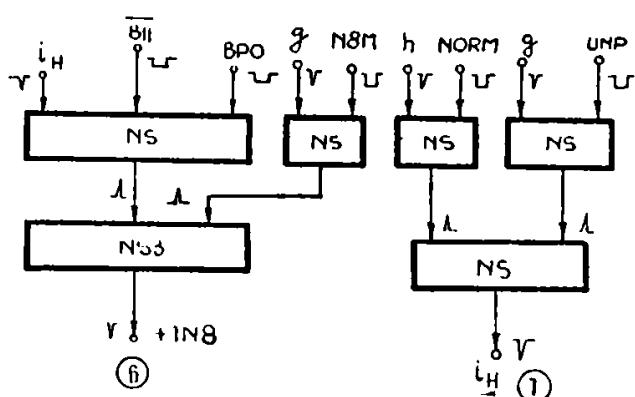




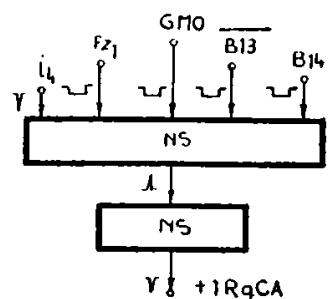
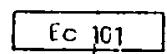
④



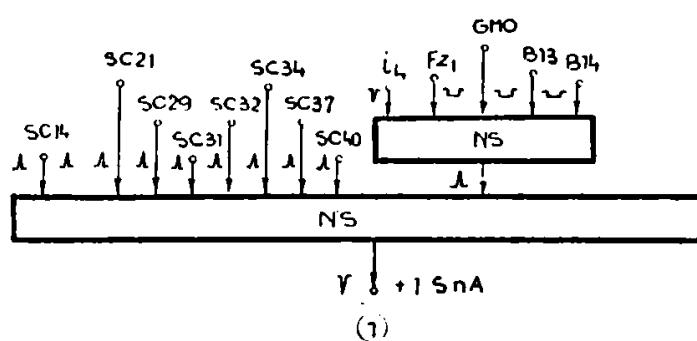
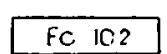
8



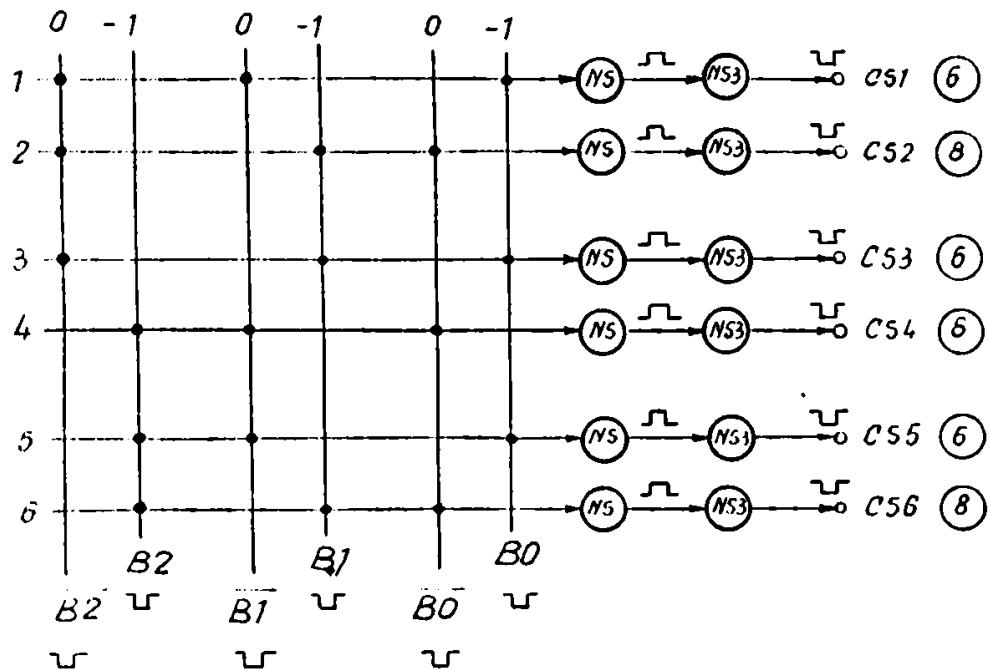
6



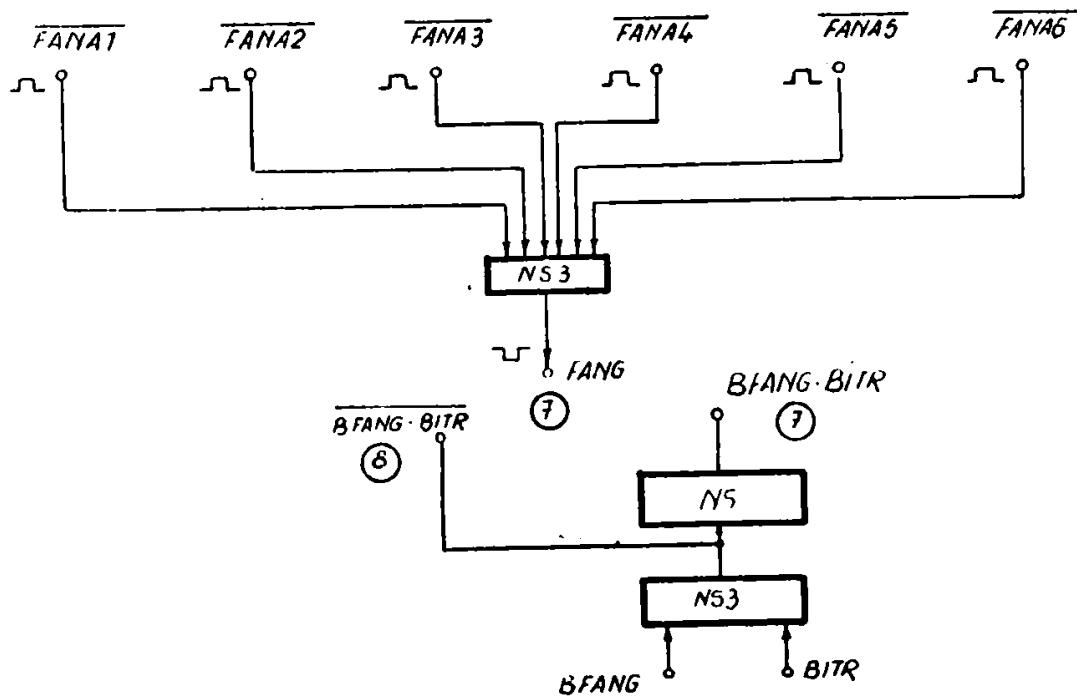
(1)

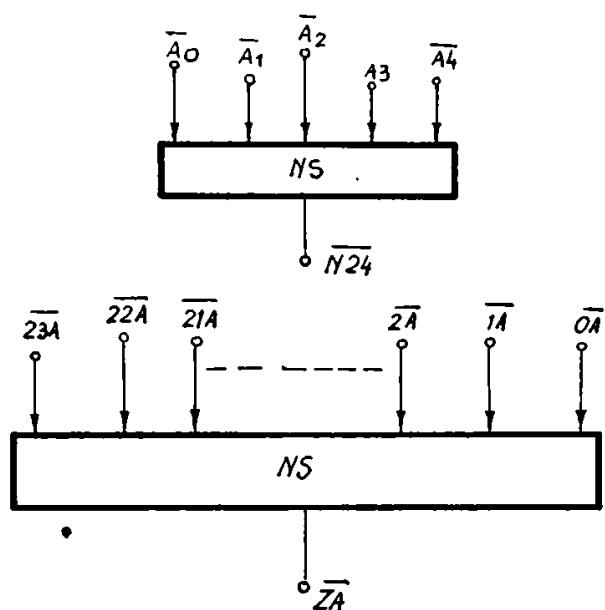


Schema deschizatorului codului de selecție

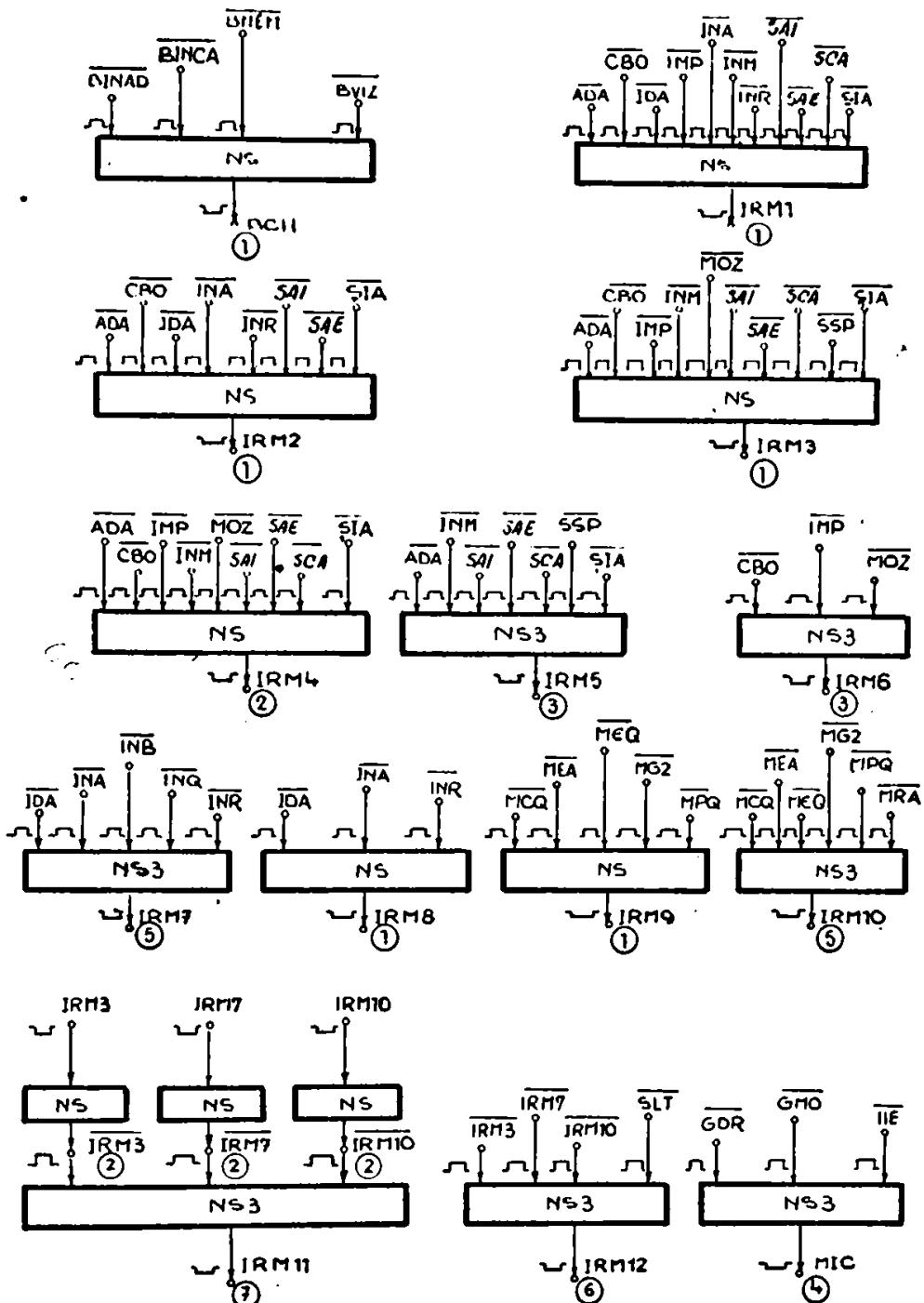


Schema logică pentru formarea semnalului FANG

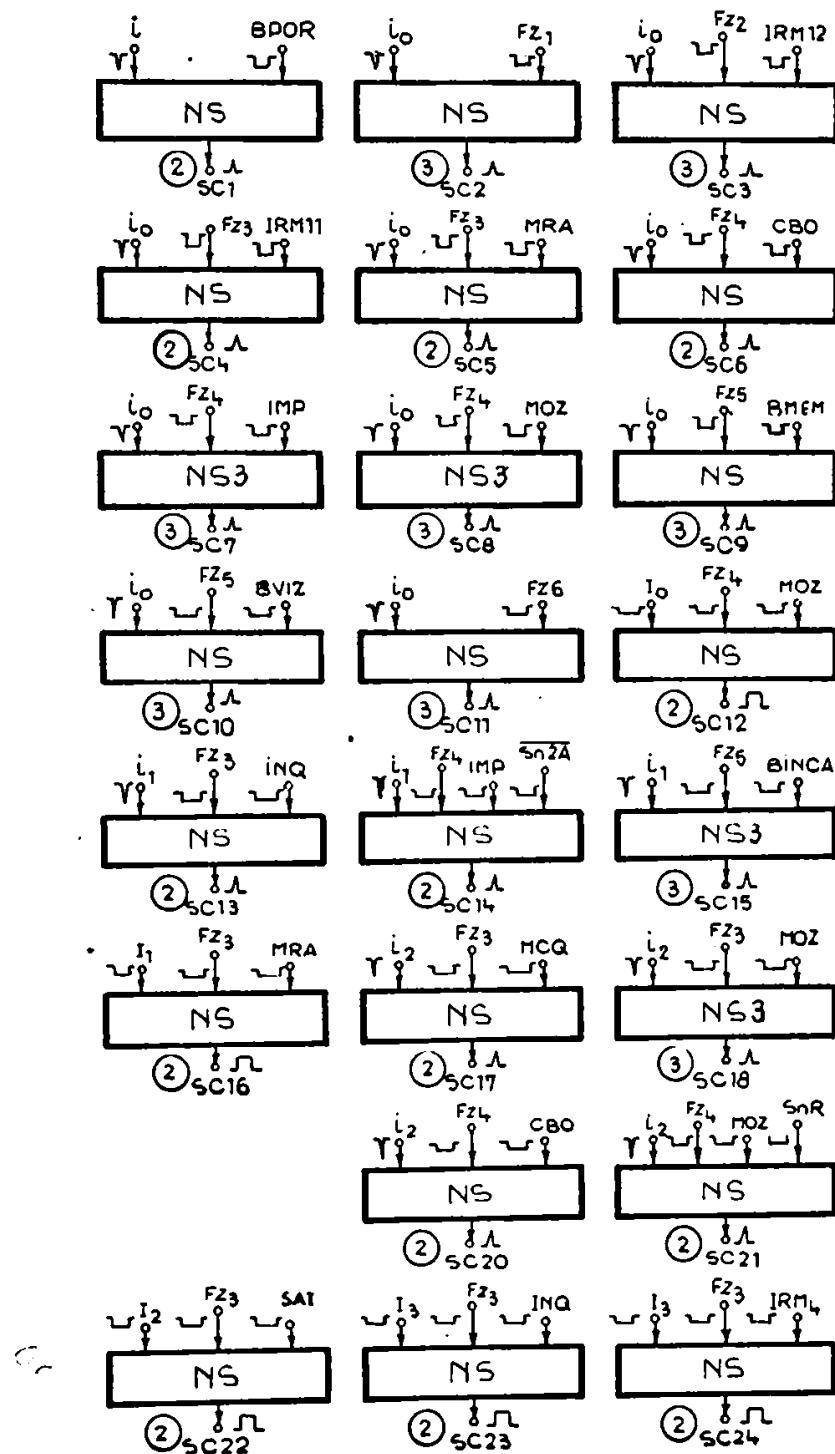


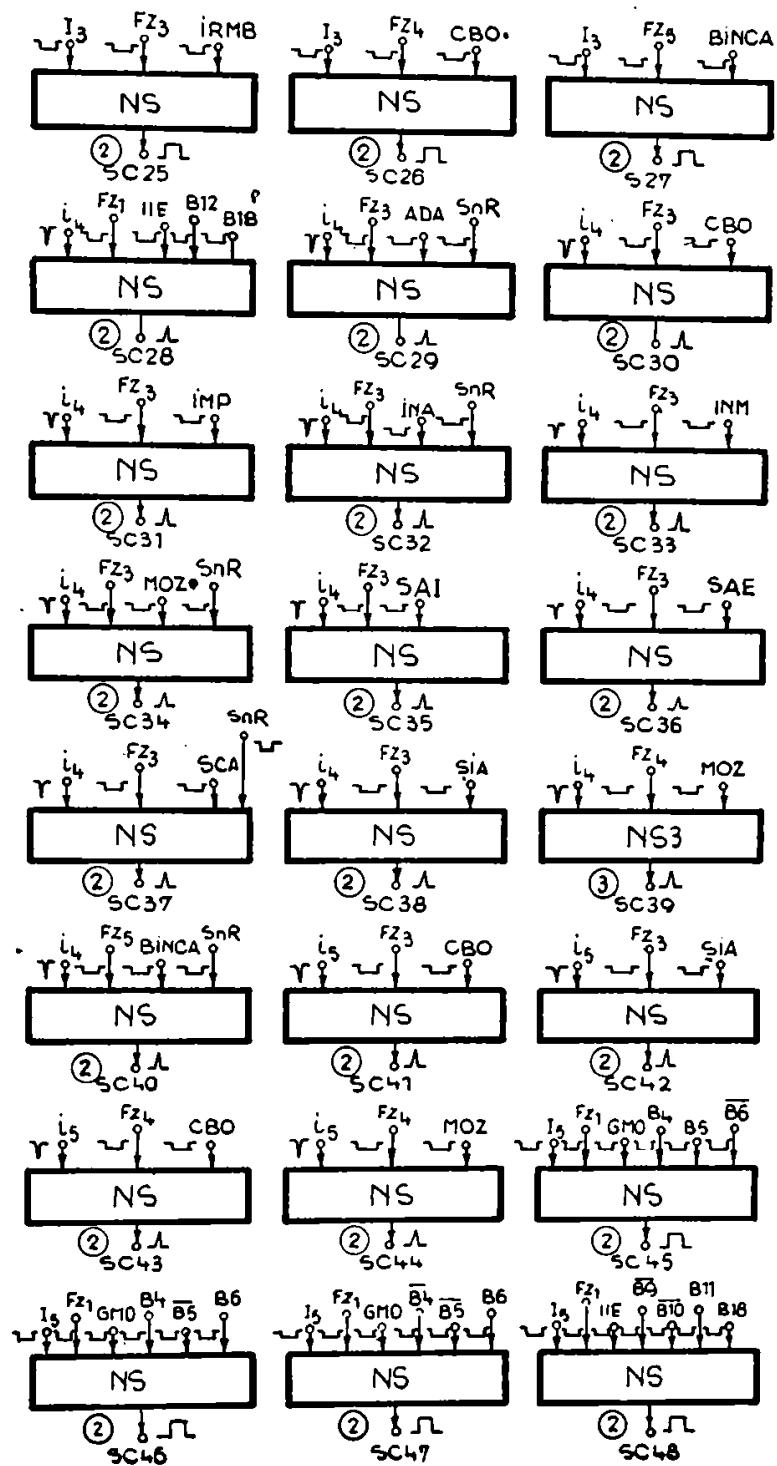


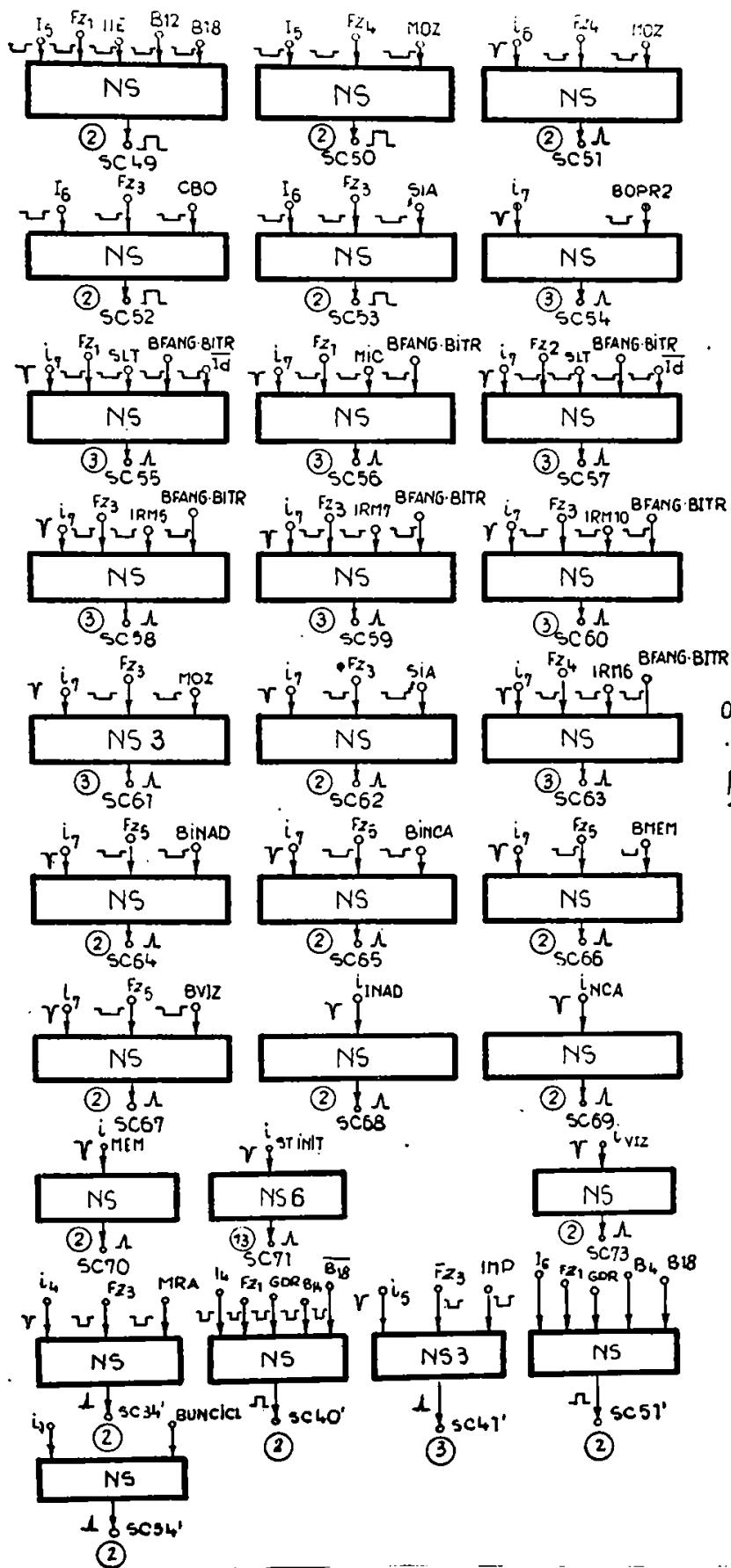
Sinteza schemelor pe baza tabelului II



Sinteza schemelor semnalelor comune (SC)  
pe baza tabelului IV







Obs. Semnalul BFANG-BITR se realizează prin schema reprezentată la pag. 158

CC

