

**INSTITUTUL POLITEHNIC "TRAIAN VULIA" TIMIȘARA  
FACULTATEA ELECTROTEHNICĂ**

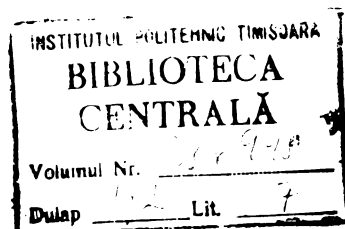
**CIUGUDEAN MIRCEA**

**ALGORITMI SI STRUCTURI LOGICE CELULARE  
DE GENERARE A LOGARITMILOR SI ANTILOGARITMILOR BINARI  
PENTRU DISPOZITIVE ARITMETICE CU VIRGULA MOBILA**

**TEZA DE DOCTORAT**

**BIBLIOTECA CENTRALĂ  
UNIVERSITATEA "POLITEHNICA"  
TIMIȘOARA**

**CONDUCTOR ȘTIINȚIFIC  
PROF.DR.ING.ALEXANDRU ROGOJAN**





## C O N T I N U T

	pag.
INTRODUCERE . . . . .	3
<b>CAPITOLUL I. ALGORITMI SI CIRCUITE CUNOSCUTE DE GENERARE A LOGARITMILOR SI ANTILOGARITMILOR BINARI. . .</b>	<b>16</b>
1.1. Algoritmi de precizie redusă . . . . .	16
1.1.1. Algoritmul Mitchell. . . . .	16
1.1.2. Algoritmul Combet . . . . .	19
1.1.3. Primul algoritm Dean . . . . .	21
1.1.4. Algoritmul Hall. . . . .	23
1.1.5. Algoritmul Marino. . . . .	24
1.1.6. Algoritmul Julien. . . . .	24
1.1.7. Algoritmul Andrews . . . . .	25
1.1.8. Algoritmul Nicaud . . . . .	26
1.2. Algoritmi de precizie ridicată . . . . .	28
1.2.1. Al doilea algoritm Dean. . . . .	28
1.2.2. Al treilea algoritm Dean . . . . .	29
1.2.3. Algoritmul Perle . . . . .	35
1.2.4. Algoritmul Schmid. . . . .	38
<b>CAPITOLUL II. NOI ALGORITMI PENTRU CALCULUL LOGARITMILOR SI ANTILOGARITMILOR BINARI. . . . .</b>	<b>40</b>
2.1. Algoritm bazat pe înmulțirea și împărțirea cu constante a numărului ce se logaritmează sau antilogaritmează . . . . .	40
2.2. Algoritm bazat pe descompunerea în factori a numărului ce se logaritmează . . . . .	46
2.3. Calculul constantelor $L_1$ și $C_1$ cu ajutorul calculatorului electronic. . . . .	59
<b>CAPITOLUL III. STRUCTURI LOGICE CELULARE PENTRU GENERAREA LOGARITMILOR SI ANTILOGARITMILOR BINARI. . .</b>	<b>66</b>
3.1. Dispozitiv de generare a logaritmilor și antiloga- ritmilor binari ce include o structură logică ce- lulară de înmulțire și împărțire . . . . .	66
3.2. Structură logică celulară de generare în paralel a antilogaritmilor binari bazată pe înmulțirea constantelor $C_1$ . . . . .	74
3.3. Structuri logice celulare de generare a logaritmilor și antilogaritmilor binari bazate pe descompunerea în factori și termeni . . . . .	78

3.3.1. Structuri logice celulare pentru generarea logaritmilor binari . . . . .	pag. 79
3.3.2. Structuri logice celulare pentru generarea antilogaritmilor binari . . . . .	95
3.3.3. Posibilități de comasare a structurilor logice celulare de generare a logaritmilor și antilogaritmilor . . . . .	102
3.3.4. Posibilități de îmbunătățire a vitezei structurilor logice celulare de logăritmare și antilogăritmare . . . . .	108
CAPITOLUL IV. SIMULAREA PE CALCULATOR NUMERIC A STRUCTURILOR LOGICE CELULARE DE LOGARITMARE SI ANTILOGARITMARE . . . . .	135
4.1. Program de simulare a unei scheme logice combinate bazat pe urmărirea selectivă. . . . .	135
4.2. Simularea structurilor logice celulare de generare a logaritmilor și antilogaritmilor binari . . . . .	146
CAPITOLUL V. DISPOZITIV ARITMETIC CU VIRGULA MOBILĂ LOGARITMIC . . . . .	151
5.1. Algoritmi pentru operațiile cu logaritmi. . . . .	152
5.1.1. Algoritmul pentru înmulțire și împărțire. . . . .	153
5.1.2. Algoritmul pentru ridicare la pătrat și extragerea rădăcinii pătrate . . . . .	155
5.1.3. Algoritmul pentru logăritmare . . . . .	157
5.1.4. Algoritmul pentru antilogăritmare . . . . .	158
5.2. Structura dispozitivului aritmetic cu virgulă mobilă logăritmic . . . . .	159
CONCLUZII . . . . .	168
BIBLIOGRAFIE . . . . .	172

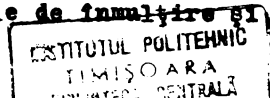
## INTRODUCERE

La marea majoritate a calculatoarelor electronice numerice universale există instrucții "cablate" pentru cele patru operații aritmetice fundamentale : adunare, scădere, înmulțire și împărțire iar operațiile aritmetice mai complexe - ridicarea la putere, extragerea rădăcinii și altele - se realizează prin calcule pe baza unor subprograme speciale.

Ideea generării logaritmilor cu ajutorul circuitelor electronice și a utilizării lor în dispozitivele aritmetice [1] a apărut în mod firesc ca o transpunere în calculator a metodei de calcul cu logaritmi din matematică.

Destinația principală a logaritmilor obținuți prin hardware a fost aceea de înlocuire a operațiilor relativ complicate de înmulțire și împărțire printr-o simplă adunare sau scădere [1], [2],[6],[7],[25],[45],[62]. În calculatoarele electronice universale această înlocuire este posibilă însă numai dacă se admit rezultate fracționare în calcule, dacă se realizează precizie suficient de mare în operațiile de logaritmare și antilogaritmare și numai dacă se obține un avantaj în cel puțin una din direcțiile : viteză de calcul și costul circuitelor electronice, față de dispozitivele aritmetice obișnuite. În literatura de specialitate nu este amintit nici un caz de calculator numeric universal care să conțină circuite pentru generarea logaritmilor și antilogaritmilor într-o bază oarecare.

O altă aplicație a logaritmilor obținuți prin hardware o constituie aceea din calculatoarele electronice specializate [6], [25],[44],[45]. Astfel, la filtrarea neliniară a unui semnal obținut prin multiplicarea altor două semnale, ce apare în instalațiile de radar video [25],[44] este necesară o conversie logaritm-antilogaritm pentru a se putea utiliza apoi o tehnică liniară. Deasemenea, în controlul unor procese industriale [45] este necesară efectuarea unor operații aritmetice cu mărimile măsurate sau cu logaritmi acestora. O problemă asemănătoare apare la calculatoare specializate pentru calculul dobânzilor [6]. În toate aceste cazuri problema preciziei nu este esențială (se admit erori de ordinul procentelor) și se pot utiliza circuite electronice de generare a logaritmilor și antilogaritmilor cu complexitate redusă, eventual mai rapide decât dispozitivele de înmulțire și



impărțire [1],[5],[6],[17],[25].

Un loc de utilizare a logaritmilor îl constituie calculatoarele de birou. Marea majoritate a acestora calculează logaritmii naturali al unui număr eventual și logaritmii zecimali, prin metode de aproximare [65], de cele mai multe ori prin dezvoltare în serii rapid convergente. Unele calculatoare de birou sunt prevăzute și cu calculul antilogaritmului natural care reprezintă de fapt calculul funcției de forma  $e^x$ . Aceste operații apelează însă la înmulțiri și adunări iar în literatura de specialitate nu sunt citate cazuri de utilizare în calculatoarele de birou a unor circuite specializate de generare a logaritmilor și antilogaritmilor. Calculatoarele de birou pot constitui un loc de aplicare a circuitelor de generare a logaritmilor și antilogaritmilor dacă acestea sunt suficient de simple și ieftine întrucât aici viteza de calcul nu constituie principalul obiectiv.

Din cauza faptului că mantisa logaritmului este un număr fracționar metoda de calcul cu ajutorul logaritmilor nu se poate aplica acolo unde se lucrează cu numere întregi și se pretinde un rezultat întreg exact. De aceea în calculatoarele numerice universale logaritmii pot fi folosiți doar în dispozitivul aritmetic cu virgulă mobilă. Aici, dacă baza logaritmului este aceeași cu baza sistemului de numerație utilizat, caracteristica logaritmului este ușor de determinat din exponentul numărului reprezentat în sistemul cu virgulă mobilă [55],  $/71/^{**}$ .

Dacă nu se pretinde un rezultat întreg în calcule, logaritmii se pot utiliza și în dispozitivele aritmetice cu virgulă fixă prevăzându-se însă circuite speciale pentru determinarea caracteristicii [1].

O altă problemă ce apare la utilizarea logaritmilor generată prin hardware în calculatoarele numerice o constituie alegerea bazei acestora. Încă de la început [1],[5],[6],[17],[20] s-a observat că logaritmii în baza 2 -logaritmii binari- se poate obține cel mai simplu când numărul ce se logaritmiază este reprezentat în sistemul binar. În cazul numerelor disponibile în virgulă fixă [1] mantisa logaritmului este apropiată ca valoare de partea fracționară a numărului adus prin deplasări în domeniul [1, 2). Cum se vede din fig.1 [1],[3] dacă  $1 \leq A < 2$  atunci

$$0 \leq \log_2 A < 1$$

și

$$\log_2 A \approx A - 1$$

\*\*) Bibliografia între bare înclinate constituie lucrări ale autorului tezei.

Caracteristica logaritmului unui număr reprezentat în sistemul cu virgulă fixă se determină simplu din cantitatea deplasărilor prin care numărul este adus în domeniul amintit [1].

În cazul unui număr reprezentat în sistemul cu virgulă mobilă, pentru a se putea opera cu logaritmul în baza 2, este necesar ca normalizarea numărului să

fie făcută în domeniul  $[1, 2)$  întrucît numerele normalizate actualmente în calculatoare în domeniul  $[\frac{1}{2}, 1)$  au logaritmul binar negativ [1]. În această situație caracteristica logaritmului este chiar exponentul numărului. Astfel, dacă numărul reprezentat în sistemul cu virgulă mobilă [55] are forma

$$N = A \times 2^C$$

unde  $A$  este mantisa numărului, cuprinsă în domeniul

$$1 \leq A < 2$$

iar  $C$  este exponentul numărului, atunci :

$$\log_2 N = C + \log_2 A$$

și cum

$$0 \leq \log_2 A < 1$$

rezultă că  $C$  reprezintă caracteristica logaritmului binar. Rămîne deci a se rezolva problema generării mantisei logaritmului.

Alte avantaje ale utilizării logaritmilor în baza 2 apar în cazul operațiilor de ridicare la patrat și de extragere a rădăcinii patrute cînd sînt necesare doar o logaritmare, o deplasare la stînga sau la dreapta a logaritmului cu o poziție binară, o antilogaritmare și o modificare simplă a caracteristicii logaritmului.

În concluzie, pe baza logaritmilor binari generați prin hardware cu precizie suficientă și într-un timp suficient de scurt se poate realiza un dispozitiv aritmetic cu virgulă mobilă care ar putea efectua simplu prin instrucții "cablate" operațiile aritmetice de adunare, scădere, înmulțire, împărțire, extragerea rădăcinii patrute, ridicarea la patrat, logaritmare și antiloga-

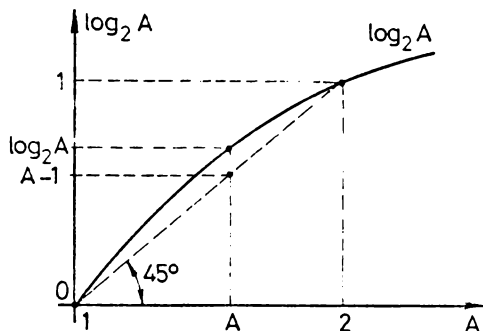


Fig.1. Curba de variație a logaritmului binar.

ritmarea (în scopul determinării logaritmilor în altă bază, a efectuării ridicării la o putere oarecare și a extragerii rădăcinii de orice ordin) /71/. Operațiile din paranteză pot fi efectuate la nevoie chiar și prin instrucții "cablate".

Algoritmii pentru calculul logaritmilor și antilogaritmilor binari dezvoltă și până în prezent care pot asigura precizia necesară într-un calculator numeric universal [19], [24], /58/, [65], /66/ reclamă o cantitate mare de circuite logice /37/. Acest lucru conduce pe de o parte la creșterea costului dispozitivului aritmetic logic iar pe de altă parte la limitarea vitezei acestuia.

În perioada actuală se manifestă însă tot mai mult tendința de a se realiza operațiile aritmetice relativ complicate în calculatoarele numerice cu ajutorul unor "structuri logice celulare" sau "structuri logice iterative" ("cellular arrays" sau "iterative arrays"). Prin structură logică celulară se înțelege o schemă logică combinațională complexă formată din celule identice. O celulă conține un grup de circuite logice care realizează anumite funcții logice (ieșirile celulei) pe baza variabilelor de intrare [8], [14], [15], [32]. O structură logică iterativă este o structură logică celulară la care celulele sînt interconectate în mod regulat - uniform [14].

Modul de lucru al structurilor logice celulare care efectuează operații aritmetice diferă considerabil de cel al dispozitivelor aritmetice clasice [21]. La intrările structurii logice celulare se aplică nivele de tensiune reprezentînd cifrele binare ale operanzilor iar la ieșirile ei apar nivele de tensiune ce reprezintă cifrele binare ale rezultatului unei operații fără altă intervenție din partea dispozitivului de comandă al calculatorului. Durata operației aritmetice este determinată de timpul de propagare a nivelelor de tensiune prin structura logică celulară. Controlul operațiilor aritmetice de către dispozitivul de comandă al calculatorului se reduce în acest caz la microoperații de transfer al operanzilor la intrările structurii logice celulare și de preluare a rezultatului de la ieșirile acestuia.

S-au propus pînă în prezent un număr foarte mare de astfel de structuri logice celulare care efectuează operațiile de înmulțire [10], [13], [14], [16], [18], [21], [22], [31], [38], [39], [41], [42], [48], [51], [54], [63], împărțire [11], [27], [33], [34], [35], [51], [52], [54], [59], [63], extragerea rădăcinii pătrate [12], [29], [30], [49], ridicarea la pătrat [25], [26], /36/, calculul funcțiilor sinus și cosinus [53], înmulțirea numerelor complexe [47], compara-



rea a două numere [46] și altele.

Apariția diferitelor structuri logice celulare și iterative care efectuează operații aritmetice a condus deasemenea la intensificarea cercetărilor în scopul obținerii logaritmilor și antilogaritmilor cu ajutorul unor astfel de structuri [19], [24], /37/, /56/, /66/, /70/, /72/.

Avantajele structurilor logice celulare sau iterative sînt următoarele [14], /37/ :

- ușurința proiectării logice a unor structuri ce efectuează operații complicate,

- extinderea simplă a structurilor logice pentru un număr de cifre binare oricît de mare (flexibilitate),

- ușurința interconectării celulelor și reducerea lungimii interconexiunilor,

- posibilitatea realizării celulelor în formă de circuite integrate de tip MSI,

- posibilitatea realizării unor părți din structură sau a unor structuri întregi sub formă de circuite integrate de tip LSI sau ELSI (extra LSI),

- densitate mare de circuite deci volum redus a unor scheme,

- posibilitatea testării, diagnosticării și reparării simple,

- costul relativ redus în cazul folosirii unor circuite integrate standard,

- posibilitatea realizării simple și rapide a unor operații aritmetice complicate,

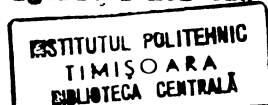
- necesitatea unui număr restrîns de comenzi din partea dispozitivului de comandă al calculatorului și deci simplificarea acestuia.

Dintre dezavantajele pe care le au în prezent aceste structuri logice celulare se pot aminti :

- creșterea duratei operațiilor prin creșterea timpului de propagare la un număr mare de biți,

- cantitatea mare de celule necesară cînd se operează cu un număr mare de biți,

- număr mare de terminale ceea ce nu permite întotdeauna utilizarea unor circuite integrate de tip LSI sau ELSI. Este posibil însă ca într-un viitor apropiat o parte din aceste dezavantaje să fie eliminate prin utilizarea unor algoritmi noi sau tehnologii noi [59], [60], [63], [67].



Algoritmii cunoscuți de calcul al logaritmilor și antilogaritmilor au fost analizați de autorul tezei în capitolul I. O primă categorie de algoritmi [1], [5], [6], [25], [62], [44], [17], [45], care se pot implementa cu circuite simple au dezavantajul esențial al preciziei reduse, de ordinul procentelor și nu pot fi utilizați decât în aplicații speciale.

O a doua categorie de algoritmi [7], [19], [24], [65] pot asigura precizia dorită și pot fi utilizați în calculatoarele numerice. Totuși acești algoritmi au încă o serie de dezavantaje importante.

Astfel, al doilea algoritm Dean [7] are următoarele dezavantaje :

- funcționarea de tip serie (cu registru de deplasare) a dispozitivului propus care nu poate asigura generarea logaritmului sau antilogaritmului într-un timp scurt ,
- proiectarea deosebit de dificilă pentru o cantitate de biți mare datorită necesității de a se minimiza funcții logice cu același număr mare de variabile și datorită necesității unui tabel de logaritmi în binar,
- necesitatea re-proiectării complete la modificarea cantității de biți ai operandului,
- complexitatea deosebită a circuitelor de comandă ale registrului de deplasare pentru o cantitate mare de biți.

Al treilea algoritm Dean [19] are următoarele dezavantaje :

- funcționarea serie-paralel a dispozitivului propus pentru implementarea algoritmului, ceea ce conduce la o durată mare a operației de generare a logaritmilor și antilogaritmilor, mult mai mare decât durata unei înmulțiri sau împărțiri într-un dispozitiv aritmetic cu virgulă mobilă obișnuit,
- cantitatea mare de circuite necesare - o structură logică celulară de ridicare la patrat și o structură logică celulară de extragere a ridicării patrate.

Algoritmul Perle [24] are următoarele dezavantaje :

- fiind elaborat pentru o bază carecarea a logaritmului, algoritmul nu este totuși convergent pentru o bază mai mare decât 2 (fapt sesizat de autorul tezei în /72/),
- durata operațiilor de logaritmare și antilogaritmare, după estimările autorului tezei, în cazul implementării algoritmului pe un dispozitiv aritmetic cu virgulă mobilă obișnuit, este de același ordin de mărime ca durata înmulțirii sau împărțirii și deci algoritmul nu asigură reducerea timpului de înmulțire

sau împărțire în cazul efectuării acestora cu ajutorul logaritmilor,

- necesitatea la calcule a două operații diferite - adunare și scădere,

- efectuează calculele asupra întregului număr, cu parte întreagă și fracționară ceea ce mărește timpul de calcul al logaritmului și antilogaritmului,

- nu analizează precizia calculului logaritmului sau antilogaritmului ținând cont de cantitatea finită de biți ai numerelor în calculator.

Algoritmul Schmid [65] are următoarele dezavantaje :

- pentru a se aplica și la generarea antilogaritmului ar fi necesare operații de împărțire, care măresc mult durata de generare a antilogaritmului,

- repetarea de mai multe ori a aceluiași pas al iterației, ceea ce duce la creșterea duratei operației de logaritmare,

- folosirea logaritmilor negativi a căror valoare este cuprinsă într-un domeniu foarte larg, ceea ce duce la reducerea preciziei de calcul pentru anumite valori ale operanzilor și la utilizarea ineficientă a circuitelor electronice,

- necesitatea a două tipuri de operații : adunare și scădere la calculul logaritmului.

Rezumând în ansamblu dezavantajele de mai sus ale algoritmilor și schemelor de generare a logaritmilor și antilogaritmilor propuse de alți autori rezultă următoarele dezavantaje esențiale comune :

1. Durata mare a operațiilor de generare a logaritmului și antilogaritmului, comparabilă sau mult mai mare decât durata operațiilor de înmulțire sau împărțire dintr-un dispozitiv aritmetic cu virgulă mobilă obișnuit, ceea ce face ca aplicarea logaritmilor la efectuarea înmulțirii sau împărțirii să nu fie avantajoasă din punct de vedere al vitezei de calcul,

2. necesitatea mai multor tipuri de operații elementare: transfer între registre, deplasare, adunare, scădere, comparare, generarea unor constante iar la unii algoritmi - ridicarea la patrat, extragerea rădăcinii patrute, împărțire,

3. alegerea nepotrivită a bazei logaritmilor care conduce la necesitatea repetării de un număr de ori a unor pași din iterație,

4. lipsa unei analize a erorilor ce apar în calculul ite-

rativ ținându-se cont de cantitatea finită de biți a numerelor în calculator,

5. implementarea algoritmilor cu circuite secvențiale, constituite în special din registre, care necesită intervenții numeroase ale dispozitivului de comandă al calculatorului în procesul de calcul,

6. lipsa unei analize a duratei de generare a logaritmului și antilogaritmului cu schemele propuse,

7. alegerea nepotrivită a domeniului numerelor ce se logaritmează ceea ce conduce la creșterea duratei de generare a logaritmului și la complicarea circuitelor electronice.

Autorul tezei și-a propus deci ca principal scop - elaborarea unui algoritm și a unor circuite de generare a logaritmului și antilogaritmului care să elimine în măsura posibilului desavantajele de mai sus și anume :

- să permită obținerea unei durate de generare a logaritmului și antilogaritmului mai mică decât durata înmulțirii și împărțirii din dispozitivele aritmetice cu virgulă mobilă obișnuită, pentru ca să devină rentabilă înlocuirea acestor operații prin operații cu logaritmi,

- să necesite mai puține tipuri de operații elementare și anume numai deplasări, adunări și comparări,

- să utilizeze logaritmi într-o bază care să nu necesite repetarea unor pași din iterație,

- să permită obținerea unor erori reduse, a căror limită superioară să fie cunoscută, ținând cont de cantitatea finită de biți a operanșilor,

- să permită implementarea sub formă de structuri logice celulare la care se poate aplica tehnica circuitelor integrate, în care se evită funcționarea secvențială și intervenția dispozitivului de comandă al calculatorului,

- să permită o extindere simplă, fără re-proiectare, la orice cantitate de biți ai operandului,

- să opereze cu numere normalizate, așa cum se întâlnesc ele în dispozitivele aritmetice cu virgulă mobilă.

Principalele contribuții ale autorului tezei la rezolvarea problemei generării logaritmilor și antilogaritmilor sînt următoarele :

1. Elaborarea unui algoritm nou de calcul iterativ al logaritmului și antilogaritmului cu următoarele particularități /58/:

- operează cu logaritmi în baza 2 și pune în evidență

avantajele acestora fața de logaritmi în altă bază,

- se bazează pe descompunerea în anumiți factori a numărului ce se logaritmează și pe descompunerea în anumiți termeni a numărului ce se antilogaritmează,

- folosește numai operații de deplasare, adunare și comparare,

- operează cu numere normalizate în domeniul  $[1, 2)$ , ceea ce asigură simplitate și îmbunătățirea vitezei de calcul,

- nu necesită repetarea aceluiași pas din iterație ceea ce permite reducerea timpului de calcul și simplificarea circuitelor electronice,

- permite obținerea unor erori reduse a căror limită superioară este cunoscută pentru o cantitate dată de biți ai operandilor și a căror proveniență fiind cunoscută se dau soluții pentru micșorarea erorilor,

- utilizează constante de forma  $1+2^{-i}$  ce au fost calculate pentru  $i=1...43$  cu 43 de cifre binare exacte /73/,

- poate fi implementat folosind o structură logică celulară.

Ca punct de plecare la elaborarea acestui algoritm a servit autorului un algoritm cunoscut destinat calculului logaritmilor zecimale cu număr mare de cifre pe baza unor tabele de logaritmi [3].

2. Elaborarea unor circuite de generare a logaritmilor și antilogaritmilor binari cu următoarele particularități /37/ :

- reprezintă structuri logice celulare (deci circuite combinaționale) ale căror avantaje s-au arătat anterior,

- nu necesită decît aplicarea biților operandului la intrări sub formă de nivele logice iar după un anumit timp cunoscut se obțin la ieșiri biții rezultatului,

- se pot extinde foarte simplu la orice lungime de operand,

- realizează operația de generare a logaritmului și antilogaritmului într-un timp redus, ceea ce permite obținerea unui avantaj în viteză la înlocuirea înmulțirii și împărțirii cu operații prin logaritmi într-un dispozitiv aritmetic cu virgulă mobilă,

- structurile logice celulare pot funcționa în regim asincron, exploatîndu-se faptul că durata calculului depinde de valoarea numărului ce se logaritmează sau antilogaritmează, cînd durata medie de generare a logaritmului și antilogaritmului scade de cea 2 ori,

- pot fi realizate prin integrare pe scară medie la nivel

de grupe de celule.

3. Elaborarea unui program în FORTRAN pentru simularea pe calculator numeric a structurilor logice celulare /64/ bazat pe principiul urmăririi selective care furnizează date despre durata operației efectuate de structuri, permite verificarea funcționării corecte a schemei logice și sesizarea modului în care este influențată durata operațiilor de către schema logică a celulelor.

4. Elaborarea unor algoritmi noi de funcționare a unui dispozitiv aritmetic cu virgulă mobilă logaritmic /71/ și concepția unui astfel de dispozitiv original, având următoarele particularități :

- poate realiza 8 operații aritmetice: adunare, scădere, înmulțire, împărțire, extragere a rădăcinii patrulate, ridicare la patrat, logaritmare și antilogaritmare în baza 2,

- durata unei înmulțiri sau împărțiri de 2,5 respectiv de 3 ori mai mică decât la un dispozitiv aritmetic obișnuit realizat cu același tip de circuite integrate,

- poate funcționa în regim asincron pentru cele 6 operații ce folosesc logaritmi mărindu-se astfel în medie cu 30% viteza de calcul în cadrul acestor operații,

- durata operațiilor de ridicare la patrat și extragere a rădăcinii patrulate este mai mică decât a operațiilor de înmulțire și împărțire fără să se aducă o complicație a circuitelor de comandă a dispozitivului aritmetic,

- dispozitivul aritmetic poate fi realizat ca opțiune la un calculator numeric universal necesitind de la acesta doar un număr redus de comenzi referitoare la instrucțiunile ce trebuie efectuate și la transferul operanzilor în și din memorie.

Înafara acestora, autorul a mai adus următoarele contribuții în domeniul algoritmilor și circuitelor de generare a logaritmilor și antilogaritmilor :

- elaborarea unui algoritm nou de generare a logaritmilor și antilogaritmilor binari bazat pe înmulțirea și împărțirea cu constante cunoscute /66/,

- elaborarea unei scheme secvențiale, ce utilizează o structură logică celulară de înmulțire și împărțire, care implementează algoritmul citat mai sus /66/ și este utilizabilă într-un calculator de birou sau în calculatoare specializate,

- elaborarea unei structuri logice celulare rapide de antilogaritmare în baza 2, bazată pe înmulțirea unor constante în funcție de valorile biților logaritmului /56/.

- elaborarea unei metode de proiectare pentru generatoare de constante de forma  $2^{2^{-i}}$  și  $1+2^{-i}$  utilizate în cadrul algoritmilor dezvoltăți de autor când aceștia se aplică în dispozitive secvențiale de generare a logaritmilor și antilogaritmilor binari /70/,

- corectarea și completarea algoritmului Perle /72/,  
- calculul duratei operației de generare a logaritmului și antilogaritmului prin algoritmi cunoscuți [19], [24],  
- elaborarea unei noi structuri logice celulare de ridicare la patrat /36/ destinată algoritmului Dean [19].

În total, referitor la problemele cercetate în teză autorul are publicate sau în curs de publicare 8 lucrări și comunicate 2 lucrări.

Algoritmii noi de logaritmare și antilogaritmare propuși de autorul tezei se pot de asemenea utiliza la întocmirea unor subprograme pentru calculatoare numerice /58/, /66/ dar această problemă nu a fost studiată în cadrul tezei.

Teza de doctorat conține cinci capitole.

În Capitolul I se analizează critic algoritmi și circuitele logice de generare a logaritmilor și antilogaritmilor propuse până în prezent de diferiți autori. Acestea sînt grupate în două categorii în funcție de precizia pe care o pot asigura și deci în funcție de destinația lor. Autorul tezei aduce o serie de completări la algoritmi privind calculul duratei de generare a logaritmului și antilogaritmului sau referitoare la convergența unor iterații. Autorul descoperă o greșeală în algoritmul Perle [19] pe care a sesizat-o și în literatura de specialitate /72/ și propune o soluție pentru rezolvarea corectă a problemei.

În Capitolul II se prezintă contribuția autorului tezei la elaborarea de noi algoritmi aplicabili la generarea prin hardware a logaritmilor și antilogaritmilor binari. Autorul subliniază aici avantajele alegerii bazei 2 pentru logaritmi.

Se prezintă mai întâi algoritmul bazat pe înmulțirea și împărțirea cu constante apoi algoritmul bazat pe descompunerea în factori a numărului ce se logaritmează. Sînt analizate amănunțit erorile absolute ce pot să apară în calculul iterativ și posibilitățile de reducere, ținîndu-se cont de cantitatea finită de biți a numerelor din calculator. O serie de constante de forma  $2^{2^{-i}}$  și  $1+2^{-i}$  ce apar în cadrul algoritmilor au fost calculate aici cu ajutorul calculatorului electronic cu 43 cifre binare exacte.

În Capitolul III, cel mai extins din teză, sînt prezentate circuitele electronice propuse pentru implementarea algoritmilor noi elaborați de autor și anume :

- un dispozitiv secvențial incluzînd o structură logică celulară de înmulțire și împărțire, care generează logaritmul și antilogaritmul binar prin înmulțiri și împărțiri cu constante,
- un generator de constante de forma  $2^{2^{-1}}$  pentru dispozitivul citat mai sus,
- o structură logică celulară de generare a antilogaritmilor binari bazată pe înmulțiri de constante,
- structuri logice celulare de generare a logaritmului binar bazate pe descompunerea în factori de forma  $1+2^{-1}$ ,
- structuri logice celulare de generare a antilogaritmului binar bazate pe descompunerea în termeni de forma  $\log_2(1+2^{-1})$ ,
- structuri celulare comasate de generare a logaritmului și antilogaritmului binar,
- structuri logice celulare separate și comasate cu anticipare pentru creșterea vitezei de generare a logaritmului și antilogaritmului binar,
- structuri logice celulare comasate cu anticipare asincrone de generare a logaritmului și antilogaritmului binar.

În cadrul fiecăreia din problemele tratate aici se studiază schemele celulelor, durata operațiilor și posibilitățile de creștere a vitezei de calcul a structurilor. Se determină de fiecare dată durata maximă și minimă a operației. Prin utilizarea unor observații se concepe o structură rapidă asincronă care exploatează faptul că durata operațiilor depinde de valoarea operandului. Timpul de generare a logaritmului și antilogaritmului este mult mai mic decît durata operațiilor de înmulțire și împărțire dintr-un dispozitiv aritmetic cu virgulă flotantă obișnuit realizat cu același tip de circuite integrate [74].

În Capitolul IV se prezintă programele de simulare a structurilor logice celulare și rezultatele obținute la simulare. Simularea a fost necesară deoarece structurile logice de generare a logaritmilor și antilogaritmilor sînt complexe, astfel încît nici experimentarea lor la scară redusă și nici studiul analitic pentru o cantitate redusă de biți ai numerelor nu ar fi condus la concluzii extrapolabile pentru o cantitate mare de biți. În urma simulării s-au putut preciza cazurile cele mai defavorabile, cînd durata operațiilor de generare a logaritmului și antilogaritmului este maximă. Deasemenea, în urma simulării s-au stabilit schemele



logice ale celulelor, date în Capitolul III care asigură cea mai mare viteză de calcul.

În Capitolul V se prezintă algoritmi noi de funcționare a unui dispozitiv aritmetic cu virgulă mobilă logaritmic care efectuează 8 operații aritmetice : adunare, scădere, înmulțire, împărțire, ridicare la patrat, extragerea rădăcinii patrute, logaritmare și antilogaritmare în baza 2. Pe baza algoritmilor se concepe apoi un dispozitiv aritmetic cu virgulă mobilă logaritmic original, care efectuează înmulțirea de 2,5 ori mai repede, iar împărțirea de 3 ori mai repede decât un dispozitiv aritmetic cu virgulă mobilă obișnuit realizat cu același tip de circuite [74], [76]. Dispozitivul propus în teză prezintă deasemenea avantajul că poate folosi aceleași registre ca și dispozitivul cu virgulă fixă al unui calculator întrucât nu necesită elemente separate pentru prelucrarea exponenților.

În încheiere se prezintă concluzii în legătură cu rezultatele cercetărilor și posibilitățile de aplicare. Sînt enumerate apoi contribuțiile autorului tezei în domeniul aritmeticii și al structurii dispozitivelor aritmetice ale calculatoarelor numerice.

Pentru îndrumarea și sprijinul permanent acordat pe parcursul activității în cadrul doctoratului și la elaborarea tezei aduc pe această cale călduroase mulțumiri conducătorului științific - tovarășului prof.dr.ing.Alexandru Rogoian, șeful Catedrei de calculatoare electronice.

## CAPITOLUL I

### ALGORITMI SI CIRCUITE CUNOSCUTE DE GENERARE A LOGARITMILOR SI ANTILOGARITMILOR BINARI

Algoritmii cunoscuți pînă în prezent de generare prin hardware a logaritmilor și antilogaritmilor binari pot fi împărțiți în două categorii, în funcție de precizia pe care o pot asigura, deci în funcție de destinație.

Din prima categorie fac parte algoritmii ce generează logaritmi și antilogaritmi cu o eroare de ordinul procentelor și care au fost denumiți mai jos :

- algoritmul Mitchell [1],
- algoritmul Combet [5],
- primul algoritm Dean [6],
- algoritmul Hall [25],
- algoritmul Marino [62]
- algoritmul Jullien [44],
- algoritmul Andrews [17],
- algoritmul Nicand [45],

Din cea de a doua categorie fac parte algoritmii ce pot genera logaritmi și antilogaritmi binari cu precizia dorită prin simpla extindere a circuitelor logice la un număr corespunzător de biți. Acești algoritmi au fost denumiți în continuare :

- al doilea algoritm Dean [7],
- al treilea algoritm Dean [19],
- algoritmul Perle [24],
- algoritmul Schmid [65].

Cei doi algoritmi propuși și dezvoltați de autorul tezei fac parte deasemenea din această a doua categorie însă ei vor fi prezentați în capitolul următor.

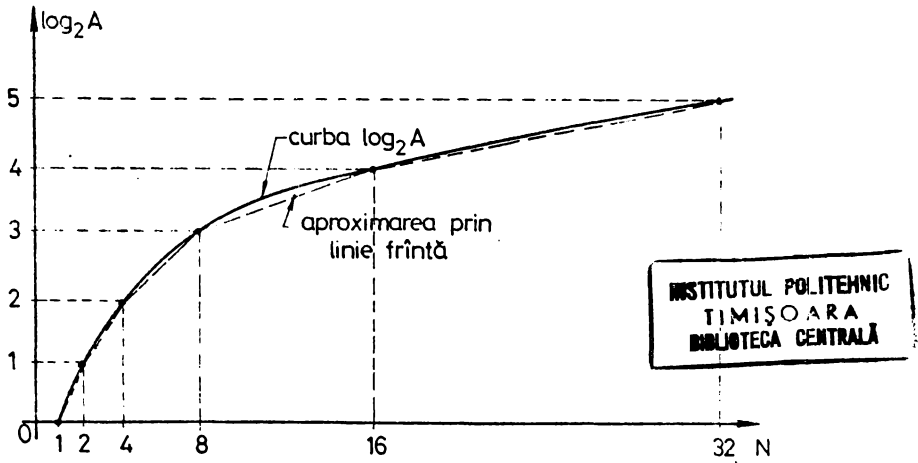
#### 1.1. Algoritmi de precizie redusă

##### 1.1.1. Algoritmul Mitchell

J.M.Mitchell [1] pune pentru prima dată problema utilizării logaritmilor binari la efectuarea operațiilor de înmulțire și împărțire. Algoritmul său se bazează pe aproximarea curbei logaritmului binar cu o linie frîntă ce trece prin punctele de pe curbă care au logaritmul binar un număr întreg (fig.1-1).

Avînd valorile aproximative ale logaritmilor binari pentru numerele 1-16 dați de linia frîntă (Tabelul 1-1) Mitchell a dedus

următoarele :



**Fig.1-1** Curba logaritmului binar

1. Caracteristica logaritmului este determinată de poziția primului bit egal cu 1 din stînga numărului (scris apăsător în Tabelul 1-1). Cu alte cuvinte caracteristica este egală cu puterea lui 2 corespunzătoare acestei poziții binare.

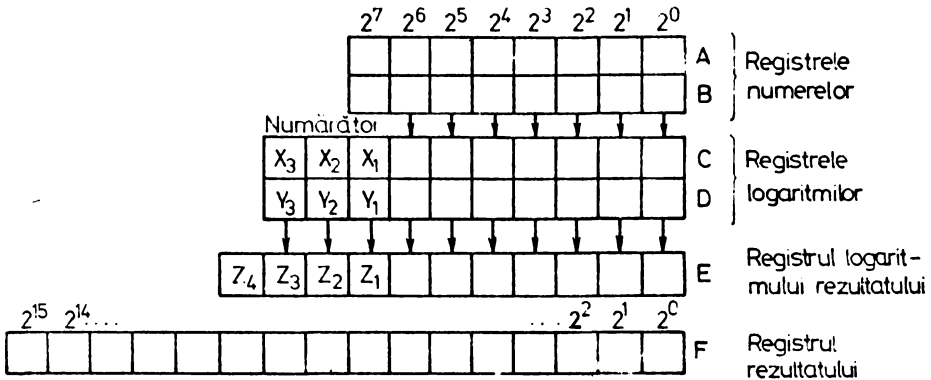
2. Valoarea aproximativă a mantisei logaritmului reprezintă partea numărului aflată în dreapta bitului 1 cel mai din stînga (scris apăsător în tabel).

În acest fel obținerea logaritmilor binari aproximativi și aplicarea lor într-un dispozitiv aritmetic cu virgulă fixă este simplă (fig.1-2).

În registrele de deplasare la stînga A și B se găsesc cele două numere ce trebuie înmulțite sau împărțite. Numerele au 8 biți : se obține astfel o caracteristică cel mult egală cu 7 pentru a cărei reprezentare sînt necesare 3 poziții binare :  $X_1, X_2, X_3$  și  $Y_1, Y_2, Y_3$  în registrele C și D ale logaritmilor. Aceste două grupe de celule sînt

Tabelul 1-1

N	N în zecimal	$\log_2 N$ în binar
1	0001	000,0000
2	0010	001,0000
3	0011	001,1000
4	0100	010,0000
5	0101	010,0100
6	0110	010,1000
7	0111	010,1100
8	1000	011,0000
9	1001	011,0010
10	1010	011,0100
11	1011	011,0110
12	1100	011,1000
13	1101	011,1010
14	1110	011,1100
15	1111	011,1110
16	10000	100,0000



**Fig.1-2.** Dispozitivul aritmetic logaritmice Mitchell.

conectate ca numărătoare ce conțin fiecare în starea inițială numărul 111.

Conținutul registrelor A și B se deplasează la stînga pînă cînd în poziția  $2^7$  apare cifra 1. La fiecare deplasare din conținutul numărătorului corespunzător se scade un 1. La sfîrșitul deplasărilor conținuturile numărătoarelor vor reprezenta caracteristicile logaritmilor numerelor din registrele A și B.

Conținuturile rangurilor  $2^0$  pînă la  $2^6$  ale registrelor A și B se transferă apoi simultan în registrele C și D unde se găsesc acum valorile aproximative ale logaritmilor numerelor.

Se efectuează în continuare operația de adunare sau scădere a logaritmilor și logaritmul rezultat se trimite în E. Acesta poate avea caracteristica cel mult egală cu 15 (7+7 plus un eventual transport la adunarea mantiselor).

Pentru efectuarea operației de antilogaritmare se înscrie un 1 în poziția registrului F indicată de conținutul părții  $Z_1 \dots Z_4$  a registrului E. Deasemenea, conținutul părții rămase din registrul E se înscrie în registrul F imediat în dreapta acestui 1. Registrul F va conține după aceste operații rezultatul.

Obținerea logaritmilor și antilogaritmilor binari după acest algoritm este simplă însă eroarea cu care se deduc aceștia și deci eroarea rezultatului înmulțirii sau împărțirii este mare.

Pentru analiza erorii algoritmului numărul binar a fost scris [1] în forma :

$$N = 2^k(1+x)$$

unde k reprezintă caracteristica logaritmului binar iar x, care este cuprins în domeniul :

$$0 \leq x < 1$$

(1-2)

reprezintă valoarea aproximativă a mantisei logaritmului binar. Se poate observa că numărul fracționar  $x$  se obține eliminând prima cifră 1 din stînga a numărului  $N$  și punînd virgulă după această poziție.

Eroarea absolută la logaritmarea unui număr este :

$$\Delta L = \log_2(1+x) - x \quad (1-3)$$

Ea are valoarea maximă  $\Delta L_{\max} = 0,08639$  pentru  $x = 0,44269$  (eroarea relativă cca. 16%) și este nulă la capetele domeniului lui  $x$  [1].

În urma operațiilor de înmulțire sau împărțire, în anumite situații, vor rezulta erori relative maxime de -11,1% respectiv +12,5%.

Autorul lucrării [1] a găsit o posibilitate de reducere a erorii relative în cadrul operației de înmulțire prin generarea și adăugarea unei corecții. Se realizează astfel o eroare relativă maximă a produsului de -2,8%. Dacă se repetă corecția de un număr mare de ori se poate face eroarea oricît de mică. Aceasta conduce însă la creșterea exagerată a timpului de execuție a operației. În cazul împărțirii autorul lucrării [1] nu a găsit o posibilitate de corecție simplă.

Lucrarea [1] are meritele :

- de a fi semnalat anumite particularități ale logaritmilor binari care simplifică circuitele logice de generare a acestora,
- de a fi semnalat că domeniul cel mai potrivit pentru numerele binare ce se logaritmează este

$$1 \leq N < 2 \quad (1-4)$$

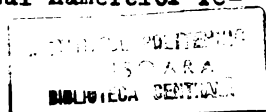
unde  $N = 1+x$  iar  $0 \leq x < 1$

- de a fi prezentat modul de obținere a caracteristicii logaritmilor binari în cazul numerelor reprezentate în sistemul cu virgulă fixă.

Eroarea ce apare în operația de logaritmare și antilogaritmare face însă ca algoritmul Mitchell să fie inacceptabil pentru calculatoare numerice universale. Timpul lung necesar pentru determinarea caracteristicii logaritmului în cazul numerelor reprezentate în virgulă fixă nu poate fi evitat.

#### 1.1.2. Algoritmul Combet.

H. Combet, Van Zonneveld și L. Verbeek [5] prezintă un algoritm de generare a logaritmilor binari cu precizie mai bună decît algoritmul Mitchell, care constă într-o aproximare mai bună



prin segmente de linie dreaptă a curbei logaritmice (Fig.1-3). Pentru realizarea simplă a dispozitivului de logaritmare domeniul pentru numărul fracționar  $x$  este împărțit în patru intervale egale.

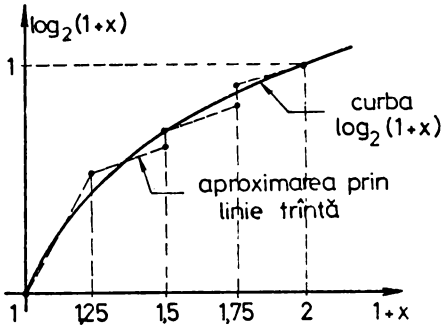


Fig.1-3. Aproximarea curbei logaritmului în algoritmul Combet.

Valoarea aproximativă a logaritmului numărului  $1+x$  se obține prin operațiile simple prezentate în Tabelul 1-2, unde  $\bar{x}$  reprezintă complementul față de 1 al lui  $x$ .

Determinarea logaritmului aproximativ după această metodă implică : decizii logice pentru stabilirea intervalului, deci a tipului corecției, deplasări și adunări. Schema bloc a dispozitivului de generare a logaritmilor binari după acest algoritm este prezentată în fig.1-4.

Tabelul 1-2

Intervalul	Logaritmul aproximativ
$0 \leq x < \frac{1}{4}$	$x + \frac{5}{16} x$
$\frac{1}{4} \leq x < \frac{1}{2}$	$x + \frac{5}{64}$
$\frac{1}{2} \leq x < \frac{3}{4}$	$x + \frac{1}{8} \bar{x} + \frac{3}{128}$
$\frac{3}{4} \leq x < 1$	$x + \frac{1}{4} \bar{x}$

Schema conține un circuit de bază pentru determinarea logaritmului aproximativ după metoda Mitchell, compus dintr-un registru de deplasare R și un numărător C. Registrul R conține inițial numărul N pe care îl deplasează spre stânga pînă ce bitul 1 cel mai semnificativ părăsește registrul. Numărul rămas în registrul R va fi

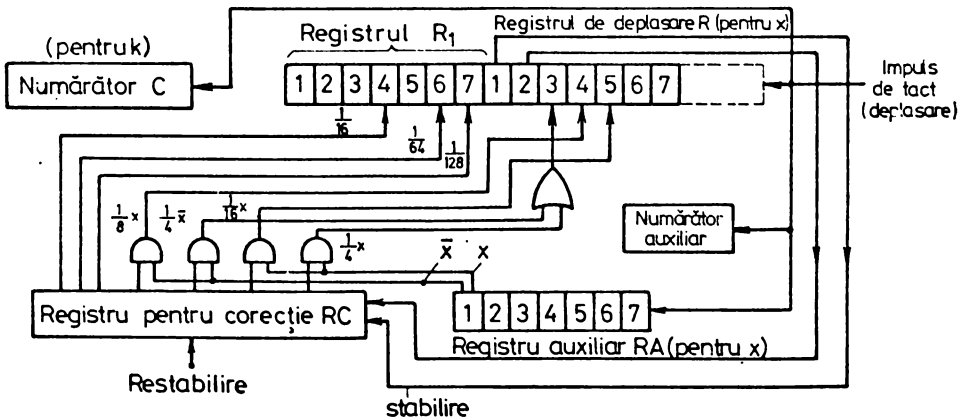


Fig.1-4. Dispozitivul de generare a logaritmilor după algoritmul Combet.

teomai  $x$ . Numărătorul  $C$  care conține inițial un număr egal cu cantitatea biților registrului  $R$ , își reduce conținutul cu 1 la fiecare deplasare și va conține în final caracteristica  $k$  a lui  $\log_2 N$ .

Pentru adăugarea corecțiilor date în tabelul 1-2 numărul  $x$  este trimis și în registrul auxiliar  $RA$ . Corecțiile care sînt funcție de  $x$  au fost puse în forma  $\frac{1}{2^p} x$ ,  $\frac{1}{2^p} \bar{x}$  sau  $\frac{1}{2^p} x + \frac{1}{2^p} x$  iar adunarea lor la numărul  $x$  aflat în registrul  $R$  constă în a aduna pe  $x$  sau  $\bar{x}$  deplasat corespunzător. Adunarea corecțiilor se face însă în serie, prin deplasarea pas cu pas spre stînga a numerelor din registrele  $R$  și  $RA$ . La un moment dat este adunat numai bitul din poziția cea mai semnificativă în poziția corespunzătoare a registrului  $R$ , ceea ce include deplasarea cu  $p$  sau  $q$  poziții a acestui bit. După operația de corecție mantisa se găsește în registrul  $R_1$ . Aici se efectuează corecția cu termenul constant (Tabelul 1-2) care deasemenea este pus în forma  $\frac{1}{2^r} + \frac{1}{2^s}$ . Se adună deci la mantisă 1-uri în pozițiile  $r$  și  $s$  ale registrului  $R_1$ .

Registrul de corecție  $RC$  furnizează corecția necesară în funcție de valoarea primilor doi biți ai mantisei necorectate  $x$  din registrul  $R$  (în funcție de acești biți se poate stabili intervalul necesar din cele patru posibile).

Dispozitivul din fig.1-4 a fost realizat experimental [2] pentru numere cu 22 biți, corecția făcîndu-se însă numai asupra primilor 7 biți. Timpul maxim de obținere a logaritmului a fost de 60 perioade de tact. În acest dispozitiv - destinat unui periodmetru numeric - nu a fost prevăzută antilogaritmare dar ea ar fi posibilă prin utilizarea unei tehnici similare.

Eroarea absolută maximă ce apare la logaritmare după această metodă este  $\Delta L = 0,013$  pentru  $x = 0,625$  și  $x = 0,687$  (eroare relativă cca 2%). Ea se poate reduce însă de două ori prin dublarea numărului de intervale ale domeniului lui  $x$  ceea ce complică circuitele logice pentru generarea logaritmului.

Algoritmul Combet prezintă deci ca dezavantaj principal acela că eroarea logaritmului binar generat este mare, nu se poate reduce prin creșterea cantității de biți a numerelor și nu este acceptabilă pentru calculatoare numerice universale. Deasemenea, din cauza deplasărilor pentru corecție, durata în care se generează logaritmul este mare.

### 1.1.3. Primul algoritm Dean

În [6] se prezintă o metodă similară cu metoda Combet, aproximînd curba logaritmului prin două segmente de dreaptă

(fig.1-5). Aici s-a considerat numărul  $x$  cuprins în intervalul

$$1 \leq x < 2 \quad (1-4)$$

În tabelul 1-3 se arată ecuațiile dreptelor în cele două intervale.

Tabelul 1-3

Intervalul	Ecuația
A $1 \leq x < 1,5$	$(x-1) + \frac{x-1}{4}$
B $1,5 \leq x < 2$	$(x-1) - \frac{x}{4}$

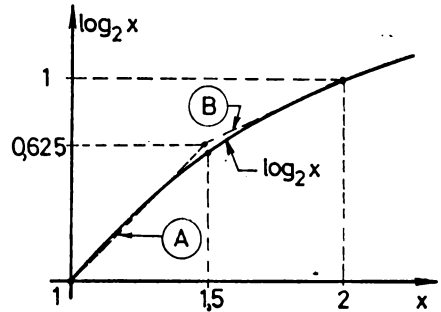


Fig.1-5. Aproximarea curbei logaritmului în algoritmul Dean.

Pentru generarea logaritmului binar aproximativ cu această metodă în intervalul A se utilizează schema serie din fig.1-6.

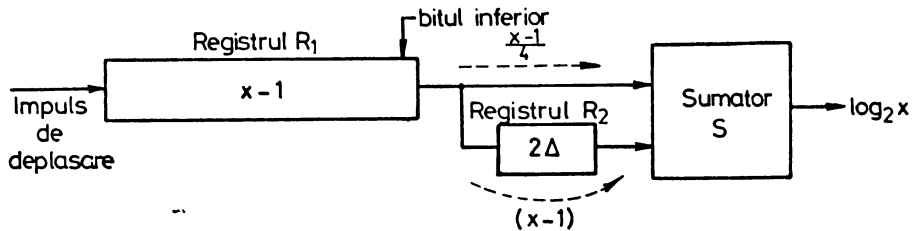


Fig.1-6. Schema de generare a logaritmului după algoritmul Dean (intervalul A).

Schema conține un registru de deplasare  $R_1$ , un registru de deplasare cu 2 biți  $R_2$  și un sumator serie S. Pentru generarea logaritmului binar când numărul  $x$  se află în intervalul B se utilizează schema serie din fig.1-7, asemănătoare cu prima și cu care se poate deci comasa.

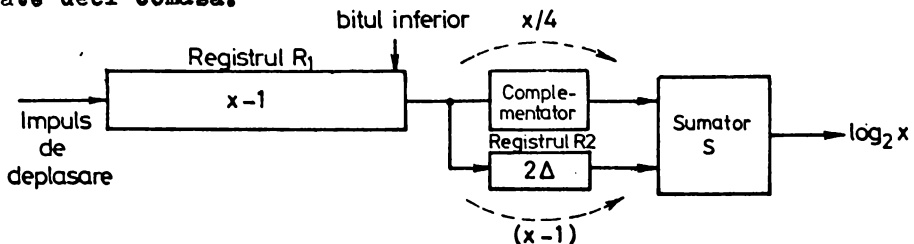


Fig.1-7. Schema de generare a logaritmului după algoritmul Dean (intervalul B).

Pentru generarea antilogaritmului autorul sugerează o tehnică similară [6].

Erroarea absolută maximă ce apare la calculul logaritmilor



este  $\Delta L_{\max} = -0,0469$  și apare în punctul  $x = 1,5$  (eroare relativă de 8,11 %). Pentru reducerea erorii acestui algoritm același autor mai propune [6] o împărțire a domeniului lui  $x$  în trei intervale. Eroarea relativă a logaritmului astfel generat rămâne însă de ordinul procentelor.

Circuïtele necesare la generarea logaritmului binar sînt simple. Se poate alcătui ușor o schemă cu funcționare paralelă suficient de rapidă.

Dezavantajul principal al acestui algoritm îl constituie eroarea mare a logaritmului, ceea ce îl face utilizabil numai în aplicații speciale.

#### 1.1.4. Algoritmul Hall.

În [25] E.L.Hall, D.D.Lynch și S.J.Dwyer au prezentat un algoritm de generare a logaritmilor și antilogaritmilor binari asemănător cu algoritmul Combet. Și aici domeniul numărului fracționar  $x$  este împărțit în aceleași patru intervale însă aproximarea liniară în fiecare interval se face cu condiția obținerii unei erori medii practice minime. În acest fel se obține și o eroare absolută mai mică.

În Tabelul 1-4 se prezintă intervalele numărului fracționar  $x$  și ecuațiile segmentelor de dreaptă ce aproximează curba logaritmului în cadrul operațiilor de generare a logaritmilor și antilogaritmilor. S-a notat aici  $\bar{x} = 1-x$ .

Tabelul 1-4

Interval	Aproximarea	
	Calculul logaritmului	Calculul antilogaritmului
$0 \leq x < 1/4$	$x + \frac{37}{128}x + \frac{1}{128}$	$x + \frac{1}{4}\bar{x} + \frac{3}{4}$
$1/4 \leq x < 1/2$	$x + \frac{3}{64}x + \frac{1}{16}$	$x + \frac{13}{128}\bar{x} + \frac{55}{64}$
$1/2 \leq x < 3/4$	$x + \frac{7}{64}\bar{x} + \frac{1}{32}$	$x + \frac{9}{128}x + \frac{7}{8}$
$3/4 \leq x < 1$	$x + \frac{29}{128}\bar{x}$	$x + \frac{35}{128}x + \frac{23}{32}$

Prin acest algoritm se realizează la generarea logaritmului o eroare medie patratică cel mult egală cu  $\Delta L_{\text{med}}^2 = 3,33 \cdot 10^{-6}$  și o eroare absolută maximă  $\Delta L = +0,00994$  (eroare relativă cea 2%). Erorile la generarea antilogaritmului sînt mai mici. Eroarea relativă maximă la efectuarea unei înmulțiri este de cea 2%. Din acest motiv algoritmul nu se poate utiliza în calculele de precizie

INSTITUTUL POLITEHNIC  
TIMIȘOARA  
CENTRALĂ

numai în aplicații speciale ca cele enumerate în introducerea [25].

### 1.1.5. Algoritmul Marino

Analizând curba erorii absolute  $R$  din algoritmul Mitchell, dată în fig.1-8, Marino [62] găsește relații simple pentru efectuarea unei corecții care să îmbunătățească precizia.

Logaritmul se calculează

deci cu relația :

$$\log_2(1+x) = x + R(x) \quad (1-5)$$

unde eroarea absolută  $R(x)$  se aproximează parabolic în mod diferit în intervalele  $0-0,5$  și  $0,5-1$ .

Prima parabolă interpolează punctele  $x=0; 0,25; 1$  și are ecuația :

$$R_1(x) = 4(2^{-4}+2^{-5})(x-x^2)$$

pentru  $0 \leq x < 0,5$  (1-6)

iar a doua parabolă interpolează punctele cu  $x = 0; 0,75; 1$ , având ecuația :

$$R_2(x) = 4(2^{-4}+2^{-6})(x-x^2) \text{ pentru } 0,5 \leq x < 1 \quad (1-7)$$

Termenul  $x^2$  este determinat tot pe cale de aproximație cu relațiile :

$$x^2 \approx 2^{-2j_1}(1+2x_1) + 2^{-2(j_1+j_2)}(1+4x_2), \text{ pentru } x < 0,5, \quad (1-8)$$

$$x^2 \approx 2^{-2j_1}(1+2x_1) + 2^{-2(j_1+j_2)}(1+2x_2), \text{ pentru } x \geq 0,5, \quad (1-9)$$

în care  $j_1$  este ordinul celui mai semnificativ bit 1 din partea fracționară a lui  $x$  iar  $x_1$  este partea fracționară subunitară ce se obține dacă se plasează virgula în dreapta acestui 1 al lui  $x$ . În mod asemănător se definesc  $j_2$  și  $x_2$  pentru numărul  $x_1$ .

În cadrul algoritmului sînt necesare în total patru operații de adunare (înmulțirea cu factorul binar din fața parantezei se face prin deplasare și adunare). Eroarea absolută maximă a lui  $\log_2(1+x)$  este în acest caz :  $\Delta L_{\max} = 0,004$  pentru  $x=0,125$  (eroarea relativă oca 3,2%), ceea ce constituie principalul dezavantaj al algoritmului. Schema necesară la generarea logaritmului cu acest algoritm este relativ simplă [62]. Aceeași corecție se poate aplica și la generarea antilogaritmului dar cu semn schimbat.

### 1.1.6. Algoritmul Jullien.

G.A.Jullien [44] prezintă un algoritm de calcul al loga-

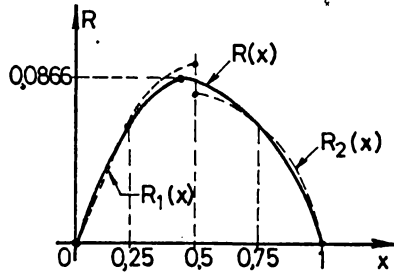


Fig.1-8 Curba erorii absolute aproximată de Marino.

ritmilor binari, utilizabil atât pentru calcule pe calculator numeric cât și pentru generarea logaritmilor prin hardware. Algoritmul este destinat numerelor întregi și se exprimă prin relația:

$$\log_2 N \approx n + \left(\frac{N}{2^n} - 1\right) \quad (1-10)$$

unde  $n$  este definit prin condiția :

$$2^n < N < 2^{n+1} \quad (1-11)$$

Eroarea la calculul logaritmului este mare pentru  $N < 10$  și este  $< 1\%$  pentru  $N > 100$ . Din această cauză algoritmul propus de Jullien este utilizat doar în aplicații speciale [44].

### 1.1.7. Algoritmul Andrews

În [17] C.A.Andrews propune un algoritm pentru calculul logaritmului binar care asigură 4 biți exacti în mantisă. Caracteristica logaritmului și numărul fracționar  $x$  se determină la fel ca în algoritmul Mitchell [1]. În Tabelul 1-5 se prezintă cei 4 biți exacti ai mantisei logaritmului pentru toate valorile pe care le poate lua un număr cu 4 biți.

Analiza tabelului arată că dacă numărul  $x$  conține numai cifre 0 sau 1 în pozițiile  $2^{-1}$  și  $2^{-2}$  atunci :

$$\log_2(1+x) = x \quad (1-12)$$

iar dacă cifrele din pozițiile  $2^{-1}$  și  $2^{-2}$  ale lui  $x$  diferă între ele atunci :

$$\log_2(1+x) = x + 2^{-4} \quad (1-13)$$

Pentru realizarea acestui algoritm sînt necesare, înafară de circuitele pentru stabilirea caracteristicii, circuite logice simple [17] care să ia o decizie logică și să adauge eventual un 1 în poziția  $2^{-4}$  a numărului fracționar  $x$ .

Dezavantajul principal al acestui algoritm este acela că el nu se poate extinde la un număr mare de cifre binare rămînînd o metodă de precizie redusă, utilizabilă într-un număr restrîns de aplicații speciale.

Tabelul 1-5

$x$ în binar	$\log_2(1+x)$ în binar
0,0000	0,0000
0,0001	0,0001
0,0010	0,0010
0,0011	0,0011
0,0100	0,0101
0,0101	0,0110
0,0110	0,0111
0,0111	0,1000
0,1000	0,1001
0,1001	0,1010
0,1010	0,1011
0,1011	0,1100
0,1100	0,1100
0,1101	0,1101
0,1110	0,1110
0,1111	0,1111

### 1.1.8. Algoritmul Nicaud

În lucrarea [45] J.D.Nicaud și R.Dessoulavy au descris o metodă pentru generarea logaritmului în orice bază pentru un domeniu larg de numere, cu o precizie limitată numai de timpul de calcul și de lungimea registrelor.

Pentru calculele logaritmului unui număr dat  $x$  se determină o valoare  $u^n$  apropiată de  $x$ . Astfel  $n$  reprezintă aproximarea lui  $\log_u x$ . Se pot realiza circuite care să genereze treptat puterile lui  $u$  și să compare pe rând fiecare valoare  $u^n$  cu numărul  $x$  dat. Când numărul  $x$  este atins valoarea  $n$  prezintă cu aproximație pe  $\log_u x$ .

Calculul antilogaritmului este simplu deoarece antilogaritmul unui număr  $m$  este egal cu  $u^m$ . Circuitele trebuie să genereze deasemenea puterile  $u^n$  și să compare fiecare valoare  $n$  cu numărul  $m$ . Când numărul  $m$  este atins, cantitatea  $u^n$  reprezintă antilogaritmul aproximativ.

Ridicarea la putere a bazei  $u$  a logaritmului se efectuează prin înmulțiri dar alegând o anumită valoare particulară pentru  $u$  se poate reduce înmulțirea la o deplasare și o adunare [45]. Astfel, dacă se alege ca bază valoarea  $u = 1+2^{-k}$ , unde  $k$  este un întreg pozitiv, produsul dintre un rezultat anterior  $r$  și  $u$  devine :

$$ru = r(1+2^{-k}) = r+r \cdot 2^{-k} \quad (1-14)$$

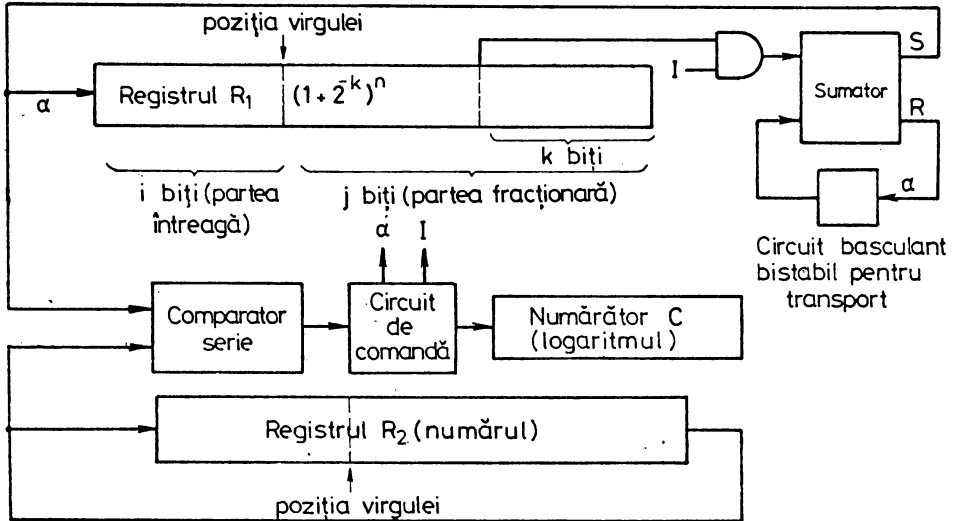
deci produsul se transformă într-o deplasare la dreapta cu  $k$  poziții și o adunare. Adunarea se poate efectua în paralel sau în serie.

În fig.1-9 se prezintă un sistem serie de generare a logaritmului care utilizează un registru de deplasare la dreapta  $R_1$ , un sumator serie, un registru  $R_2$  pentru numărul ce se logaritmează, un comparator serie, un numărător  $C$  și circuite de comandă.

Deplasarea la dreapta cu  $k$  poziții se face folosind o ieșire din poziția anterioară ultimilor  $k$  biți ai registrului  $R_1$ . În fiecare ciclu de  $i+j$  impulsuri de deplasare (egal cu cantitatea de biți a numărului  $(1+2^{-k})^n$ ) se multiplică conținutul lui  $R_2$  cu  $1+2^{-k}$ , se adună la conținutul numărătorului  $C$  un 1 și se compară conținuturile registrelor  $R_1$  și  $R_2$ .

Când conținutul registrului  $R_1$  devine egal sau mai mare decât cel al registrului  $R_2$  în numărătorul  $C$  se va găsi logaritmul în baza  $(1+2^{-k})$  al numărului din registrul  $R_2$ .

Pentru calculul antilogaritmului numărului introdus în registrul  $R_2$ , la intrarea comparatorului trebuie adus în serie conținutul registrului  $R_2$  și al numărătorului  $C$ .



**Fig.1-9.** Dispozitivul de generare a logaritmului după algoritmul Nicaud.

Pentru obținerea logaritmului binar, întrucît o bază  $u=2$  nu asigură precizie, se utilizează o bază  $v$  de forma

$$v = 1 + \sum_{i=1}^n 2^{-k_i} \quad (1-15)$$

care îndeplinește condiția

$$v^m = 2 \quad (1-16)$$

$m$  fiind un număr întreg egal cu cantitatea de cifre binare pe care trebuie să le aibă mantisa logaritmului binar. Înmulțirile cu o bază de forma (1-15) conduc la deplasări și adunări a mai multor numere simultan [45] fiind deci necesar un sumator cu mai multe intrări în fig.1-9. Se trece apoi ușor de la logaritmul în baza  $v$  la logaritmul în baza 2.

Circuitele propuse pentru calculul logaritmilor în baza  $u = 1+2^{-k}$  sînt simple. Si în cazul acestei metode apar însă erori relative mari - de ordinul 1% - care includ eroarea de cuantificare (baza  $u$  nu se poate lua prea mică deoarece crește atunci exagerat numărul de cicluri ale procesului iterativ) și eroarea de rotunjire la înmulțire.

Avînd numere binare cu maximum 20 cifre întregi și 13 cifre fracționare, pentru a obține o eroare de 1% la calculul logaritmului este utilizată o valoare  $k = 7$ . Cu o frecvență a impulsurilor de deplasare de 5 MHz rezultă un timp de calcul de

15 ns pentru dispozitivul serie din fig.1-9 și de oca 4 ns pentru un dispozitiv paralel.

Creșterea preciziei dispozitivului se poate face numai în contul creșterii timpului de calcul, prin adoptarea unei valori mari pentru exponentul  $k$ .

Performanțele reduse privind viteza și precizia de calcul fac ca acest algoritm să fie utilizabil numai în instalații cu destinație specială.

## 1.2. Algoritmi de precizie ridicată

### 1.2.1. Al doilea algoritm Dean

În lucrarea [7] K.J.Dean descrie o posibilitate de sinteză a unui generator de logaritmi binari. Acesta constă dintr-un registru comandat, un registru de deplasare și circuitele de comandă (fig.1-10).

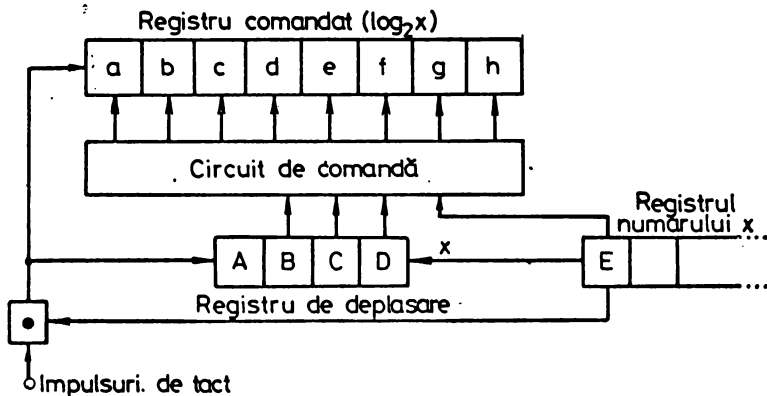


Fig.1-10. Generatorul de logaritmi după al doilea algoritm Dean.

Algoritmul pleacă de la un tabel de adevăr (Tabelul 1-6) în care sînt trecute toate valorile numărului  $x$  cu patru biți care au mantisa distinctă și mantisele lui  $\log_2 x$  calculate matematic avînd numai eroarea dată de rotunjirea la 8 biți.

Inițial registru de deplasare este adus în starea 0000 iar registru comandat în starea 11111111 deoarece  $\log_2 0 = \infty$ . Numărul  $x$  este introdus în serie în registru de deplasare cu bitul cel mai semnificativ în față. Circuitul de comandă examinează stările celulelor B,C,D,E ale registrului de deplasare și a registrului în care este păstrat numărul  $x$  și în funcție de acestea stabilește conținutul corespunzător al registrului comandat (Tabelul 1-6). Se ține cont că numerele de forma 0001, 0010, 0100, 1000 au aceeași mantisă.

Tabelul 1-6

x				mantisa lui $\log_2 x$							
A	B	C	D	a	b	c	d	e	f	g	h
1	0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	1	0	1	0	1	1
1	0	1	0	0	1	0	1	0	0	1	0
1	0	1	1	0	1	1	1	0	1	0	1
1	1	0	0	1	0	0	1	0	1	0	1
1	1	0	1	1	0	1	1	0	0	1	1
1	1	1	0	1	1	0	0	1	1	1	1
1	1	1	1	1	1	1	0	1	0	0	0

Nu este indicată posibilitatea generării antilogaritmi-  
lor în [7] dar aceasta se poate rezolva printr-o metodă similară.

În [7] se prezintă modul de proiectare logică a circuitu-  
lui de comandă pentru cazul când numărul  $x$  are 4 biți. Sistemul  
poate fi dezvoltat la un număr oricât de mare de biți și poate a-  
sigura precizia dorită. Totuși în acest caz proiectarea devine  
foarte greoaie din cauza necesității de a se minimiza funcții lo-  
gice cu un număr mare de variabile. Deasemenea, circuitul de co-  
mandă devine în acest caz deosebit de complex.

Timpul necesar generării logaritmului binar cu dispositi-  
vul din fig.1-10 este datorat în cea mai mare parte introducerii  
în serie a numărului  $x$  în registrul de deplasare.

Dificultățile arătate mai sus fac ca acest algoritm să  
nu fie aplicat deocamdată în calculatoare numerice universale sau  
calculatoare de birou. Utilizarea minimizării cu calculatorul a  
funcțiilor logice cu multe variabile și utilizarea circuitelor  
integrate pe scară largă [26] pot permite în viitor realizarea  
unor astfel de generatoare de logaritmi binari cu un număr mare  
de biți.

### 1.2.2. Al treilea algoritm Dean

În lucrarea [19] K.J.Dean prezintă un algoritm de calcul  
al logaritmilor și antilogaritmiilor binari precum și schemele lo-  
gice cu ajutorul cărora se realizează algoritmul. Schema pentru  
generarea logaritmilor binari utilizează o structură logică celu-  
lară de ridicare la putere iar schema pentru generarea antiloga-  
ritmiilor binari utilizează o structură logică celulară pentru

extragerea rădăcinii patrate. Schemele sînt simple deși cantitatea de circuite din structurile logice celulare este foarte mare. Ele pot asigura precizia dorită dacă utilizează un număr suficient de mare de cifre binare.

Algoritmul Dean este valabil pentru numere binare A cuprinse în domeniul :

$$1 \leq A < 2 \quad (1-17)$$

Rezultă că algoritmul permite determinarea mantisei logaritmului oricărui număr N după ce caracteristica logaritmului a fost găsită cu algoritmul Mitchell [1]. Numărul A se obține din numărul N prin stabilirea virgulei în dreapta bitului 1 cel mai semnificativ al acestuia.

Logaritmul numărului A se poate pune în forma :

$$\log_2 A = b_0 2^0 + b_1 2^{-1} + b_2 2^{-2} + \dots + b_n 2^{-n} \quad (1-18)$$

unde  $b_i$  reprezintă bitul de ordinal i al logaritmului iar n - numărul de biți ai logaritmului. Relația (1-18) este pusă în forma:

$$\log_2 A = b_1 \log_2 2^{\frac{1}{2}} + b_2 \log_2 2^{\frac{1}{4}} + \dots + b_n \log_2 2^{\frac{1}{2^n}} \quad (1-19)$$

deoarece  $b_0$  este întotdeauna nul cînd numărul A este cuprins în domeniul (1-17) și deoarece :

$$\log_2 2^{\frac{1}{2^i}} = \frac{1}{2^i} = 2^{-i} \quad (1-20)$$

Rezultă astfel din relația (1-19) prin antilogaritmare :

$$A = 2^{\frac{1}{2} b_1} \cdot 2^{\frac{1}{4} b_2} \cdot \dots \cdot 2^{\frac{1}{2^n} b_n} \quad (1-21)$$

În continuare algoritmul realizează determinarea succesivă a biturilor  $b_i$  ai logaritmului prin ridicări succesive la patrat și împărțiri cu 2. Astfel, se efectuează operația :

$$A^2 = 2^{b_1} \cdot 2^{\frac{1}{2} b_2} \cdot \dots \cdot 2^{\frac{1}{2^{n-1}} b_n} \quad (1-22)$$

Dacă  $A^2$  rezultă mai mare sau egal cu 2 (apare un 1 în poziția  $2^1$  a numărului  $A^2$ ) atunci  $b_1 = 1$ , se face o împărțire cu  $2^{b_1} = 2$  a lui  $A^2$  pentru a se înlătura factorul  $2^{b_1}$  :

$$A_1 = \frac{A^2}{2} \quad (1-23)$$

și se repetă procedeul pentru determinarea bitului  $b_2$  al logaritmului prin ridicarea la patrat a lui  $A_1$ .



Dacă  $A^2$  rezultă mai mic decât 2 (nu apare un 1 în poziția  $2^1$  a numărului  $A^2$ ), atunci  $b_1 = 0$  și nu se mai face împărțirea cu 2, deci :

$$A_1 = A^2 \quad (1-24)$$

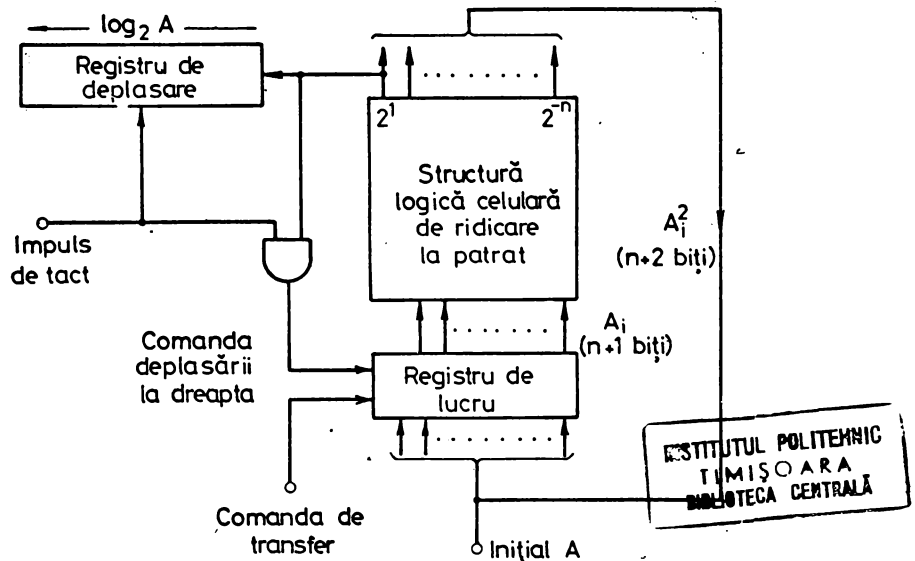
continuându-se cu o ridicare la patrat pentru determinarea lui  $b_2$  [19].

Procedeul este continuat până la determinarea tuturor biților  $b_1 \dots b_n$  ai logaritmului binar. Procesul iterativ se desfășoară deci pe baza relațiilor :

$$\begin{cases} b_i = 1 & \text{dacă } A_i^2 \geq 2 \\ b_i = 0 & \text{dacă } A_i^2 < 2 \end{cases} \quad (1-25)$$

$$\begin{cases} A_{i+1} = \frac{A_i^2}{2} & \text{dacă } b_i = 1 \\ A_{i+1} = A_i^2 & \text{dacă } b_i = 0 \end{cases} \quad (1-26)$$

În fig.1-11 se prezintă circuitul de generare a logaritmului binar bazat pe algoritmul de mai sus. El cuprinde un registru de lucru (ce conține inițial numărul A apoi, după ciclul i al iterației, numărul  $A_i$ ), un registru de deplasare (în care se formează bit cu bit logaritmul) și o structură logică celulară de ridicare la patrat. Aceasta din urmă poate fi în particular o structură logică celulară de multiplicare.

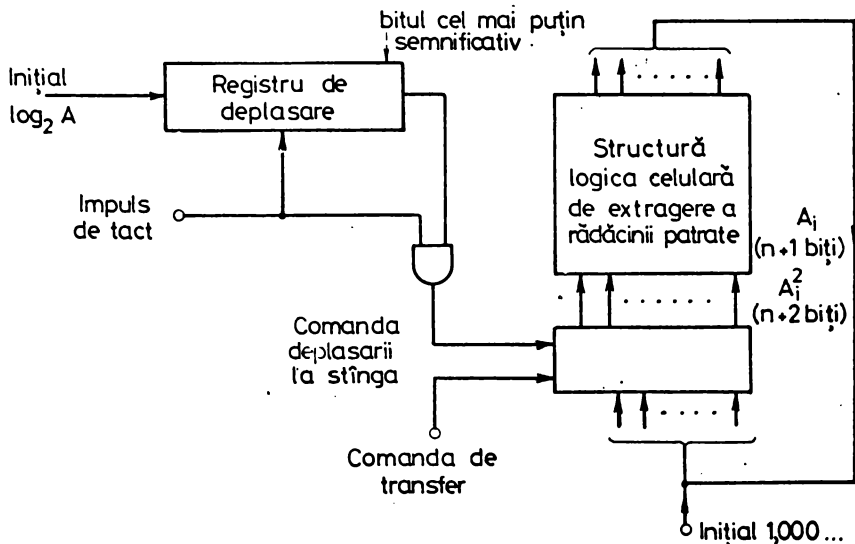


**Fig.1-11.** Dispozitivul de generare a logaritmilor după al treilea algoritm Dean.

Numărul  $A_1$  este aplicat în paralel la intrările structurii logice celulare de ridicare la patrat. La ieșirea acesteia se obține  $A_1^2$  care se transferă în registrul de lucru. Dacă la ieșirea corespunzătoare poziției binare  $2^1$  a apărut un 1 atunci cu ajutorul unui impuls de tact se introduce bitul  $b_1 = 1$  în registrul de deplasare și se comandă deplasarea la dreapta a registrului de lucru (împărțirea cu 2).

Pentru generarea antilogaritmilor în [19] K.J. Dean propune un procedeu asemănător, în care procesul iterativ este desfășurat în sens contrar. Astfel ridicarea la patrat este înlocuită cu extragerea rădăcinii patrute iar împărțirea cu 2 este înlocuită printr-o înmulțire cu 2. Fiind dat logaritmul se pleacă de la numărul 1,000... care constituie antilogaritmul lui 0,000... și se examinează bitul cel mai puțin semnificativ al logaritmului -  $b_n$ . Dacă  $b_n = 1$  se dublează numărul inițial și se extrage rădăcina patrută. Dacă  $b_n = 0$  se extrage rădăcina patrută din numărul inițial fără dublarea lui. Procesul se continuă în același mod prin examinarea următorului bit al logaritmului. După extragerea rădăcinii patrute în urma examinării bitului  $b_1$ , în registrul de lucru se găsește antilogaritmul.

Circuitul care generează antilogaritmul binar [19] este prezentat în fig.1-12 și se deosebește de cel din fig.1-11 prin aceea că are aici o structură logică celulară de extragere a rădăcinii patrute.



**Fig.1-12.** Dispositivul de generare a antilogaritmilor după al treilea algoritm Dean.

În calculul logaritmilor apare o eroare datorată ratunjirii rezultatului de lungime dublă de la ieșirea structurii logice celulare de ridicare la patrat și datorită eliminării unui bit prin deplasarea la dreapta a conținutului registrului de lucru.

La calculul antilogaritmului eroarea apare datorită determinării rădăcinii patrute cu un număr finit de biți și va fi mai mică decât la calculul logaritmului.

Valoarea erorii maxime ce apare în aceste calcule nu a fost determinată în [19] iar în lucrarea [20] care analizează eroarea metodei se arată că aceasta afectează bitul 21 al logaritmului dar nu se precizează câți biți au numerele.

Dupa studiul erorilor făcut de autorul tezei pentru un generator de antilogaritmi asemănător [56] se ajunge la concluzia că pentru  $n = 24$  biți eroarea afectează ultimii 4 biți.

Durata operațiilor de calcul al logaritmului sau antilogaritmului este determinată în primul rând de cantitatea de biți ai numerelor și de timpul necesar propagării informației prin structura logică celulară. Acest timp este relativ ridicat [22], [12], [23], [29], [30] iar el intră în durata totală a operațiilor de  $n$  ori -  $n$  fiind cantitatea de biți a mantisei logaritmului (timpul nu a fost analizat de autorul algoritmului).

Analizând durata operațiilor după acest algoritm, autorul tezei a dedus următoarele. Dacă se utilizează o structură logică celulară de multiplicare de tipul celei din [14] rezultă un timp total de calcul al logaritmului binar :

$$t_{\log} \approx n \cdot t_{rp} \quad (1-27)$$

unde  $t_{rp}$  este timpul de ridicare la patrat :

$$t_{rp} = (n+1)t_1 + (2n+1)t_2 + t_3 \quad (1-28)$$

cu :  $t_1$  - timpul de propagare pe verticală într-o celulă din structura logică celulară, peste trei nivele logice,

$t_2$  - timpul de propagare pe orizontală într-o celulă a structurii (peste două nivele logice) iar

$t_3$  - timpul necesar în fiecare ciclu pentru deplasarea și transferul conținutului registrului de lucru. Considerând timpul de propagare pe un nivel logic  $t_p$  rezultă  $t_1 = 3 t_p$ ,  $t_2 = 2 t_p$  și deoarece  $t_3$  este de ordinul  $6 t_p$  se poate scrie :

$$t_{\log} = n(7n+12)t_p \quad (1-29)$$

Dacă se utilizează circuite integrate cu timp de propagare pe nivel  $t_p = 6$  ns atunci pentru  $n=28$  biți rezultă  $t_{\log} = 35 \mu s$ .

Ulterior [23] Dean a propus o structură logică celulară specială pentru ridicarea la patrat este de câteva ori mai rapidă decât una de multiplicare [23].

Durata operației de antilogaritmare este mai mare din cauza utilizării unei structuri logice celulare mai lente [12], [29], [30]. În [12] nu sînt calculate numărul de celule  $N_c$  și durata operației de extragere a rădăcinii patrata  $t_{er}$  dar acestea se pot determina cu relațiile de mai jos scrise în cazul cînd se determină rădăcina patrată cu  $n$  biți și se completează numărul din care se extrage rădăcina cu zerouri pînă la  $2n$  biți :

$$N_c = 2 + \frac{(n+6)(n-1)}{2} \quad (\text{pentru } n = \text{par}) \quad (1-30)$$

$$t_{er} < t_1 [N_c - 2(n-1)] + t_2 N_c + t_3 \quad (1-31)$$

$$t_{alog} = n \cdot t_{er} \quad (1-32)$$

unde :  $t_1 = 2 t_p$  este timpul de propagare pe orizontală spre stînga într-o celulă [12],  $t_2 = t_p$  reprezintă timpul de propagare pe orizontală spre dreapta într-o celulă, iar  $t_3 = 6 t_p$  este timpul de deplasare și transferul conținutului registrului de lucru. Astfel, pentru  $n = 28$  și  $t_p = 6$  ns rezultă  $N_c = 461$  și  $t_{alog} \approx 214,6 \mu s$ .

Schemele propuse în [19] reprezintă scheme de tip serie-paralel și durata calculului logaritmului sau antilogaritmului este în consecința ridicată. Deasemenea, cantitatea mare de circuite utilizate - comparabilă cu cea a unor structuri logice celulare de înmulțire și împărțire mult mai rapide [11], [14] - face ca algoritmul și schemele propuse de Dean [19] să nu poată fi folosite în calculatoare electronice în scopul efectuării înmulțirii și împărțirii cu ajutorul logaritmilor ci numai în scopul calculării logaritmilor pentru operații mai complicate cablate (ridicarea la o putere fracționară, extragerea rădăcinii de orice ordin, calculul logaritmilor în alte baze).

Algoritmul Dean își poate găsi o aplicație în calculatoare electronice de birou [20], unde viteza nu este esențială și nu se pretind rezultate întregi. Deasemenea el este aplicabil în instalații de calcul specializate în care generarea logaritmilor și antilogaritmilor cu mare precizie este indispensabilă. Precizia algoritmului se mărește simplu, prin creșterea numărului de biți  $n$  și deci extinderea simplă a circuitelor electronice.

În lucrarea [37] autorul tezei a propus deasemenea o structură logică celulară de ridicare la patrat, destinată algoritmului de mai sus, mai simplă și mai rapidă decât o structură logică celulară de multiplicare.

### 1.2.3. Algoritmul Perle

În lucrarea [24] se prezintă în formă generală un algoritm pentru obținerea logaritmului și antilogaritmului în orice bază printr-un calcul iterativ.

Astfel, dacă este dat un număr oarecare  $N_g$  și trebuie calculat  $\log_b N_g$  atunci se deduce cel mai mare număr  $b^m$  ( $m$  fiind un întreg pozitiv) care îndeplinește condiția :

$$N_0 = b^m < N_g \quad (1-33)$$

În acest caz  $m$  este chiar caracteristica logaritmului și se poate arăta că :

$$m < \log_b N_g \leq m+1 \quad (1-34)$$

Algoritmul adună apoi o serie de numere la cantitatea inițială  $N_0 = b^m$  pentru ca aceasta să se apropie de  $N_g$ . Seria de numere se adoptă astfel încît să satisfacă două condiții :

- să permită aproximarea numărului  $N_g$  pînă la orice eroare dată,

- să permită calculul simplu al logaritmului noului număr obținut după fiecare adunare.

Se propune deci operația iterativă :

$$N_i = N_{i-1} + N_{i-1} \cdot 2^{-i} \quad \text{pentru } i = 1 \dots M \quad (1-35)$$

care, după autor [24], prezintă o bună convergență. Dacă în urma unei iterații rezultă  $N_i > N_g$  atunci iterația corespunzătoare este anulată și se mărește cu 1 valoarea lui  $i$ .

Din relația (1-35) se obține prin logaritmare :

$$\log_2 N_i = \log_2 N_{i-1} + \log_2 (1+2^{-i}) \quad (1-36)$$

și deci, pentru calculul acestui logaritm, trebuie cunoscut setul de valori :

$$\log_2 (1+2^{-i}), \quad \text{pentru } i=1 \dots M \quad (1-37)$$

În cazul operației de antilogaritmare, fiind dată cantitatea  $\log_b N_g$ , avînd o parte întreagă egală cu  $m$  și o parte fracționară  $\Delta_0$  se urmărește calcularea lui  $N_g$ . Plecînd de la valorile inițiale

$$N_0 = b^m \quad (1-38)$$

și  $\Delta_0$ , se efectuează iterațiile :

$$\Delta_i = \Delta_{i-1} - \log_b (1+2^{-i}) \quad \text{pentru } i=1 \dots M \quad (1-39)$$

prin care  $\Delta_i$  tinde către zero și :

$$N_i = N_{i-1} + N_{i-1} \cdot 2^{-i} \quad (1-40)$$

Dacă în urma unei iterații rezultă  $\Delta_i < 0$  iterația corespun-

punsătoare este anulată și se mărește cu 1 valoarea lui  $i$ .

Relațiile (1-35), (1-36), (1-39) și (1-40) arată că se poate efectua atât calculul logaritmului cît și al antilogaritmului prin operații simple de adunare și deplasare pentru care se poate concepe o schemă comună, cu deosebirea că la calculul antilogaritmului trebuie efectuată o scădere (relația 1-39).

Algoritmul Perle [24] este cel mai semnificativ algoritm de calcul al logaritmilor și antilogaritmilor din cele prezentate în acest capitol. El poate fi aplicat atât la generarea prin hardware cît și la calcule prin program asigurîndu-se o precizie dorită prin adoptarea unei cantități corespunzătoare pentru partea întregă și fracționară a numerelor. Precizia este totuși limitată în cazul calculului prin program, dacă se lucrează cu lungime simplă de cuvînt, de numărul biților cuvîntului din calculator.

Autorul algoritmului nu prezintă propuneri concrete pentru circuitele de logaritmare-antilogaritmare și deci nu se poate stabili durata operațiilor.

Se poate totuși aprecia că durata maximă a operațiilor de logaritmare și antilogaritmare realizate într-un dispozitiv aritmetic cu virgulă mobilă rapid (cu sumator cu transport simultan) ce operează cu numere avînd  $n$  biți, dacă nu se consideră timpul necesar obținerii caracteristicii logaritmului rezultă de ordinul:

$$t_{\log \max} \approx 3 n t_t \quad (1-41)$$

unde  $t_t$  este perioada de tact a dispozitivului. Astfel, pentru  $n = 28$  biți și  $t_t = 250$  ns rezultă

$$t_{\log \max} = 21 \mu s \quad (1-42)$$

care este comparabilă cu durata unei înmulțiri sau împărțiri într-un dispozitiv aritmetic cu virgulă mobilă [74]. Deci implementat pe un dispozitiv aritmetic clasice algoritmul Perle nu poate asigura reducerea duratei înmulțirii sau împărțirii în cazul efectuării operațiilor cu ajutorul logaritmilor.

Deasemenea, determinarea caracteristicii logaritmului în altă bază decît 2, cînd numerele sînt reprezentate în sistemul binar, constituie o operație dificilă.

Pentru obținerea unei erori oricît de mici autorul precizează creșterea numărului de iterații. Cînd se lucrează însă cu numere (deci și cu circuite) avînd cantitatea de cifre binare  $n$  stabilită continuarea iterației pentru valori  $i > n$  nu are sens deoarece prin deplasarea la dreapta cu  $i$  poziții a rezultatului anterior, (1-36 și 1-40) cantitățile ce trebuie adunate devin mai mici decît  $2^{-n}$  și se află în afara domeniului adoptat pentru numere. Problema

erorii calculului trebuie deci analizată plecând de la o cantitate de cifre binare (de iterații)  $n$  dată (cum s-a procedat în /58/).

Algoritmul Perle mai prezintă dezavantajul că în cadrul operațiilor descrise de relațiile (1-35), (1-36) și (1-40) este permanent prezentă partea întreagă a numărului ce se logaritmează, respectiv caracteristica logaritmului, ceea ce mărește timpul de calcul și complexitatea circuitelor. Cum s-a arătat în /58/ în iterații se pot efectua operații numai asupra părții fracționare a numărului sau mantisei logaritmului.

Un alt dezavantaj al algoritmului Perle îl constituie prezența unor operații aritmetice diferite (adunare și scădere) în relațiile (1-36) și (1-39) ceea ce complică suplimentar circuitele logice.

Pe de altă parte scrierea relațiilor (1-33) și (1-34) în forma :

$$b^m \leq N_g \quad (1-33a)$$

$$m \leq \log_n N_g < m+1 \quad (1-34a)$$

ar permite reducerea numărului de iterații și deci a timpului în cazul îndeplinirii condiției de egalitate.

Lucrarea lui D. Perle [24] are înăă și o scăpare pe care autorul tezei a sesizat-o în lucrarea /72/. Si anume, în unele situații iterația propusă de Perle nu este convergentă. Astfel, dacă trebuie găsit logaritmul unui număr  $N_g$  foarte apropiat de  $b^{m+1}$ , chiar adunând în iterație toți termenii  $N_{i-1} \cdot 2^{-i}$ , pentru  $i=1 \dots M$ , rezultă :

$$N_M = N_0 \prod_{i=1}^{i=M} (1+2^{-i}) \approx 2,38 b^m \quad (1-43)$$

care față de  $N_g \approx b^{m+1}$  este, pentru  $b > 2,38$  :

$$2,38 b^m < b^{m+1} \quad (1-44)$$

Deci numărul  $N_g$  nu poate fi aproximat decît în cazul cînd  $b = 2$  prin algoritmul Perle.

Pentru  $b > 2$  iterația propusă de Perle este posibilă numai dacă o serie de etape ale iterației se repetă. Cel mai redus număr de repetări, în situația cînd  $N_g \approx b^{m+1}$ , se obține dacă se repetă numai iterația de ordinul  $i=1$  de atîtea ori încît să nu mai fie necesară repetarea altora.

Se poate arăta de cîte ori trebuie repetată în calcul iterația de ordinul  $i=1$  scriind condiția :

$$b^m (1+2^{-1})^x \leq b^{m+1} \quad (1-45)$$

de unde :

$$x \approx \frac{\log_{10} b}{\log_{10}(1+2^{-1})} \approx \frac{\log_{10} b}{0,176} \approx 5,7 \log_{10} b \quad (1-46)$$

În tabelul 1-7 se dau valorile lui x pentru diferite baze b. Iterația de ordinul i=1 trebuie deci repetată de cel mult atâtea ori cît arată

Tabelul 1-7

	b	x	
		fracționar	întreg
partea întregă a lui x. Partea fracționară a lui x este acoperită în iterație de prezența termenilor de ordin i>1. Autorul tezei a arătat în /58/ că un termen de ordin i-1 nu poate să apară de doua ori în iterație deoarece:	2	1,71	1
$[1+2^{-(i+1)}]2 > (1+2^{-1})$ (1-47)	4	3,42	3
	8	5,13	5
	16	5,70	5
	16	6,85	6

ceea ce înseamnă că o iterație dublă de ordinul i+1 se poate înlocui cu o iterație simplă de ordinul i.

Astfel algoritmul Perle prezintă dezavantajul că pentru o bază b>2 este necesară repetarea de cîteva ori a primei iterații, fapt sesizat de autorul tezei în /72/.

O problemă asemănătoare apare și la calculul antilogaritmului cu algoritmul Perle.

#### 1.2.4. Algoritmul Schmid

În lucrarea [65] se prezintă un algoritm de calcul al logaritmilor naturali ai numerelor reprezentate în sistemul zecimal, utilizabil în calculatoarele electronice de birou, care poate asigura o precizie oricît de bună.

Astfel, scriind :

$$\ln(x \prod_{i=0}^{i=n} a_i) = \ln x + \sum_{i=0}^{i=n} \ln a_i \quad (1-48)$$

unde constantele a<sub>i</sub> se aleg astfel încît produsul  $\prod_{i=0}^{i=n} a_i$  să tindă rapid spre 1, se obține :

$$\ln x \approx - \sum_{i=1}^{i=n} \ln a_i \quad (1-49)$$

Operația reprezintă o iterație în care factorii a<sub>i</sub> se repetă de atîtea ori cît este necesar iar valoarea acestora se adoptă :

$$a_i = 1 + (-1)^i 10^{-i} \quad (1-50)$$

ceea ce face ca înmulțirea sa se transforme într-o adunare sau scădere (ca și în [2], [3], [24], /58/).

Acest algoritm poate fi aplicat și la calculul logaritmilor binari. Totuși el nu este aplicabil și la calculul antilogaritmilor cu aceleași avantaje deoarece ar fi necesară o cantitate



mare de împărțiri, care nu se mai pot reduce la simple adunări sau scăderi.

Alte dezavantaje ale acestui algoritm le constituie :

- repetarea de mai multe ori a iterației cu aceeași constantă  $a_1$ , ceea ce duce la creșterea duratei operației,
- folosirea logaritmilor negativi a căror valoare este cuprinsă într-un domeniu larg, ceea ce duce la micșorarea preciziei de calcul și la folosirea insuficientă a circuitelor electronice pentru anumite valori ale operanzilor.
- necesitatea a două tipuri de operații : adunare și scădere.

## CAPITOLUL II

### NOI ALGORITMI PENTRU CALCULUL LOGARITMILOR ȘI ANTILOGARITMILOR BINARI.

#### 2.1. Algoritm bazat pe înmulțirea și împărțirea cu constante a numărului ce se logaritmează sau antilogaritmează.

În lucrarea [19] se prezintă al treilea algoritm Dean de calcul al logaritmilor și antilogaritmilor binari precum și circuitele logice cu ajutorul cărora se poate realiza algoritmul. Circuitul pentru generarea logaritmilor binari utilizează o structură logică celulară pentru ridicare la patrat iar circuitul pentru generarea antilogaritmilor binari utilizează o structură logică celulară pentru extragerea rădăcinii patrute.

Este însă posibil ca într-o unitate aritmetică sau echipament de calcul să existe deja un dispozitiv de înmulțire și împărțire obișnuit sau celular. În acest caz, folosind algoritmul de mai sus, elaborat de autorul tezei [66], se pot calcula logaritmi și antilogaritmi binari ai numerelor binare numai prin înmulțiri și împărțiri ceea ce face să nu mai fie necesare circuite pentru ridicare la patrat (aceasta se poate face de altfel prin înmulțire) și pentru extragerea rădăcinii patrute.

Algoritmul este valabil pentru numere binare cuprinse în domeniul

$$1 \leq A < 2 \quad (2-1)$$

în care se poate aduce orice număr prin deplasări sau normalizare fiind se determină caracteristica logaritmului [1].

Logaritmul unui astfel de număr se poate scrie în forma :

$$\log_2 A = b_0 2^0 + b_1 2^{-1} + b_2 2^{-2} + \dots + b_i 2^{-i} \quad (2-2)$$

unde  $b_i$  reprezintă bitul de ordinul  $i$  al logaritmului binar. După cum se arată în lucrarea [19] expresia (2-2) se poate pune în forma :

$$\log_2 A = b_1 \log_2 2^{\frac{1}{2}} + b_2 \log_2 2^{\frac{1}{4}} + \dots + b_i \log_2 2^{\frac{1}{2^i}} \quad (2-3)$$

deoarece  $b_0$  este întotdeauna zero când numărul  $A$  este cuprins în domeniul (2-1) și deoarece :

$$\log_2 2^{\frac{1}{2^i}} = \frac{1}{2^i} = 2^{-i} \quad (2-4)$$

Rezultă astfel relația cunoscută [19] :

Pentru determinarea succesivă a biților  $b_1$  ai logaritmului în [19] se efectuează ridicări succesive la pătrat și împărțiri cu 2 (deplasări) așa cum s-a arătat în Capitolul I al tezei. Calculul antilogaritmului se face în [19] printr-un procedeu asemănător parcurgând etapele în sens contrar. Astfel, operația de ridicare la pătrat este înlocuită cu extragerea rădăcinii pătrate iar împărțirea cu 2 - printr-o înmulțire cu 2.

Algoritmul propus de autorul tezei /66/ constă în următoarele, Plecând de la expresia (2-5) se poate determina bitul  $b_1$  printr-o înmulțire cu  $2^{\frac{3}{2}}$  :

$$A_1 = 2^{\frac{1}{2}} A = 2^{\frac{b_1+1}{2}} 2^{\frac{1}{4}} b_2 2^{\frac{1}{8}} b_3 \dots 2^{\frac{1}{2^i}} b_0 \quad (2-6)$$

Astfel: a. dacă  $A_1 \geq 2$  (apare un 1 în poziția  $2^1$  a numărului  $A_1$  cauzat de primul factor al relației (2-6)) rezultă  $b_1=1$ ,  
 b. dacă  $A_1 < 2$  (nu apare 1 în poziția  $2^1$  a numărului  $A_1$ ) rezultă  $b_1=0$ .

Pentru determinarea lui  $b_2$  se continuă prin înmulțirea cu un alt factor și anume :

a. dacă  $b_1=1$  se împarte  $A_1$  cu 2 pentru a se înlătura factorul

$$2^{\frac{b_1+1}{2}} \text{ și se înmulțește noua cantitate cu } 2^{\frac{3}{4}} :$$

$$A_2 = \frac{1}{2} 2^{\frac{3}{4}} A_1 = 2^{-\frac{1}{4}} A_1 = \frac{A_1}{2^{\frac{1}{4}}} \quad (2-7)$$

Deci trebuie făcută o împărțire cu numărul  $2^{\frac{1}{4}}$  și rezultă :

$$A_2 = 2^{\frac{3+b_2}{4}} 2^{\frac{1}{8}} b_3 \dots 2^{\frac{1}{2^i}} b_i \quad (2-8)$$

b. dacă  $b_1=0$  nu mai este necesară împărțirea cu 2 și se efectuează înmulțirea :

$$A_2 = 2^{\frac{1}{4}} A_1 \quad (2-9)$$

Rezultă astfel :

$$A_2 = 2^{\frac{1}{4}} A_1 = 2^{\frac{1}{4}} 2^{\frac{1}{2}} 2^{\frac{1}{4}} b_2 2^{\frac{1}{8}} b_3 \dots 2^{\frac{1}{2^i}} b_i =$$

$$= 2^{\frac{3+b_2}{4}} 2^{\frac{1}{8}} b_3 \dots 2^{\frac{1}{2^i}} b_i \quad (2-10)$$

(pentru că  $b_1=0$ ) adică aceeași expresie ca și în cazul a, (2-8).

Apare acum una din situațiile :

a.  $A_2 \geq 2$  deci  $b_2 = 1$ , datorită primului factor din relația (2-10) sau

b.  $A_2 < 2$  deci  $b_2 = 0$ .

Pentru determinarea lui  $b_3$  se efectuează operațiile :

a. dacă  $b_2 = 1$  :

$$A_3 = \frac{1}{2} 2^{\frac{7}{8}} \quad A_2 = 2^{-\frac{1}{8}} \quad A_2 = \frac{A_2}{\frac{1}{2}} = 2^{\frac{7+b_3}{8}} 2^{\frac{1}{16}b_4} \dots 2^{\frac{1}{2^i}b_i} \quad (2-11)$$

b. dacă  $b_2 = 0$  :

$$A_3 = 2^{\frac{1}{8}} \quad A_2 = 2^{\frac{1}{8}} 2^{\frac{3}{4}} 2^{\frac{1}{8}b_3} 2^{\frac{1}{16}b_4} \dots 2^{\frac{1}{2^i}b_i} = 2^{\frac{7+b_3}{8}} 2^{\frac{1}{16}b_4} \dots 2^{\frac{1}{2^i}b_i} \quad (2-12)$$

și apare una din situațiile :

a.  $A_3 \geq 2$  deci  $b_3 = 1$  sau

b.  $A_3 < 2$  deci  $b_3 = 0$

În acest fel operația care se face la un moment dat depinde de valoarea bitului logaritmului determinat în pasul anterior. În general, pentru determinarea bitului  $b_i$  se procedează astfel :

a. dacă  $b_{i-1} = 1$  se face împărțirea :

$$A_i = \frac{A_{i-1}}{\frac{1}{2}} = \frac{A_{i-1}}{C_i} \quad (2-13)$$

b. dacă  $b_{i-1} = 0$  se face înmulțirea :

$$A_i = 2^{\frac{1}{2^i}} \quad A_{i-1} = C_i \cdot A_{i-1} \quad (2-14)$$

și rezultă una din situațiile :

a.  $A_i \geq 2$  deci  $b_i = 1$  sau

b.  $A_i < 2$  deci  $b_i = 0$

Trebuie remarcat că întotdeauna  $b_0 = 0$  iar prima operație la logaritmare este o înmulțire, operație care se încadrează în algoritmul prezentat.

În loc de împărțirea cu  $C_i = 2^{\frac{1}{2^i}}$  se poate face o împărțire

cu 2 (o deplasare la dreapta) și o înmulțire cu factorul  $2^{\frac{2^i-1}{2^i}}$ .

Din motivul că este mai simplu să se utilizeze întotdeauna același factor  $\frac{1}{2^i}$  este indicat să se efectueze două

operații diferite - înmulțire și împărțire. Uneori, pentru a evita împărțirea, poate să intereseze și varianta în care se efectuează înmulțiri cu factori diferiți :

$$\frac{1}{2^{2^1}} \quad \text{sau} \quad 2^{\frac{2^1-1}{2^1}}$$

$$\frac{1}{2^{2^1}}$$

Factorii de forma  $2^{\frac{2^1-1}{2^1}}$  se notează în continuare cu  $C_1$ . Ei reprezintă constante care au fost calculate de autorul tezei cu 43 cifre binare /73/ și sînt prezentate în Tabelul 2-1.

TABELUL 2-1  $C_1$  în zecimal și în binar

1	1,4142135623730	1,011010100000100111110011001111110011101
2	1,1892071150027	1,00110000011011111100001010001100011011011
3	1,0905077326652	1,00101110010101110000011110001111010101000
4	1,0442737824274	1,0001010101010100001101001111100100000
5	1,0218371486541	1,00001011001101100001101000100100101000010
6	1,0108892860516	1,0000010110010011000111110011101111000000
7	1,0054299011128	1,00000010110011110110101001111110110011001
8	1,0027112750502	1,0000000101100110111101010101010101011110
9	1,0013547198921	1,000000001011001100010010011011011010001110
10	1,0006771306930	1,00000000010110011000000101111100101110100
11	1,0003385080526	1,000000000010110010111100110010000000000
12	1,0001692397053	1,0000000000010110010111011111011111111110
13	1,0000846162726	1,00000000000010110010111011100000001111101
14	1,0000423072413	1,0000000000000101100101110011000010111110
15	1,0000211533969	1,00000000000000101100101110010100100101111
16	1,0000105766425	1,0000000000000001011001011100101010101011
17	1,000005283072	1,000000000000000010110010111001011001011010
18	1,0000026441501	1,0000000000000000010110010111001001001110
19	1,000001320742	1,000000000000000000010110010111001000011111
20	1,0000006610368	1,000000000000000000000101100101110010000101
21	1,0000003305183	1,0000000000000000000000010110010111001000010
22	1,0000001652591	1,000000000000000000000000010110010111001000011
23	1,0000000826295	1,0000000000000000000000000001011001011100100001
24	1,0000000413147	1,00000000000000000000000000000101100101110010000
25	1,0000000206573	1,0000000000000000000000000000000101100101110010000
26	1,0000000103286	1,0000000000000000000000000000000001011001011100100
27	1,0000000051643	1,00000000000000000000000000000000000101100101110010
28	1,0000000025821	1,000000000000000000000000000000000000010110010111001
29	1,0000000012910	1,0000000000000000000000000000000000000001011001011100
30	1,0000000006455	1,000101100101110
31	1,0000000003227	1,00010110010111
32	1,0000000001613	1,0001011001011
33	1,0000000000806	1,000101100101
34	1,0000000000403	1,00010110010
35	1,0000000000201	1,0001011001
36	1,0000000000100	1,000101100
37	1,0000000000050	1,000101100
38	1,0000000000025	1,00010110
39	1,0000000000012	1,0001011
40	1,0000000000006	1,000101
41	1,0000000000003	1,0010
42	1,0000000000001	1,0001
43	1,0000000000000	1,00

ele sînt cuprinse în domeniul :

$$1 < 2^{\frac{1}{2^i}} \leq \sqrt{2} \quad (2-15)$$

și tind, pentru  $i \rightarrow \infty$ , spre valoarea 1.

Operația de antilogaritmare este descrisă de relația (2-5)

adică se fac numai operații de înmulțire cu factori de forma  $2^{\frac{1}{2^i} b_i}$  așa cum autorul tezei a arătat și în lucrarea /56/. Astfel, cînd bitul  $b_i$  al logaritmului este egal cu 1 se face înmulțirea cu factorul  $2^{\frac{1}{2^i}}$  iar cînd bitul  $b_i$  este egal cu 0 nu se mai face înmulțirea deoarece factorul are valoarea 1.

La calculul logaritmului și antilogaritmului binar pe baza algoritmului propus apar erori din următoarele motive :

- numărul limitat de cifre ale factorilor  $C_i$ ,
- rotunjirea rezultatului la  $n$  cifre după virgulă în urma fiecărei operații de înmulțire și împărțire.

În cazul operațiilor de împărțire eroarea datorată numărului finit de cifre ale factorilor va fi pozitivă și ea va compensa parțial eroarea de rotunjire. În concluzie eroarea maximă apare numai în cazul în care se efectuează doar operații de înmulțire în fiecare pas al iterației. Aceasta are loc la calculul logaritmului atunci cînd toate cifrele  $b_i$  ale logaritmului sînt egale cu 0 iar la calculul antilogaritmului atunci cînd cifrele  $b_i$  ale logaritmului sînt egale cu 1. Eroarea absolută maximă este aceeași în ambele cazuri. Ea se va calcula mai jos.

Relația (2-5) se poate transforma folosind substituția :

$$(C_i)^{b_i} = 1 + b_i(C_i - 1) \quad (2-16)$$

valabilă pentru valoarea 0 sau 1 a bitului  $b_i$ . Astfel :

$$A = \prod_{i=1}^{i=n} [1 + b_i(C_i - 1)] \quad (2-17)$$

Dacă se notează produsul parțial obținut după  $i$  iterații cu  $P_i$  atunci se poate scrie :

$$P_i = P_{i-1} [1 + b_i(C_i - 1)] = P_{i-1} + P_{i-1} b_i(C_i - 1) \quad (2-18)$$

În realitate, din cauza rotunjirii produsului după fiecare iterație, se face operația :

$$P_i = P'_{i-1} + P_{i-1}(C_i - 1) \quad (2-19)$$

unde  $P'_{i-1}$  reprezintă valoarea rotunjită la  $n$  biți după virgulă a produsului  $P_{i-1}$  disponibil cu  $2n$  biți după virgulă și s-a luat  $b_i=1$ .

Pentru ca erorile să lipsească ar trebui efectuată operația:  
 $(P_i + \Delta P_i) = (P_{i-1} + \Delta P_{i-1}) + (P'_{i-1} + \Delta P_{i-1} + e_r)(C_i + e_r - 1)$  (2-20)

unde  $e_r$  reprezintă eroarea de rotunjire și eroarea datorată numărului finit de cifre al constantelor  $C_i$ .

Scăzînd din (2-20) pe (2-19) se obține o relație de recurență care dă eroarea absolută în cadrul unei înmulțiri :

$$\Delta P_i = \Delta P_{i-1} + (\Delta P_{i-1} + e_r)(C_i - 1) + (P'_{i-1} + \Delta P_{i-1} + e_r)e_r \quad (2-21)$$

În această relație se pot particulariza următoarele mărimi :

$$\begin{aligned} e_r &< 2^{-n}, \quad C_i - 1 < 2^{-1} \\ P'_{i-1} + \Delta P_{i-1} + e_r &< 2^1 \end{aligned} \quad (2-22)$$

Cu aceasta :

$$\Delta P_i < \Delta P_{i-1} + (\Delta P_{i-1} + 2^{-n})2^{-1} + 2^{-(n-1)} = \Delta P_{i-1}(1 + 2^{-1}) + 2^{-n}(2^{-1} + 2^{-1}) \quad (2-23)$$

Dacă se înlocuiește în paranteza a doua  $2^{-1}$  cu  $2^0 = 1$  atunci :

$$\Delta P_i < \Delta P_{i-1}(1 + 2^{-1}) + 2^{-n}(1 + 2^{-1}) = (\Delta P_{i-1} + 2^{-n})(1 + 2^{-1}) \quad (2-24)$$

Aplicînd această formulă de recurență pentru  $i=2, 3, \dots, n$  rezultă în final eroarea absolută :

$$\begin{aligned} \Delta P_n &< 2^{-n} \left[ \prod_{i=2}^{i=n} (1 + 2^{-i}) + \prod_{i=3}^{i=n} (1 + 2^{-i}) + \dots + \prod_{i=n}^{i=n} (1 + 2^{-i}) \right] = \\ &= 2^{-n} \sum_{j=2}^{j=n} \prod_{i=j}^{i=n} (1 + 2^{-i}) \end{aligned} \quad (2-25)$$

Cu această relație se poate delimita ușor eroarea absolută maximă a logaritmului sau antilogaritmului binar pentru un  $n$  dat.

În realitate eroarea de rotunjire  $e_r$  are valoarea medie de ordinul  $2^{-(n+1)}$  deci de 2 ori mai mică decît  $\epsilon$ -a admis. Astfel eroarea absolută posibilă este de două ori mai mică decît limita superioară dată de relația (2-25) :

$$P_{n.p.} \approx 2^{-(n+1)} \sum_{j=2}^{j=n} \prod_{i=j}^{i=n} (1 + 2^{-i}) \quad (2-26)$$

Astfel, pentru  $n = 25$  rezultă :

$$P_{n.p.} \approx 2^{-26} \cdot 25, 2 < 2^{-26}(2^4 + 2^3 + 2^1) = 2^{-22} + 2^{-23} + 2^{-25}, \quad (2-27)$$

ceea ce înseamnă că eroarea afectează ultimele poziții binare ale logaritmului sau antilogaritmului.

Eroarea absolută ce apare în calcule folosind acest algoritm are același ordin de mărime cu cea a algoritmului Dean [19].

Deoarece eroarea absolută la calculul logaritmului și antilogaritmului este întotdeauna negativă există posibilitatea de a se reduce eroarea absolută posibilă (relația 2-26) la jumătate prin adunarea unei corecții egală cu  $1/2 \Delta P_{n.p.}$  la logaritmul sau antilogaritmul. Prin această eroarea absolută poate fi pozitivă sau negativă iar în calculele cu logaritmi pot să apară unele compensări ale erorilor.

Algoritmul propus mai sus se poate utiliza atât pentru generarea logaritmilor și antilogaritmilor binari prin hardware cât și pentru calculul acestora cu subrutină în calculatoare electronice universale. În acest ultim caz nu se obțin însă avantaje față de algoritmele bazate pe dezvoltarea în serie rapid convergente utilizate în prezent. Folosit la generarea logaritmilor și antilogaritmilor prin hardware algoritmul aduce avantajul vitezei mai mari față de alți algoritmi (Capitolul III).

2.2. Algoritm bazat pe descompunerea în factori a numărului ce se logaritmează.

În /37/ și /58/ autorul tezei a prezentat un algoritm de calcul al logaritmilor și antilogaritmilor binari bazat pe descompunerea în anumiți factori a numărului ce se logaritmează. Algoritmul poate asigura precizia dorită prin adoptarea unei cantități corespunzătoare de biți pentru factori.

În [3] G.G.Ginkia a prezentat o posibilitate de obținere a logaritmilor zecimali cu un număr mare de cifre prin descompunerea numărului ce se logaritmează în factori și apoi adunarea logaritmilor factorilor dați în tabele. Acest procedeu a fost adaptat de autorul tezei la sistemul binar de numerație /37/,/58/. Autorul tezei a evidențiat particularitățile noului algoritm, precizia ce poate fi asigurată, posibilitățile de aplicare la generarea prin hardware a logaritmilor și antilogaritmilor binari.

Similar cu descompunerea unui număr zecimal în factori [3] un număr binar  $N$  se poate descompune în factori de forma :

$$\begin{aligned}
 N = & N_0(1+k_{11}2^{-1})(1+k_{12}2^{-1})\dots \\
 & \dots(1+k_{21}2^{-2})(1+k_{22}2^{-2})\dots \\
 & \dots \\
 & \dots(1+k_{n1}2^{-n})(1+k_{n2}2^{-n})\dots \quad (2-28)
 \end{aligned}$$

unde : -  $N_0$  este numărul întreg cel mai apropiat de  $N$  (mai mic sau egal cu acesta),

-  $k_{ij}$  este "coeficient de creștere" egal cu 1 sau 0, care arată dacă factorul respectiv este sau nu prezent în



descompunerea în factori ( $i=1\dots n$ )

- $n$  este numărul de biți ai factorilor, care poate fi egal sau mai mare decât cantitatea de biți ai numărului  $N$ , în funcție de precizia dorită).

În această descompunere există posibilitatea ca același factor să apară de mai multe ori (relația 2-28) ceea ce complică mult efectuarea operației de descompunere cu ajutorul circuitelor logice.

În cazul utilizării logaritmilor binari într-un calculator electronic se prelucrează însă separat caracteristica și mantisa acestora [1]. De aceea un număr oarecare  $N$  se poate aduce prin deplasări (în sisteme cu virgulă fixă) sau prin normalizare (în sisteme cu virgulă mobilă) în domeniul :

$$1 \leq A < 2 \quad (2-29)$$

legătura dintre  $A$  și  $N$  fiind dată de relația :

$$N = 2^C A \quad (2-30)$$

Pentru sistemul binar numărul întreg  $C$  se poate ușor determina atât în cazul lucrului cu virgulă fixă (din cantitatea deplasărilor numărului  $N$ ) cât și în cazul lucrului cu virgulă mobilă (din exponentul numărului  $N$ ).

Asupra caracteristicilor logaritmilor în cazul operațiilor de înmulțire, împărțire, ridicare la putere și extragerea rădăcinii se efectuează operații simple de adunare, scădere, deplasare [1], /71/. De aceea în cadrul tezei s-a studiat algoritmul de calcul al logaritmilor și antilogaritmilor binari pentru un număr  $A$  cuprins în domeniul (2-29).

Pentru  $1 \leq A < 2$  rezultă că în descompunerea (2-28)  $A_0=1$ . De asemenea din calcule rezultă că :

$$\log_2 A < 1 \quad (2-31)$$

$$\log_2 (1+2^{-1}) > \frac{1}{2} \quad (2-32)$$

$$\log_2 (1+2^{-i}) < 2 \log_2 [1+2^{-(i+1)}] \quad (2-33)$$

Pe baza acestor relații se poate trage concluzia că factorul ce conține pe  $2^{-1}$  din descompunerea (2-28) nu poate să apară decât o singură dată (altfel ar rezulta  $\log_2 A > 1$ ) iar factorii următori nu pot nici ei să apară în descompunere decât o singură dată (altfel în locul a 2 factori de ordinul  $i+1$  s-ar putea introduce un singur factor de ordinul  $i$ ). Cu aceasta se poate pune desvoltarea în factori a numărului binar  $A$  în forma :

$$A = (1+k_1 2^{-1})(1+k_2 2^{-2}) \dots (1+k_n 2^{-n}) = \prod_{i=1}^{i=n} (1+k_i 2^{-i}) \quad (2-34)$$

In relația (2-34) factorii pot avea valorile :

$$1 + k_1 2^{-1} \begin{cases} 1, & \text{cînd } k_1 = 0 \\ 1+2^{-1}, & \text{cînd } k_1 = 1 \end{cases}$$

In primul caz factorii nu apar in descompunere iar in al doilea caz ei nu au o valoare constantă cunoscută. Se poate vedea ușor că in descompunere nu pot să apară toți factorii deoarece pentru  $k_1=k_2=\dots=k_n=1$  ar rezulta  $A = 2,38$  ceea ce nu este posibil dacă numărul  $A$  este cuprins in domeniul (2-29).

Deci cel puțin un factor va lipsi din descompunere ( $k_1=0$  sau  $k_2=0$  cînd lipsește un singur factor). Trebuie remarcat deasemenea că pentru  $A \geq 1,5$  (in binar 1,1000...) in totdeauna  $k_1=1$ , deci  $k_1 = a_1$ ,  $a_1$  fiind bitul din dreapta virgulei numărului  $A$ , deoarece  $1+1 \cdot 2^{-1} = 1,1000\dots$

Prin logaritmare in baza 2 a ultimei forme a numărului  $A$  rezultă :

$$L = \log_2 A = \log_2(1+k_1 2^{-1}) + \log_2(1+k_2 2^{-2}) + \dots + \log_2(1+k_n 2^{-n}), \quad (2-35)$$

unde fiecare termen din dreapta poate avea valoarea

$$\log(1+k_i 2^{-i}) \begin{cases} 0, & \text{cînd } k_i = 0 \\ L_i = \log_2(1+2^{-i}), & \text{cînd } k_i = 1, \end{cases}$$

valorile  $L_i$  fiind constante cunoscute, calculate de autorul tezei in /73/ (Tabelul 2-2) cu 43 de biți.

Relația (2-35) se poate scrie deci :

$$L = k_1 L_1 + k_2 L_2 + \dots + k_n L_n = \sum_{i=1}^{i=n} k_i L_i \quad (2-36)$$

care dă logaritmul binar  $L$  al numărului  $A$  in funcție de valorile coeficienților de creștere  $k_i$ .

Se poate enunța acum algoritmul de calcul al logaritmului binar al unui număr  $A$  cuprins in domeniul (2-29). El include o operație de "descompunere in factori" și apoi o operație de "insumare a termenilor" (prin termen se va înțelege logaritmul factorului).

1. Se compară numărul  $A$  cu factorul  $(1+2^{-1})$  și rezultă una din situațiile :

- a.  $A \geq (1+2^{-1})$  , deci  $k_1=1$
- b.  $A < (1+2^{-1})$  , deci  $k_1=0$

2. Se compară numărul  $A$  cu produsul factorilor  $(1+k_1 2^{-1})(1+2^{-2})$  și rezultă una din situațiile :

- a.  $A \geq (1+k_1 2^{-1})(1+2^{-2})$  , deci  $k_2=1$
- b.  $A < (1+k_1 2^{-1})(1+2^{-2})$  , deci  $k_2=0$

n. Se compară numărul  $A$  cu produsul :

$$(1+k_1 2^{-1}) \dots [1+k_{n-1} 2^{-(n-1)}] (1+2^{-n})$$

și rezultă una din situațiile :

a.  $A \geq (1+k_1 2^{-1}) \dots [1+k_{n-1} 2^{-(n-1)}] (1+2^{-n})$ , deci  $k_n = 1$

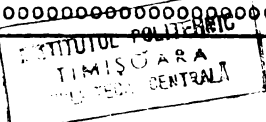
b.  $A < (1+k_1 2^{-1}) \dots [1+k_{n-1} 2^{-(n-1)}] (1+2^{-n})$ , deci  $k_n = 0$ .

Fiind determinate valorile coeficienților de creștere  $k_i$  se aplică relația (2-36) și se determină logaritmul  $L = \log_2 A$  căutat.

TABELUL 2-2

$L_i$  în zecimal și în binar

1	0,5849625007211	0,10010101110000000011000110011111011110
2	0,3219280948873	0,010100100110100111000010010111001100011
3	0,1699250014423	0,00101011000000000011010001100111110111101
4	0,0874628412503	0,000101001100111111011011110101001001000
5	0,0443941193584	0,000010101011010101010101010101010101011
6	0,0223673130284	0,0000010101010101010101010101010101010101
7	0,0112272554232	0,00000010101010101010101010101010101010111
8	0,0056245491938	0,000000010101000100111001000101010101011101
9	0,0028150156070	0,00000000101100011111000011111111111100010
10	0,0014081943928	0,00000000010110010010010101010101010101000
11	0,0007042690112	0,00000000001011001001011101010101010101011
12	0,0003521774803	0,000000000001011001010101010101010101010101
13	0,0001760994834	0,000000000000101100101010101010101010101011
14	0,0000880524301	0,000000000000010110010101010101010101010110
15	0,0000440268868	0,000000000000001011001010101010101010101000
16	0,0000220136113	0,000000000000000101100101010101010101010101
17	0,0000110068476	0,000000000000000010110010101010101010101011
18	0,0000055034343	0,000000000000000001011001010101010101010100
19	0,0000027517197	0,000000000000000000010110010101010101010111
20	0,0000013758605	0,000000000000000000000101100101010101010101
21	0,0000006879304	0,0000000000000000000000101100101010101010110
22	0,0000003439632	0,000000000000000000000001011001010101010110
23	0,0000001719826	0,0000000000000000000000000101100101010101011
24	0,0000000859913	0,00000000000000000000000000010110010101010101
25	0,0000000429956	0,00000000000000000000000000000101100101010101
26	0,0000000214978	0,0000000000000000000000000000000101100101010100
27	0,0000000107489	0,000000000000000000000000000000000101100101010100
28	0,0000000053744	0,0000000000000000000000000000000000010110010101010
29	0,0000000026872	0,00000000000000000000000000000000000001011001010101
30	0,0000000013436	0,000000000000000000000000000000000000000101100101010
31	0,0000000006718	0,00010110010101
32	0,0000000003359	0,0001011001010
33	0,0000000001679	0,0001011001010
34	0,0000000000839	0,00010110010
35	0,0000000000419	0,0001011001
36	0,0000000000209	0,000101100
37	0,0000000000104	0,000101100
38	0,0000000000052	0,00010110
39	0,0000000000026	0,0001011
40	0,0000000000013	0,0001011
41	0,0000000000006	0,000101
42	0,0000000000003	0,00010
43	0,0000000000001	0,0010



Algoritmul de calcul al antilogaritmului binar al unui logaritm  $L$  dat, cuprins în domeniul :

$$0 < L < 1$$

(2-37)

constă din parcurgerea în sens invers a algoritmului de calcul al logaritmului binar de mai sus. Algoritmul include operația de "descompunere în termeni" a logaritmului și apoi operația de "înmulțire a factorilor" (factorii reprezintă antilogaritmi termenilor) :

1. Se compară logaritmul  $L$  cu constanta  $L_1$  și rezultă una din situațiile :

a.  $L \geq L_1$  , deci  $k_1 = 1$

b.  $L < L_1$  . deci  $k_1 = 0$

2. Se compară logaritmul  $L$  cu suma  $kL_1 + L_2$  și rezultă una din situațiile :

a.  $L \geq k_1L_1 + L_2$ , deci  $k_2 = 1$

b.  $L < k_1L_1 + L_2$ , deci  $k_2 = 0$

...

n. Se compară logaritmul  $L$  cu suma :

$$k_1L_1 + \dots + k_{n-1}L_{n-1} + L_n$$

și rezultă una din situațiile :

a.  $L \geq k_1L_1 + \dots + k_{n-1}L_{n-1} + L_n$  , deci  $k_n = 1$

b.  $L < k_1L_1 + \dots + k_{n-1}L_{n-1} + L_n$  , deci  $k_n = 0$

Fiind determinate valorile coeficienților de creștere (operația de descompunere în termeni) se calculează acum antilogaritmul  $A$  cu relația (2-34) ceea ce constituie operația de înmulțire a factorilor.

Se observă și aici că nu toți coeficienții de creștere pot fi egali cu 1 deoarece suma tuturor constantelor  $L_i$  conduce la un număr mai mare decât 1 (cca. 1,25).

Operațiile de descompunere în factori și însumare a termenilor la calculul logaritmului se pot desfășura și în paralel, pe măsură ce se determină coeficienții de creștere. În mod asemănător, descompunerea în termeni și înmulțirea factorilor se pot desfășura în paralel.

Operațiile aritmetice cerute de algoritmul prezentat constă deci din comparări (efectuate de exemplu prin determinarea înprumutului din poziția cea mai semnificativă la scădere), adunări și înmulțiri. Înmulțirea se face însă cu un factor de forma  $(1+2^{-i})$  și se reduce deci la o adunare a produsului parțial cu el însuși deplasat însă cu  $i$  poziții binare spre dreapta.

- Se poate observa că algoritmul de logaritmare și cel de

antilogaritmare includ același tip de operații elementare ceea ce permite utilizarea, cu mici modificări a aceluiași hardware la generarea logaritmilor și antilogaritmilor binari.

Calculul logaritmilor și antilogaritmilor binari conform algoritmului de mai sus reprezintă un calcul iterativ în care numărul de iterații este fixat dinainte prin adoptarea cantității n de cifre ale factorilor  $(1+2^{-i})$  și constantelor  $L_1$ . În aceste iterații apar o serie de erori și anume :

- la calculul logaritmului :

1. eroarea absolută datorată descompunerii în factori a cărei limită superioară și valoare posibilă se notează cu  $\Delta L_{11}$  respectiv  $\Delta L_{1p}$ ,

2. eroarea absolută datorată cantității finite de cifre a termenilor  $L_1$ , a carei limită superioară și valoare posibilă se notează cu  $\Delta L_{21}$  respectiv  $\Delta L_{2p} / 58/$ .

- la calculul antilogaritmului :

3. eroarea absolută datorată descompunerii în termeni, a cărei limită superioară și valoare posibilă se notează cu  $\Delta A_{11}$  respectiv  $\Delta A_{1p}$ ,

4. eroarea absolută datorată rotunjirilor la înmulțirea factorilor, a cărei limită superioară și valoare posibilă se notează cu  $\Delta A_{21}$  respectiv  $\Delta A_{2p} / 58/$ .

1. Eroarea ce apare la descompunerea în factori se datorește faptului că din cauza numărului de biți limitat, pentru un ordin  $i \geq \frac{n}{2} + 1$  (uneori chiar pentru un ordin mai mic când termenul  $L_{i-1}$  are la sfârșit un număr mare de zerouri consecutive) dispăre inegalitatea (2-33). Cu alte cuvinte, apare situația :

$$2 L_1 \leq L_{i-1} \tag{2-38}$$

Aceasta înseamnă că un factor de ordin  $i \geq \frac{n}{2} + 1$  ar putea să fie utilizat de două ori în descompunerea în factori fără ca acest lucru să ducă la transformarea factorului dedublat într-un factor simplu de ordin i-1 cum s-a arătat anterior. Dacă nu există posibilitatea de a se sesiza apariția unui factor dedublat în descompunere atunci un factor  $(1+2^{-i})$  este "scăpat". În continuare compensarea totală a absenței lui prin apariția unor factori de ordin mai mare decât i nu mai este posibilă din cauză că :

$$(1+2^{-i}) > \prod_{i=1+1}^{i=n} (1+2^{-i}) \tag{2-39}$$

Aceasta face ca la sfârșitul descompunerii să nu existe în total deauna identitatea :

$$\prod_{i=1}^{i=n} (1+k_1 2^{-i}) = A$$

INSTITUTUL POLITEHNIC  
TIMIȘOARA  
BIBLIOTECA CENTRALĂ (2-40)

Eroarea la descompunerea în factori este maximă când este "scăpat" un factor de ordinal  $i = \frac{n}{2} + 1$  (de unde începe să se manifeste inegalitatea (2-38). Astfel, în locul operației :

$$P_{\frac{n}{2} + 1} \cdot \left[ 1 + 2^{-\left(\frac{n}{2} + 1\right)} \right] \quad (2-41)$$

unde  $P_{\frac{n}{2} + 1}$  reprezintă produsul  $\prod_{i=1}^{\frac{n}{2} + 1} (1 + 2^{-i})$ , se efectuează la descompunere operația :

$$P_{\frac{n}{2} + 1} \cdot \prod_{i=\frac{n}{2} + 2}^{i=n} (1 + 2^{-i}) \quad (2-42)$$

Comparând acum relațiile (2-41) și (2-42) se observă că deoarece între primul produs și al doilea există o diferență, mai este posibilă, înafară de scăparea factorului de ordin  $\frac{n}{2} + 1$ , scăparea a încă unui factor al cărui ordin este dat de diferența :

$$\begin{aligned} & \left[ 1 + 2^{-\left(\frac{n}{2} + 1\right)} \right] - \prod_{i=\frac{n}{2} + 2}^{i=n} (1 + 2^{-i}) < \\ & < \left[ 1 + 2^{-\left(\frac{n}{2} + 1\right)} \right] - \left( 1 + \sum_{i=\frac{n}{2} + 2}^{i=n} 2^{-i} \right) = 2^{-n} \end{aligned} \quad (2-43)$$

Prin urmare mai poate fi scăpat la descompunere un factor de ordinul  $n$  adică  $(1 + 2^{-n})$ .

Scăparea celor doi factori, arătați mai sus, conduce în cadrul operației de însumare a logaritmilor factorilor la o eroare absolută limită :

$$\begin{aligned} \Delta L_{11} &= \log_2 \left[ 1 + 2^{-\left(\frac{n}{2} + 1\right)} \right] + \log_2 (1 + 2^{-n}) - \log_2 \prod_{i=\frac{n}{2} + 2}^{i=n} (1 + 2^{-i}) = \\ &= L_{\frac{n}{2} + 1} - \sum_{i=\frac{n}{2} + 2}^{i=n} L_i + L_n = n_1 \cdot 2^{-n} + 2^{-n} \end{aligned} \quad (2-44)$$

Efectuând aceste calcule pe baza Tabelului 2-3 se observă că rezultatul depinde de cantitatea  $n_1$  de biți egali cu 1 a constantelor  $L_i$  (pentru  $i \geq \frac{n}{2} + 1$ ) în poziția  $2^{-n}$ . Dacă se consideră cazul teoretic când toate constantele  $L_i$  au în ultima poziție un bit 1 rezultă eroarea limită :

$$\Delta L_{11} < \left(\frac{n}{2} + 1\right) 2^{-n} + 2^{-n} = n \cdot 2^{-(n+1)} \quad (2-45)$$

Eroarea absolută posibilă este însă de două ori mai mică deoarece, în general, numai jumătate din constantele  $L_i$  au ultimul bit egal cu 1 și deasemenea este "scăpat" un singur factor :

$$L_{1p} \approx \frac{n}{4} \cdot 2^{-n} = n \cdot 2^{-(n+2)} \quad (2-46)$$

Pentru  $n = 28$ , relația (2-46) conduce la o eroare :

$$\Delta L_{1p} = 2^{-26} + 2^{-27} + 2^{-28} = 2^{-25} \quad (2-47)$$

Aplicarea pentru acest caz a relației (2-44) ținând cont de Tabelul 2-2 conduce la rezultatul :

$$\Delta L_{1p} = \Delta L_{11} = 2^{-25} \quad (2-48)$$

In concluzie eroarea absolută cauzată de descompunerea in factori afectează numai ultimele 3-4 poziții ale logaritmului. Ea depinde de faptul dacă la limitarea cantității de cifre ale termenilor  $L_1$  rămâne in ultima poziție o cantitate mai mare sau mai mică de biți 1 (Tabelul 2-2).

2. Eroarea absolută datorată cantității finite de biți ai termenilor  $L_1$  se poate scrie (relația 2-36) :

$$L_2 = \sum_{i=1}^{i=n} k_i e_r \quad (2-49)$$

unde  $e_r$  este eroarea de rotunjire a termenilor  $L_1$  la  $n$  biți :

$$e_r < 2^{-n} \quad (2-50)$$

Decarece cel puțin un coeficient  $k_1$  este nul /58/ rezultă eroarea absolută limită :

$$\Delta L_{21} < (n-1)2^{-n} \quad (2-51)$$

In realitate nu toți termenii  $L_1$  au aceeași eroare de rotunjire  $e_r$ . Din Tabelul 2-2 se poate vedea că, prin reținerea unei cantități de biți  $n$  ai termenilor, aproximativ jumătate din termeni au eroarea de rotunjire  $e_r < 2^{-n}$  (se înlătură biți 1 din poziția  $2^{-(n+1)}$  iar cealaltă jumătate are eroarea de rotunjire  $e_r < 2^{-(n+1)}$  (se înlătură biți 1 din poziția  $2^{-(n+2)}$ ). Cu aceasta rezultă eroarea absolută posibilă (un coeficient  $k_1$  se consideră nul) :

$$\Delta L_{2p} = \frac{n}{2} \cdot 2^{-n} + \left(\frac{n}{2} - 1\right) 2^{-(n+1)} = (3n-2) \cdot 2^{-(n+2)} \quad (2-52)$$

In majoritatea cazurilor eroarea  $\Delta L_{2p}$  va fi mai mică decît cea dată de relația de mai sus deoarece erorile de rotunjire sînt mai mici decît cele admise iar coeficienții  $k_1$  nu sînt toți egali cu 1.

Eroarea absolută limită in cadrul operației de calcul al algoritmilor va fi deci :

$$\Delta L_1 = \Delta L_{11} + \Delta L_{21} = n \cdot 2^{-(n+1)} + (n-1) \cdot 2^{-n} = (3n-2) \cdot 2^{-(n+1)} \quad (2-53)$$

iar eroarea absolută posibilă :

$$\Delta L_p = \Delta L_{1p} + \Delta L_{2p} = n \cdot 2^{-(n+2)} + (3n-2) \cdot 2^{-(n+2)} = (2n-1) 2^{-(n+1)} \quad (2-54)$$

Pentru un număr de biți  $n=28$  rezultă astfel :

$$\Delta L_1 = 2^{-23} + 2^{-25} + 2^{-27} \quad (2-55)$$

$$\Delta L_p = 2^{-24} + 2^{-25} + 2^{-26} \quad (2-56)$$

Deoarece cazul  $n=28$  s-a analizat în mod special în teză s-a calculat cu mare precizie eroarea absolută maximă pe baza tabelului constantelor  $L_i$  cu 43 de biți, în cazul când  $n-1$  coeficienți  $k_i$  sînt egali cu 1, rezultînd :

$$\Delta L_1 = \Delta L_p = 2^{-24} + 2^{-26} + 2^{-27} \quad (2-57)$$

care este apropiată de cea dată de relația teoretică (2-56). Deci eroarea absolută maximă afectează ultimele cîine poziții ale logaritmului pentru  $n=28$ .

3. La calculul antilogaritmului eroarea absolută datorată descompunerii în termeni survine din aceleași motive ca și cea de la descompunerea în factori. Cu alte cuvinte, în locul apariției de două ori în descompunere a unui termen  $L_{\frac{n}{2}+1}$  descompunerea va conține un singur termen  $L_{\frac{n}{2}+1}$  și suma de termeni

$$\sum_{i=\frac{n}{2}+2}^{i=n} L_i < L_{\frac{n}{2}+1} \quad (2-58)$$

care încearcă să compenseze "scăparea termenului  $L_{\frac{n}{2}+1}$ ". Aceasta face ca la sfîrșitul descompunerii să nu existe în tîntdeauna identitatea :

$$\sum_{i=1}^{i=n} k_i L_i = L \quad (2-59)$$

(compensarea nu reușește). Existența unei diferențe între membrii inegalității (2-58) face posibilă scăparea a încă unei serii de termeni a căror sumă este egală cu diferența amintită. Factorii corespunzători termenilor scăpați nu vor apărea în operația de înmulțire și conduc la eroare în calculul antilogaritmului.

Diferența se poate calcula cu relația :

$$L_{\frac{n}{2}+1} - \sum_{i=\frac{n}{2}+2}^{i=n} L_i = n_1 \cdot 2^{-n} \quad (2-60)$$

unde  $n_1$  reprezintă numărul de constante de ordin  $i \geq \frac{n}{2}+1$  care au ultimul bit egal cu 1. Dacă se consideră cazul limită cînd toate constantele  $L_i$  au ultimul bit egal cu 1 rezultă o diferență :

$$L_{\frac{n}{2}+1} - \sum_{i=\frac{n}{2}+2}^{i=n} L_i = \left(\frac{n}{2}-1\right) \cdot 2^{-n} = (n-2) \cdot 2^{-(n+1)} \quad (2-61)$$



căreia îi corespunde o sumă de termeni :

$$(n-2)2^{-(n+1)} \leq L_{n+1-m} + L_{n+1-(m-2)} \quad (2-62)$$

unde  $m$  este numărul maxim ce îndeplinește condiția :

$$2^m \leq n \quad (2-63)$$

Cu aceasta rezultă eroarea absolută limită la calculul antilogaritmului datorată descompunerii în termeni :

$$\begin{aligned} \Delta A_{11} &\leq P_{\frac{n}{2}+1} \cdot \left[ 1+2^{-\left(\frac{n}{2}+1\right)} \right] \left[ 1+2^{-(n+1-m)} \right] \left[ 1+2^{-[(n+1)-(m-2)]} \right] - \\ &- P_{\frac{n}{2}+1} \cdot \prod_{i=\frac{n}{2}+2}^{i=n} (1+2^{-i}) \end{aligned} \quad (2-64)$$

care, admitând că  $P_{\frac{n}{2}+1} < 2$ , obține valoarea :

$$\begin{aligned} \Delta A_{11} &< 2 \left[ 1+2^{-\left(\frac{n}{2}+1\right)} + 2^{-(n+1-m)} + 2^{-(n+3-m)} - 1 - \sum_{i=\frac{n}{2}+2}^{i=n} 2^{-i} \right] = \\ &= 2^{-(n-m)} + 2^{-(n+2-m)} + 2^{-(n-1)} \end{aligned} \quad (2-65)$$

Eroarea absolută posibilă rezultă în cazul în care se consideră că numai jumătate din constantele  $L_i$  pentru  $i \geq \frac{n}{2}+1$  au ultimul bit egal cu 1. Diferența (2-60) rezultă în acest caz :

$$L_{\frac{n}{2}+1} - \sum_{i=\frac{n}{2}+2}^{i=n} L_i = \frac{n}{4} \cdot 2^{-n} = n \cdot 2^{-(n+2)} \quad (2-66)$$

căreia îi corespunde o sumă de termeni "scăpați" în plus :

$$n \cdot 2^{-(n+2)} \leq L_{n+2-m} + L_{n+2-(m-1)} = L_{n+2-m} + L_{n+3-m} \quad (2-67)$$

Cu aceasta eroarea absolută posibilă devine :

$$\begin{aligned} \Delta A_{1p} &= P_{\frac{n}{2}+1} \left[ 1+2^{-\left(\frac{n}{2}+1\right)} \right] \left[ 1+2^{-(n+2-m)} \right] \left[ 1+2^{-(n+3-m)} \right] - \\ &- P_{\frac{n}{2}+1} \cdot \prod_{i=\frac{n}{2}+2}^{i=n} (1+2^{-i}) < \\ &< 2 \left[ 1+2^{-\left(\frac{n}{2}+1\right)} + 2^{-(n+2-m)} + 2^{-(n+3-m)} - 1 - \sum_{i=\frac{n}{2}+2}^{i=n} 2^{-i} \right] = \\ &= 2^{-(n+1-m)} + 2^{-(n+2-m)} + 2^{-(n-1)} \end{aligned} \quad (2-68)$$

4. Eroarea absolută limită datorată rotunjirilor la înmulțirea factorilor (relația 2-34) apare în cazul când toți coeficienții  $k_i$  sînt egali cu 1 (de fapt cel puțin un coeficient dintre  $k_i$

și  $k_2$  este nul). Erorile prin rotunjire apar din cauza înlăturării biților din dreapta poziției  $2^{-n}$  prin deplasarea produsului anterior /58/. Această înlăturare începe la înmulțirea de ordinul  $i = s+1$  unde  $s$  este dat de relația :

$$2^{-(1+2+3+\dots+s)} \geq 2^{-n}$$

sau :

$$1+2+3+\dots+s \leq n \quad (2-69)$$

Admițând că eroarea de rotunjire ce apare este  $e_r = 2^{-n}$  rezultă eroarea absolută limită :

$$\Delta A_{21} = (n-s)e_r < (n-s)2^{-n} \quad (2-70)$$

Ținând cont că în realitate eroarea de rotunjire este  $e_r < 2^{-n}$  la jumătate din produsele deplasate și  $e_r < 2^{-(n+1)}$  la cealaltă jumătate, se obține eroarea absolută posibilă :

$$\Delta A_{2p} = \frac{n-s}{2} 2^{-n} + \frac{n-s}{2} 2^{-(n+1)} = 3(n-s) \cdot 2^{-(n+2)} \quad (2-71)$$

Insumând cele două categorii de erori ce apar la operația de calcul a antilogaritmului rezultă :

- eroarea absolută limită :

$$\begin{aligned} \Delta A_1 = \Delta A_{11} + \Delta A_{21} &< 2^{-(n-m)} + 2^{-(n+2-m)} + 2^{-(n-1)} + (n-s)2^{-n} = \\ &= (n+2-s+2^m+2^{m-2}) \cdot 2^{-n} \end{aligned} \quad (2-72)$$

și eroarea absolută posibilă :

$$\begin{aligned} \Delta A_p = \Delta A_{1p} + \Delta A_{2p} &= 2^{-(n+1-m)} + 2^{-(n+2-m)} + 2^{-(n-1)} + 3(n-s)2^{-(n+2)} \\ &= (2^{m+1} + 2^m + 3n + 8 - 3s) 2^{-(n+2)} \end{aligned} \quad (2-73)$$

Pentru un număr de biți  $n=28$  rezultă  $m=4$ ,  $s=7$  și se obțin din relațiile de mai sus :

$$\Delta A_1 < 2^{-23} + 2^{-25} + 2^{-27} + 2^{-28} \quad (2-74)$$

$$\Delta A_p = 2^{-24} + 2^{-25} + 2^{-26} + 2^{-28} \quad (2-75)$$

Totuși pentru cazul  $n=28$  s-a determinat cu precizie mare eroarea absolută maximă :

$$\Delta A_1 = \Delta A_p = 2^{-24} + 2^{-26} + 2^{-27} + 2^{-28} \quad (2-76)$$

care este aproximativ aceeași cu cea dată de relația (2-73) și cu cea de la calculul logaritmului (relația 2-57).

Din relațiile (2-57) și (2-76) se vede că eroarea afectează numai ultimele poziții binare ale logaritmului sau antilogaritmului (5 poziții pentru  $n=28$  biți în cazul cel mai defavorabil).

Pentru asigurarea unei precizii mai bune într-un sistem ce generează logaritmi și antilogaritmi trebuie folosite circuite

pentru o cantitate de biți  $n$  mai mare decât cantitatea de biți a numerelor ce se logaritmează pentru ca eroarea de calcul să se poată neglija.

Astfel, pentru o unitate aritmetică cu virgulă mobilă logaritmică ce operează cu numere disponibile în calculator cu 24 biți (un bit în fața virgulei și 23 după virgulă), pentru ca eroarea să fie mai mică decât  $2^{-23}$  sînt necesare circuite de generare a logaritmului și antilogaritmului pentru 28 biți.

În urma studiului erorilor prezentat mai sus rezultă o serie de posibilități de reducere a acestora. Deoarece erorile absolute sînt întotdeauna negative o posibilitate de reducere la jumătate a erorii absolute posibile constă în adăugarea la rezultat a unei corecții :

$$\frac{\Delta L_p}{2} \text{ la calculul logaritmilor}$$

$$\frac{\Delta A_p}{2} \text{ la calculul antilogaritmilor}$$

Deoarece principala eroare absolută apare din cauza cantității finite de biți ai termenilor  $L_i$  și ai produselor parțiale deplasate  $P_i$  există posibilitatea de a se reduce erorile prin aplicarea unei rotunjiri a acestora. Valorile  $L_i$  se pot rotunji în tabel iar valorile  $P_i$  prin schema electronică.

Pentru reducerea erorilor este indicată alegerea cantității  $n$  de biți ținînd cont și de faptul că numărul de termeni  $L_i$  ce conțin biți 1 în pozițiile  $2^{-n}$  și  $2^{-(n+1)}$  să fie cît mai redus.

În fine, eliminarea erorilor datorate descompunerii în factori sau în termeni este posibilă prin repetarea ultimului factor  $(1+2^{-n})$  sau a ultimului termen  $L_n$  pînă cînd se obține identitatea :

$$\prod_{i=1}^{i=n} (1+k_i 2^{-i}) = A$$

respectiv :

(2-77)

$$\sum_{i=1}^{i=n} k_i L_i = L$$

Pentru reducerea numărului de factori la descompunere s-a analizat deasemenea posibilitatea utilizării unor factori de forma

$$1 + k_i 2^{-i} + 2^{-(i+1)} \quad (2-78)$$

Acest lucru necesită însă însumarea simultană a trei numere (produsul anterior, produsul deplasat cu  $i$  respectiv  $i+1$  poziții binare) pentru care sînt necesare sumatoare cu 4 intrări. Deasemenea, prin folosirea unor factori mai mari va rezulta o eroare suplimentară

tară de cuantificare.

Algoritmul de calcul al logaritmilor și antilogaritmilor binari bazat pe descompunerea în factori, propus de autorul tezei, are următoarele avantaje :

- simplitatea operațiilor aritmetice necesare în calcule,
- utilizarea aceluiași operații aritmetice atât la calculul logaritmului cât și al antilogaritmului: adunări, comparări și deplasări,
- asigurarea preciziei dorite prin simpla extindere a cantității de biți ai numerelor,
- reducerea la minimum a numărului de iterații necesar, față de alți algoritmi,
- ușurința transpunerii algoritmului într-un hardware pentru generarea logaritmilor și antilogaritmilor binari, care poate fi o unitate aritmetică obișnuită sau una ce include structuri logice celulare de logaritmare și antilogaritmare,
- posibilitatea realizării pe baza algoritmului a unei subrutine simple pentru calculatoare numerice,
- aplicabilitatea simplă în cazul sistemului cu virgulă mobilă.

Ca dezavantaj al algoritmului propus se poate considera acela al necesității efectuării calculelor cu o cantitate de biți mai mare decât aceea a numărului ce se logaritmează când este impusă o eroare mai mică decât bitul cel mai puțin semnificativ al numărului. Aceasta conduce la creșterea cantității circuitelor necesare în schema de generare.

Intrucât între algoritmul propus de autorul tezei /37/, /58/ și algoritmul Perle [24] există unele asemănări și au fost comunicări în același an în mod independent, se prezintă mai jos deosebirile dintre ei.

- algoritmul propus de autorul tezei pleacă de la un algoritm cunoscut pentru calculul cu tabele al logaritmului zecimal [3],
- algoritmul propus de autorul tezei este concretizat pentru logaritmi binari unde determinarea caracteristicii este simplă, în timp ce algoritmul Perle este generalizat pentru o bază  $b$  oarecare ,
- algoritmul propus de autorul tezei operează numai cu partea fracționară a numărului și cu mantisa logaritmului în timp ce algoritmul Perle include la calcule și partea întreagă a numărului respectiv caracteristica logaritmului ceea ce complică mult calculele și circuitele,

- algoritmul propus de autorul tezei studiază posibilitatea apariției multiple a unui factor (sau termen) în iterație și se concretizează la baza 2 când în iterație factorii sînt unici în timp ce algoritmul Perle pentru a putea fi utilizat la o bază  $b > 2$  necesită repetarea de un număr de ori a unei iterații,

- algoritmul Perle [24] a avut o greșeală pe care autorul tezei a sesizat-o în /72/ privind convergența iterației pentru o bază  $b > 2$ ; deasemenea autorul tezei a propus completarea algoritmului Perle în acest sens /72/,

- algoritmul propus de autorul tezei include numai operații de deplasare, adunare și comparare în timp ce algoritmul Perle include în plus operații de scădere la calculul antilogaritmului,

- algoritmul propus de autorul tezei este însoțit de un studiu al erorilor pentru cazul când cantitatea iterațiilor este impusă de cantitatea de biți ai numerelor și a registrelor din echipamentul de calcul /58/,

- algoritmul propus de autorul tezei conține valorile termenilor  $L_1$  calculate cu 43 cifre binare /73/, /37/,

- autorul tezei a făcut și propuneri de structuri logice celulare pentru generarea logaritmilor și antologaritmilor binari /37/.

### 2.3. Calculul constantelor $L_1$ și $C_1$ cu ajutorul calculatorului electronic.

Calculul șirurilor de constante  $L_1$  și  $C_1$  /73/ s-a efectuat cu metoda prezentată în [3], folosindu-se tabelul de logaritmi zecimali cu 32 cifre dat acolo. Pentru calcul s-a utilizat calculatorul numeric IRIS-50, programele fiind scrise în FORTRAN /73/. În calculator, în cazul lucrului cu precizie dublă, lungimea părții fracționare a numerelor a fost de 17 cifre zecimale. Eroarea cu care au fost cunoscute numerele în calculator a fost mai mică de  $1 \cdot 10^{-16}$  (cifra a 17-a nu a mai fost corectă).

Tabelul de logaritmi folosit conține logaritmi în baza 10 ai unor factori zecimali de forma dată de relația (2-79) iar metoda de calcul se bazează pe descompunerea în astfel de factori și adunarea logaritmilor factorilor (adunarea termenilor) în cazul calculului logaritmilor  $L_1$  sau pe descompunerea în termeni și înmulțirea antilogaritmilor termenilor (înmulțirea factorilor) în cazul calculului constantelor  $C_1$ .

Factorii zecimali utilizați în calcule au forma :

$$(1 + k_x \cdot 10^{-n}) \quad (2-79)$$

in care  $n=2\dots 16$ ,  $x=1\dots 3$ ,  $k_1=5$ ,  $k_2=2$ ,  $k_3=1$  iar in tabelul din [3] sînt date valorile :

$$\log_{10}(1 + k_x 10^{-n}) \quad (2-80)$$

Pentru calculul unei constante  $L_1 = \log_2(1+2^{-1})$  se compară  $(1+2^{-1})$  cu  $(1+5 \cdot 10^{-2})$  - primul factor din tabelul dat [3]. Dacă :

$$(1+2^{-1}) \geq (1+5 \cdot 10^{-2}) \quad (2-81)$$

atunci factorul  $(1+5 \cdot 10^{-2})$  face parte din descompunerea in factori a lui  $(1+2^{-1})$  și logaritmul său :

$$\log_{10}(1+5 \cdot 10^{-2}) \quad (2-82)$$

este adunat intr-un registru al rezultatului  $L_1$ . Se verifică in continuare dacă același factor  $(1+5 \cdot 10^{-2})$  mai apare încă odată in descompunerea in factori a lui  $(1+2^{-1})$  făcîndu-se comparația între

$$(1+2^{-1}) \text{ și } (1+5 \cdot 10^{-2}) (1+5 \cdot 10^{-2})$$

iar dacă acest produs nu depășește numărul  $(1+2^{-1})$  se adună din nou logaritmul factorului  $(1+5 \cdot 10^{-2})$  la rezultat. Operațiile se repetă pînă ce factorul  $(1+5 \cdot 10^{-2})$  nu mai apare in descompunere. Se trece atunci la factorul următor -  $(1+2 \cdot 10^{-2})$  - mărindu-se  $x$  cu 1, cu care se efectuează aceleași operații de înmulțire și comparare, adunîndu-se dacă este cazul logaritmul factorului la rezultat. Calculul continuă prin creșterea lui  $x$  și  $n$  pînă la verificarea prezenței in descompunere a factorului  $(1+1 \cdot 10^{-16})$ . Suma logaritmilor factorilor incluși in descompunere va reprezenta cu aproximație pe :

$$\log_{10}(1+2^{-1}) \quad (2-83)$$

care se convertește simplu in  $L_1 = \log_2(1+2^{-1})$ .

Eroarea absolută de calcul se datorește in special însumării erorilor logaritmilor factorilor (2-80) care sînt cunoscuți cu o eroare mai mica de  $1 \cdot 10^{-16}$ . In cadrul programului de calcul s-a prevăzut și numărarea cantității  $j$  de adunări efectuate pentru obținerea logaritmului  $L_1$ . Eroarea absolută la calcul va fi de ordinul  $j \cdot 10^{-16}$  și va afecta teoretic 2-3 cifre ale constantelor  $L_1$  astfel că numai 13-14 cifre zecimale ale constantelor sînt exacte (43-45 cifre binare).

In scopul calculării constantelor  $C_1$  acestea se scriu :

$$C_1 = \text{antilog}_{10}(2^{-1} \log_{10} 2) \quad (2-84)$$

și pentru efectuarea calculului logaritmul  $(2^{-1} \log_{10} 2)$  se descompune in termeni de forma (2-80) dați in [3], urînd să se înmulțească apoi antilogaritmii acestor termeni - adică factorii de forma (2-79) folosiți și anterior. Calculul decurge la fel ca in

cazul constantelor  $L_i$  iar erorile absolute sînt de același ordin de mărime /73/.

Ca o verificare a preciziei de calcul s-a comparat constanta  $C_1 = 2^{2^{-1}} = \sqrt{2}$ , cunoscută cu mai mult de 17 cifre zecimale exacte [3], cu valoarea ei calculată cu calculatorul electronic. Rezultă că  $C_1$  s-a determinat cu 15 cifre zecimale exacte deci eroarea absolută a rezultat cu un ordin de mărime mai mică decît cea teoretică presupusă mai sus.

Constantele  $C_i$  și  $L_i$  sînt prezentate cu 13 cifre zecimale exacte după virgulă în Tabelul 2-1 și Tabelul 2-2, pentru  $i=1...43$ . Limita superioară a indicelui  $i$  reprezintă cu aproximație numărul de cifre binare corespunzătoare celor 13 cifre zecimale ale constantelor. Din tabele se observă că de la mijloc în jos o constantă se obține din cea anterioară prin deplasare spre dreapta cu o poziție.

În fig.2-1 și 2-2 se prezintă ordinogramele programelor de calcul a constantelor  $C_i$  și  $L_i$ . În acestea s-au folosit următoarele notații principale :

LFZ (k,N) =  $\log_{10}(1+k \cdot 10^{-N})$  = logaritmul factorului zecimal,

FB =  $(1+2^{-1})$  = factorul binar,

FBF =  $2^{-1}$  = partea fracționară a factorului binar,

FFZ =  $10^{-N}$  = partea fracționară a factorului zecimal,

FZMK =  $(1+k \cdot 10^{-N})$  = factorul zecimal,

SZ = suma de logaritmi zecimali,

SZA = suma de logaritmi zecimali anterioară,

LZ2 =  $\log_{10} 2$ ,

LOGZ =  $2^{-1} \log_{10} 2$  = logaritmul zecimal al lui  $C_i = 2^{2^{-1}}$ ,

ALOGZ = antilog<sub>10</sub>(LOGZ), care în final devine  $C_i$ ,

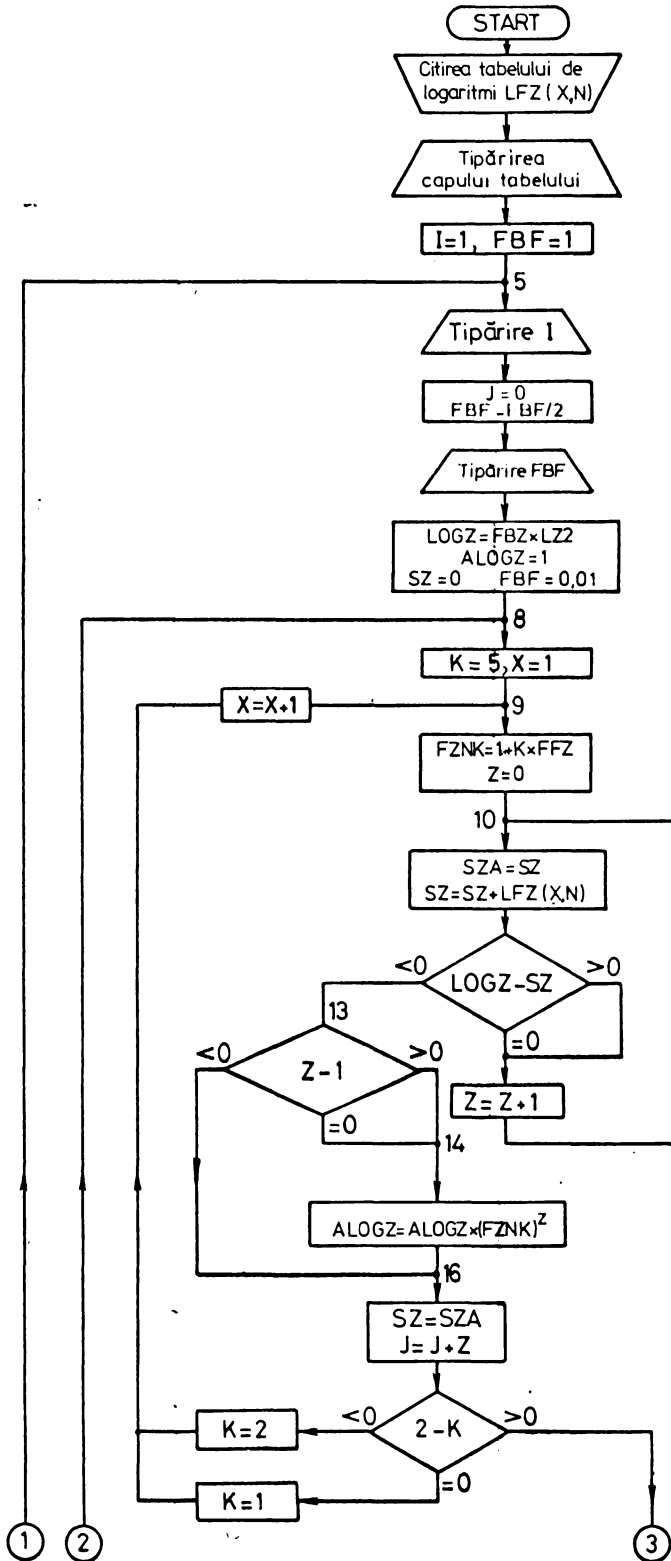
CB = cifra binară a lui  $C_i$ ,

FZA = produsul de factori zecimali anterior ,

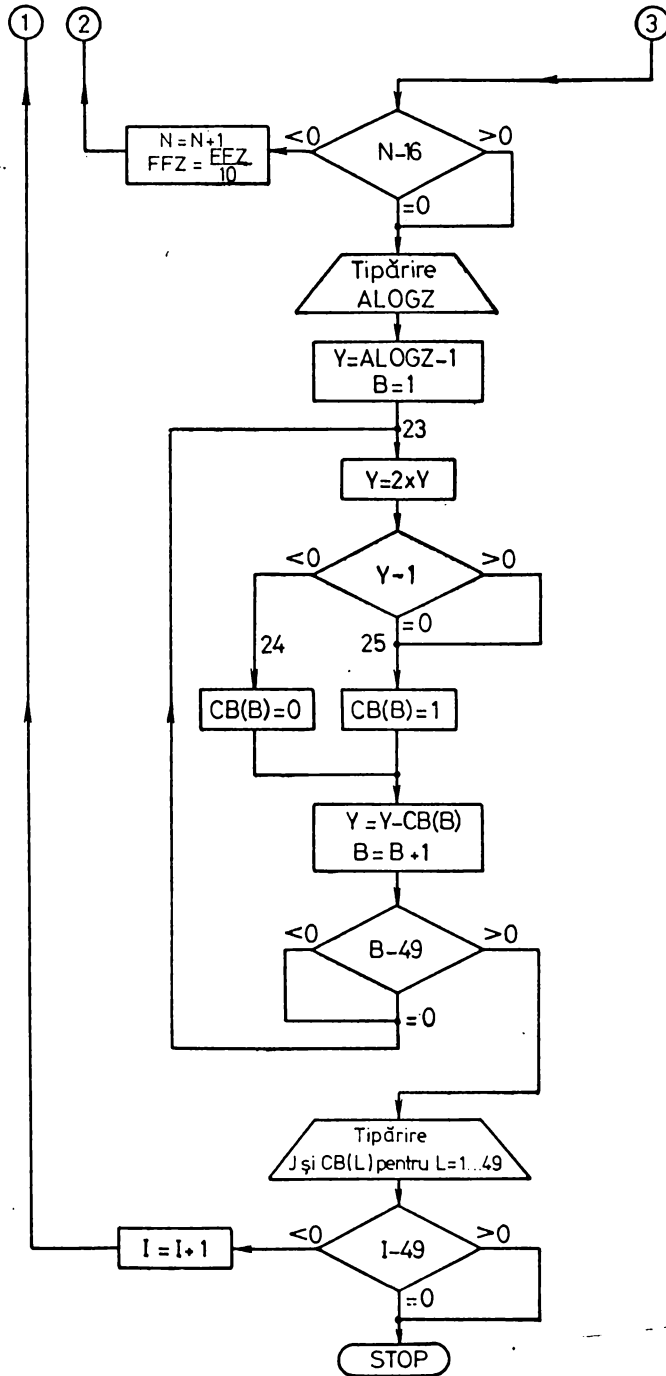
FZ = produsul factorilor zecimali,

LOGZ = suma logaritmilor zecimali ai factorilor care în final devine  $L_i$  în baza 10,

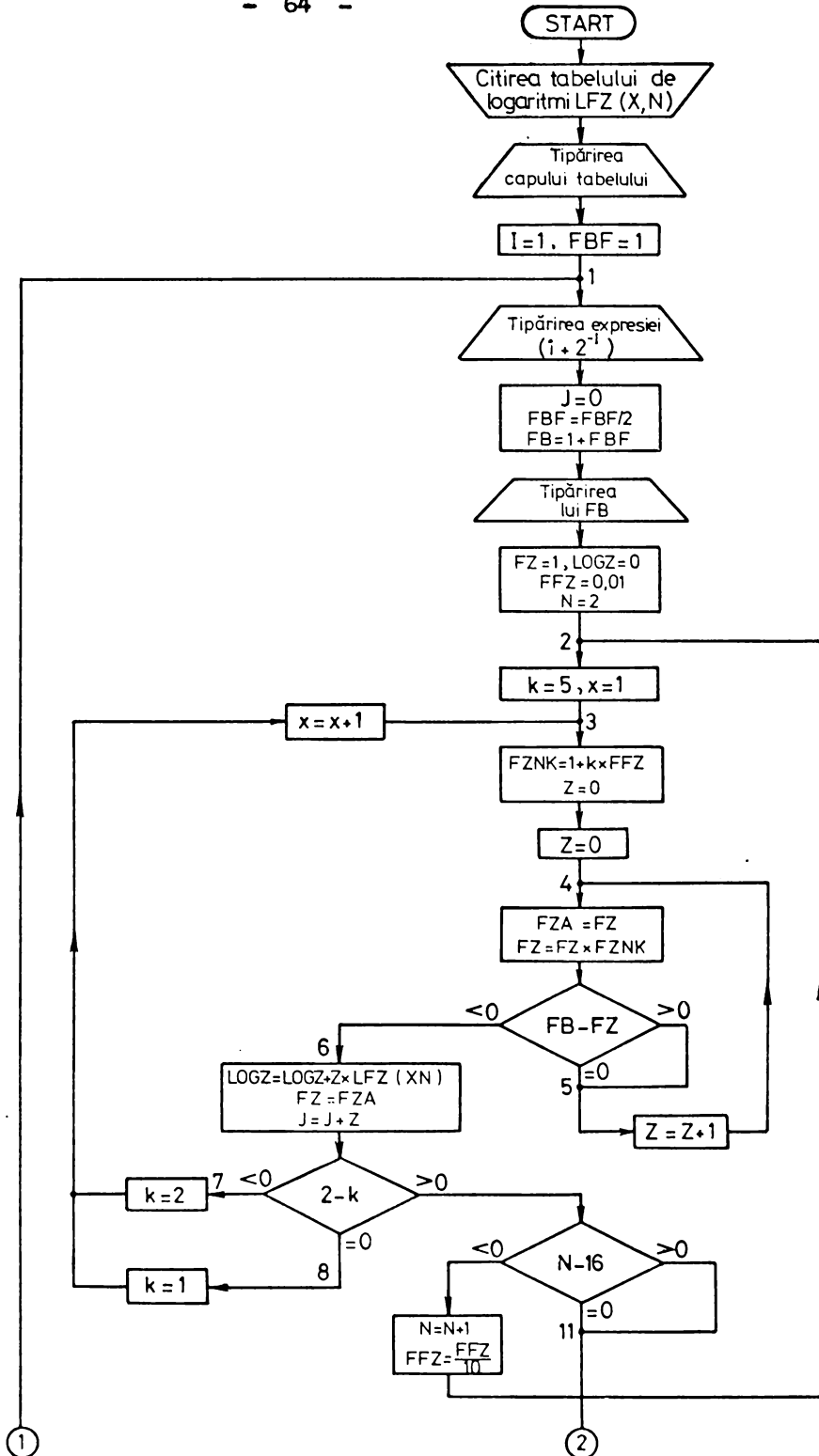
LOGBZ =  $L_i$  în baza 2 în zecimal.

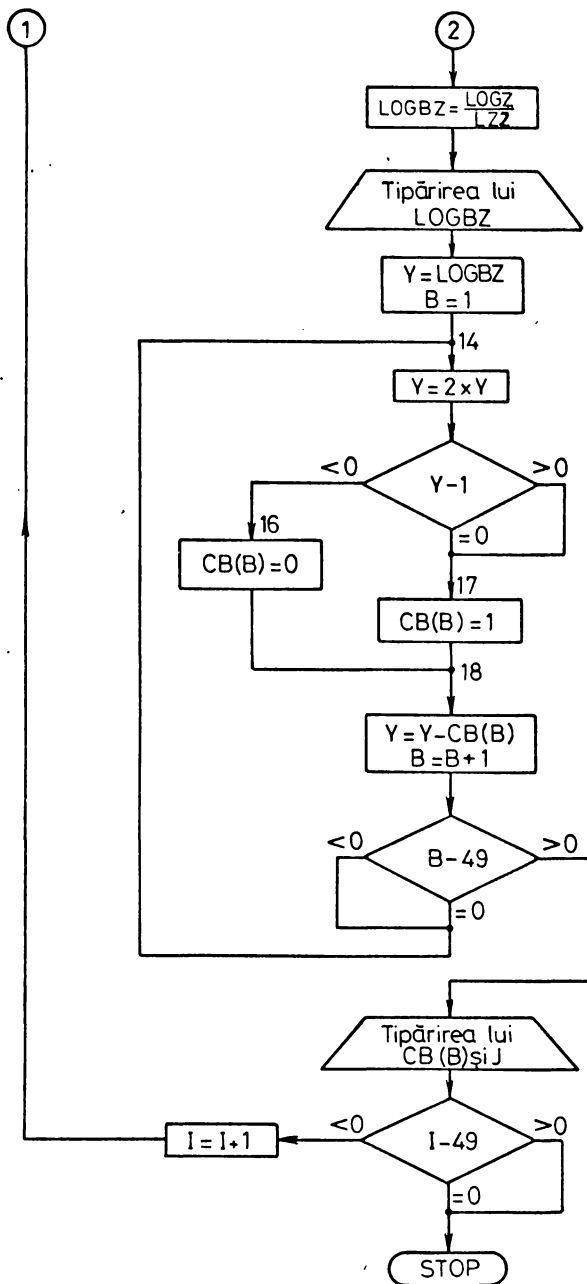






**Fig.2-1** Ordinograma programului pentru calculul constantelor  $C_i$ .





**Fig.2-2** Ordinograma programului pentru calculul constantelor  $I_1$ .

### CAPITOLUL III

#### STRUCTURI LOGICE CELULARE PENTRU GENERAREA LOGARITMILOR SI ANTILOGARITMILOR BINARI.

##### 3.1. Dispozitiv de generare a logaritmulor si antilogarit- milor binari ce include o structură logică celulară de înmulțire și împărțire.

Pe baza algoritmului prezentat în paragraful 2.1 din Capitulul II, elaborat de autorul tezei /66/ s-a conceput un dispozitiv de generare a logaritmulor și antilogaritmulor binari ce include o structură logică celulară de înmulțire și împărțire (fig. 3-1) /66/ și utilizează în operații constantele  $G_1$  (Tabelul 2-1).

Dispozitivul conține o structură logică celulară de înmulțire și împărțire de tipul celei propusă de Gex [51], un registru al antilogaritmului (A), un registru al logaritmului (B), un șir de circuite SAU-exclusiv pentru inversarea ieșirilor structurii în cazul împărțirii [51], un generator de constante  $G_1$  precum și unele circuite logice de control. Cu oarecare modificări se poate utiliza structura propusă de Deegan [54]. S-a adoptat însă aici structura propusă de Gex [51] deoarece aceasta are ieșiri comune pentru produs și cît.

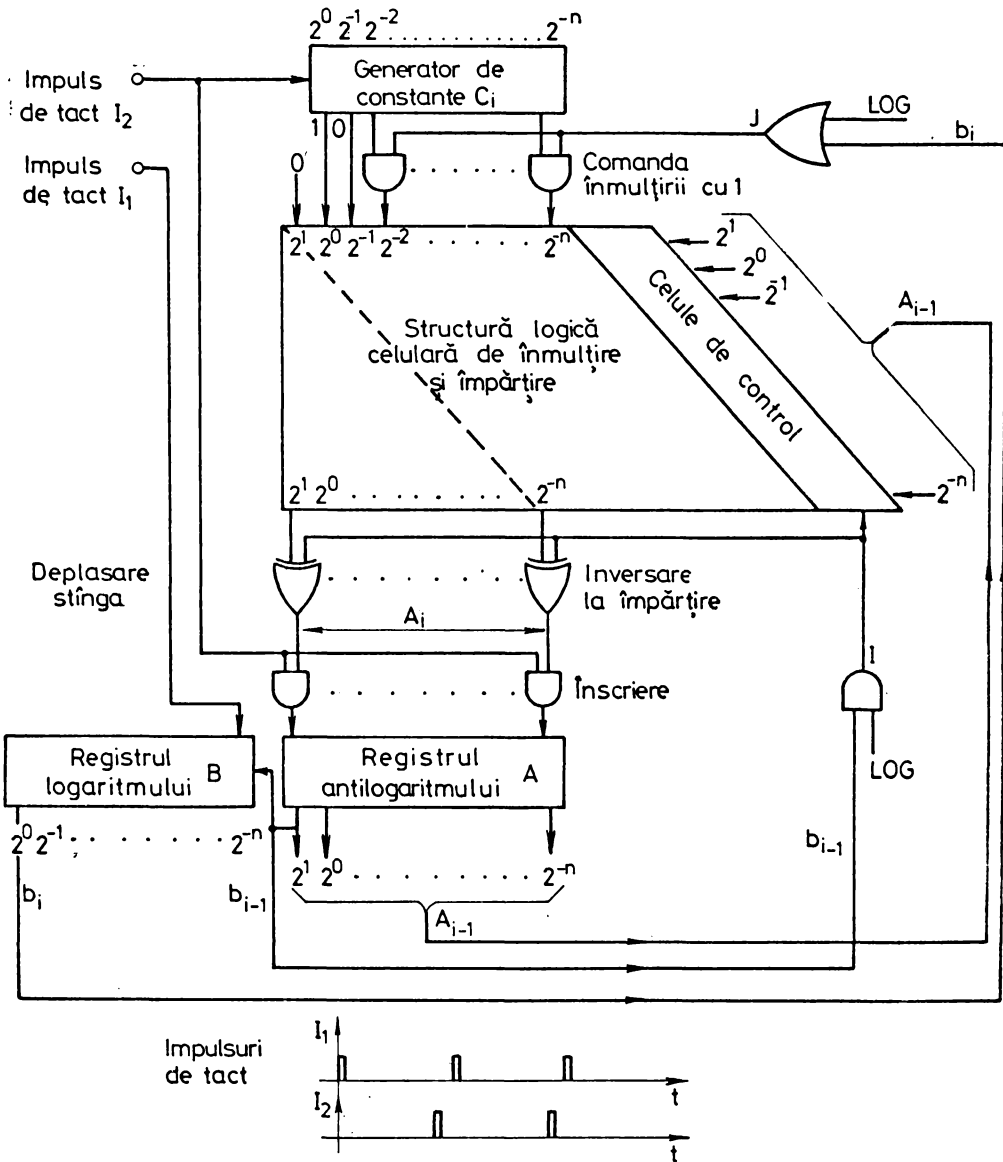
Cînd se calculează logaritmul binar, la început, numărul A este transferat în registrul antilogaritmului - A, se aduce la zero registrul logaritmului - B iar generatorul de constante furnizează în starea inițială constanta  $2^{1/2}$ .

Impulsurile de tact  $I_1$  deplasează spre stînga cu o poziție conținutul registrului B și introduce succesiv în acesta cifrele binare ale logaritmului care sînt identice cu cifra ce apare în poziția  $2^1$  a registrului A în urma operațiilor de înmulțire sau împărțire.

Impulsurile de tact  $I_2$  realizează înscrierea rezultatului înmulțirii sau împărțirii în registrul A și generarea constantei următoare. Fiecare impuls de tact (fiecare ciclu) trebuie repetat de  $n-1$  ori -  $n$  fiind numărul de cifre binare al operandului după virgulă - iar intervalul dintre două impulsuri, succesive de același tip este determinat în primul rînd de durata operației de înmulțire sau împărțire [51].

Pentru stabilirea tipului operației necesare la calculul logaritmului (LOG-1) se cercetează bitul  $b_{1-1}$  aflat în poziția  $2^1$  a registrului A. Resultă astfel funcția logică I :

$$I = b_{1-1} \text{LOG} \quad (3-1)$$



**Fig. 3-1.** Dispozitiv de generare a logaritmilor și antilogaritmilor binari bazat pe înmulțiri și împărțiri cu constante.

Funcția  $I$  comandă prin intermediul celulelor de control [51] efectuarea operației de împărțire (când  $I=1$ ) sau înmulțire (când  $I=0$ ). Funcția  $I$  comandă de asemenea circuitele SAU-exclusiv pentru inversarea biților de la ieșirea structurii  $G_{ex}$  intrucît la împărțire aceasta furnizează inversul biților citului [51].

Astfel, cînd  $b_{i-1} = 1$ , operația ce trebuie efectuată este o împărțire, rezultă  $I=1$  și are loc inversarea ieșirilor structurii.

La calculul antilogaritmului ( $\text{LOG}=0$ ) se cercetează cifra  $b_1$  a logaritmului, aflată în poziția  $2^0$  a registrului B./66/, pentru a stabili dacă se face înmulțirea cu constanta  $2^{1/2^i}$  sau cu 1. Rezultă astfel funcția logică J :

$$J = \text{LOG} + b_1 \quad (3-2)$$

care la calculul antilogaritmului ia valoarea  $J = b_1$ . Prin intermediul circuitelor SI comandate de funcția J se trimite de la generator la intrarea structurii constanta  $2^{1/2^i}$  sau 1 după cum  $b_1=1$  sau 0.

Structura de înmulțire și împărțire Gex [51] folosită trebuie să conțină  $n+2$  rînduri, primul rînd avînd  $n+2$  celule iar ultimul  $2n+3$  celule, intrucît numărul  $A_{i-1}$  și numărul  $A_i$  au valori cuprinse între 1 și

$$(2-2^n) \cdot 2^{1/2} = 2,824 \quad (3-3)$$

și au  $n$  cifre supă virgulă.

Față de schema propusă de Dean [19] pentru generarea logaritmilor și antilogaritmilor binari, care necesită o structură logică celulară de ridicare la patrat (fig.1-11) și o structură logică celulară de extragere a rădăcinii patrute (fig.1-12), schema propusă de autorul tezei (fig.3-1) conține în plus un generator de constante cu un număr de  $n-1$  stări,  $n+2$  circuite SAU-exclusiv și  $n$  circuite SI (în fig.1-11 și 1-12 nu s-au inclus circuitele necesare pentru comanda înscrierii în registrul de lucru a rezultatului obținut în structura logică). În schimb schema propusă aici (fig.3-1) se poate realiza simplă într-o instalație de calcul care conține deja o structură logică celulară de înmulțire și împărțire. Deasemenea, o structură logică celulară de înmulțire și împărțire [51] conține mai puține circuite logice decît cele două structuri logice celulare ale schelelor Dean [19].

Timpu de generare al logaritmului realizat de schema propusă mai sus este comparabil cu cel ce se obține la schema Dean (discutat în paragraful 1.2). El include  $n-1$  cicluri (deoarece constanta  $C_n=1,000\dots$ ), durata unui ciclu fiind cu ceva mai mare decît durata operației de împărțire (cea mai lungă dintre operațiile de înmulțire și împărțire). Durata de generare a antilogaritmului va fi mai mică decît durata de generare a logaritmului deoarece se efectuează numai operații de înmulțire. Ea va fi, deasemenea, mult mai mică decît durata generării antilogaritmului cu circuitul propus de Dean [19] la care

$$t_{\text{alog}} \approx 6 t_{\text{log}}$$

(3-4)

Generatorul de constante din fig.3-1 a fost studiat și proiectat în /70/. Se prezintă mai jos posibilitățile realizării generatorului de constante  $C_1$ , se stabilește soluția cea mai simplă și se proiectează generatorul pentru un număr de 28 biți ai constantelor după virgulă ceea ce permite utilizarea lui într-un dispozitiv aritmetic cu virgulă mobilă, ce operează cu numere avînd 24 biți pentru mantisă.

Sînt posibile următoarele moduri de realizare a generatorului de constante /70/ :

- a) numărător binar și matrice logică cu diode,
- b) numărător cu succesiune de stări impusă,
- c) registru de deplasare cu modificarea stării,
- d) numărător și memorie fixă.

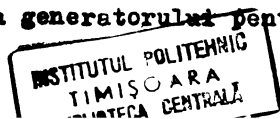
În primul caz circuitele logice de comandă a numărătorului includ cîteva zeci de circuite SI cu 2 pînă la 5 intrări și cîteva zeci de circuite SAU cu 2 pînă la 8 intrări. Aceasta face ca matricea logică să fie complicată.

În cazul al doilea funcțiile de comandă ale numărătorului sînt complicate din cauza cantității mari de modificări necesare la trecerea dintr-o stare în starea următoare.

În cazul al treilea se profită de forma particulară a constantelor date în Tabelul 2-1 din care se observă că după deplasarea la dreapta cu o poziție a unei constante de ordinul  $i$  ea se deosebește printr-un număr redus de biți față de constanta de ordinul  $i+1$ . Cantitatea de biți ce se repetă de la o constantă la alta crește pe măsura ce se avansează în tabel iar începînd de la mijlocul tabelului o constantă se obține din cea anterioară prin simpla deplasare la dreapta (Tabelul 3-1). Generatorul de constante se poate deci realiza simplu, ca un registru de deplasare comandat de un impuls de tact, care se stabilește după deplasare în starea dorită prin circuite logice simple, comandate de un alt impuls de tact (fig.3-2).

În cazul al patrulea memoria fixă poate furniza succesiv constantele  $C_1$  dacă la intrările de selecție se aplică ieșirile de la un numărător binar obișnuit realizat cu  $n$  bistabile unde  $2^n > n$ ,  $n$  fiind cantitatea de biți ai constantelor și în același timp cantitatea constantelor.

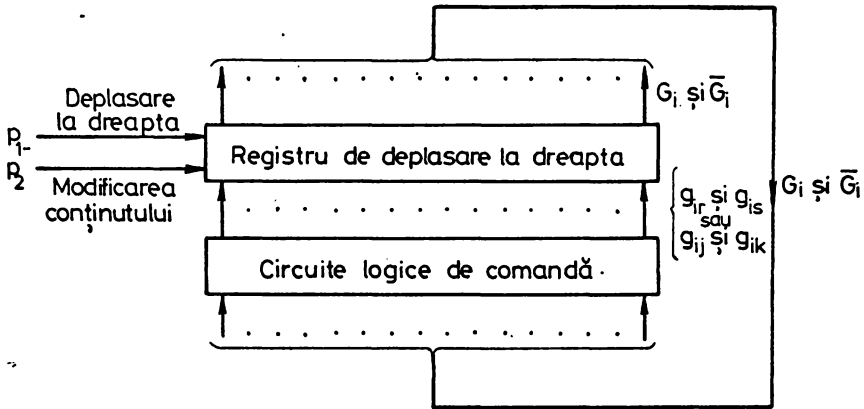
Proiectarea generatorului de constante de tipul a, b, sau d nu prezintă dificultăți. Proiectarea generatorului pentru cazul c se prezintă mai jos.



T A B E L U L 3-1

	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28
C <sub>27d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
C <sub>1</sub>	1	0	1	1	0	1	0	1	0	0	0	0	0	1	0	0	1	1	1	1	0	0	1	1	0	0	1	1	0
C <sub>1d</sub>	1	0	0	1	1	0	1	0	1	0	0	0	0	1	0	0	1	1	1	1	1	0	0	1	1	0	0	1	1
O <sub>2</sub>	1	0	0	1	1	0	0	0	0	0	1	1	0	1	1	1	1	1	1	0	0	0	0	0	0	1	0	1	0
C <sub>2d</sub>	1	0	0	0	1	1	0	0	0	0	0	1	1	0	1	1	1	1	1	1	1	0	0	0	0	0	1	0	1
C <sub>3</sub>	1	0	0	0	1	0	1	1	1	0	0	1	0	1	0	1	1	1	0	0	0	0	0	1	1	1	1	0	0
C <sub>3d</sub>	1	0	0	0	0	1	0	1	1	1	0	0	1	0	1	0	1	1	1	0	0	0	0	0	1	1	1	1	0
C <sub>4</sub>	1	0	0	0	0	1	0	1	1	0	1	0	1	0	1	0	1	1	0	0	0	0	1	1	0	1	1	0	0
C <sub>4d</sub>	1	0	0	0	0	0	1	0	1	1	0	1	0	1	0	1	0	1	1	0	0	0	0	1	1	0	1	1	0
C <sub>5</sub>	1	0	0	0	0	0	1	0	1	0	1	0	0	1	1	0	1	1	0	0	0	0	1	1	0	1	0	0	1
C <sub>5d</sub>	1	0	0	0	0	0	0	1	0	1	0	1	0	0	1	1	0	1	1	0	0	0	0	1	1	0	1	0	0
C <sub>6</sub>	1	0	0	0	0	0	0	1	0	1	1	0	0	1	0	0	1	1	0	1	0	0	0	1	1	1	1	1	0
C <sub>6d</sub>	1	0	0	0	0	0	0	1	0	1	1	0	0	1	0	0	1	1	0	1	0	0	0	1	1	1	1	1	1
C <sub>7</sub>	1	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	1	1	0	1	1	0	1	1	0	1	0	0	1
C <sub>7d</sub>	1	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	1	1	0	1	1	0	1	1	0	1	0	0
C <sub>8</sub>	1	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	0	0	0	1	1	0	1	1	1	1	0	1
C <sub>8d</sub>	1	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	0	1	0	1	0	1	1	1	1	1	0	1
C <sub>9</sub>	1	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	0	0	1	0	0	0	0	0	1	1	0
C <sub>9d</sub>	1	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	0	0	1	0	0	0	0	0	0	1	1
C <sub>10</sub>	1	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	0	0	1	0	0	0	0	0	0	1	0
C <sub>10d</sub>	1	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	1	0	0	0	0	0	0	0	0	1	0
C <sub>11</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	1	0	0	1
C <sub>11d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	1	0	1
C <sub>12</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	0	1	0
C <sub>12d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	0	1	0
C <sub>13</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	0	1	0
C <sub>13d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	0	1
C <sub>14</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	1	0	1	1	1	0	0	0
C <sub>14d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	0	0
C <sub>15</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	0	0
C <sub>15d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	
C <sub>16</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	
C <sub>16d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	
C <sub>17</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	1	
C <sub>17d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1	0	1	1	
C <sub>18</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	1	0
C <sub>18d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	1	0
C <sub>19</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	1	0
C <sub>19d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0	1
C <sub>20</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	1
C <sub>20d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0
C <sub>21</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	0
C <sub>21d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0
C <sub>22</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0
C <sub>22d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0
C <sub>23</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0
C <sub>23d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0
C <sub>24</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0
C <sub>24d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0
C <sub>25</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0
C <sub>25d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0
C <sub>26</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
C <sub>26d</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
C <sub>27</sub>	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0





**Fig. 3-2.** Generator de constante  $C_i$ .

Constantele  $C_i$  sînt date cu 28 biți după virgulă în Tabelul 3-1 unde cu indicele d s-au notat constantele deplasate cu o poziție spre dreapta. Comparînd două cîte două constante, dintre care prima este deplasată, rezultă basculările necesare din starea 0 în 1 și din starea 1 în 0 a bistabilelor registrului de deplasare. Funcțiile de comandă "g" pentru bistabilele de tip RS ale generatorului rezultă deci simplu din tabel, luînd în considerație toate basculările, pe coloane :

$$\begin{aligned}
 \varepsilon_{2s} &= C_{27d} \\
 \varepsilon_{3s} &= C_{27d} \\
 \varepsilon_{5s} &= C_{27d} & \varepsilon_{5r} &= C_{2d} \\
 \varepsilon_{6s} &= C_{2d} & \varepsilon_{6r} &= C_{1d} \\
 \varepsilon_{7s} &= C_{27d} + C_{2d} \\
 \varepsilon_{8s} &= C_{2d} & \varepsilon_{8r} &= C_{1d} \\
 & & \varepsilon_{9r} &= C_{3d} \\
 \varepsilon_{10s} &= C_{3d} + C_{1d} \\
 \varepsilon_{11s} &= C_{1d} & \varepsilon_{11r} &= C_{4d} \\
 \varepsilon_{12s} &= C_{4d} & \varepsilon_{12r} &= C_{2d} \\
 \varepsilon_{13s} &= C_{27d} + C_{1d} + C_{2d} \\
 & & \varepsilon_{14r} &= C_{2d} + C_{5d} + C_{6d} \\
 \varepsilon_{15s} &= C_{1d} + C_{6d} \\
 \varepsilon_{16s} &= C_{27d} + C_{1d} + C_{4d} + C_{6d} \\
 \varepsilon_{17s} &= C_{27d} & \varepsilon_{17r} &= C_{4d} \\
 \varepsilon_{18s} &= C_{27d} & \varepsilon_{18r} &= C_{2d} + C_{3d} + C_{4d} + C_{7d} \\
 \varepsilon_{19s} &= C_{27d} + C_{5d} & \varepsilon_{19r} &= C_{2d}
 \end{aligned}
 \tag{3-5}$$

$$\begin{aligned}
 \varepsilon_{21s} &= G_{4d} + G_{6d} + G_{8d} + G_{10d} & \varepsilon_{20r} &= G_{1d} + G_{2d} + G_{8d} + G_{10d} \\
 \varepsilon_{22s} &= G_{3d} + G_{4d} + G_{10} & \varepsilon_{22r} &= G_{5d} + G_{8d} + G_{9d} \\
 \varepsilon_{23s} &= G_{27d} + G_{2d} + G_{3d} + G_{6d} + G_{7d} + G_{10d} & \varepsilon_{23r} &= G_{8d} + G_{4d} + G_{1d} \\
 \varepsilon_{24s} &= G_{2d} + G_{5d} + G_{10d} & \varepsilon_{24r} &= G_{1d} + G_{3d} + G_{6d} \\
 \varepsilon_{25s} &= G_{1d} + G_{2d} + G_{7d} & \varepsilon_{25r} &= G_{8d} + G_{11d} \\
 \varepsilon_{26s} &= G_{27d} + G_{5d} + G_{9d} + G_{11d} & \varepsilon_{26r} &= G_{4d} + G_{6d} + G_{7d} \\
 \varepsilon_{27s} &= G_{27d} + G_{5d} + G_{7d} + G_{8d} & \varepsilon_{27r} &= G_{9d} + G_{6d} + G_{3d} \\
 \varepsilon_{28s} &= G_{4d} + G_{10d} & \varepsilon_{28r} &= G_{1d} + G_{2d} + G_{5d} + G_{8d} + G_{13d}
 \end{aligned}$$

Dacă bistabilele sînt de tip JK atunci expresiile funcțiilor de comandă rămîn aceleași și se înlocuiesc doar indicii r cu j și s cu k. Această echivalare este valabilă deoarece funcțiile  $\varepsilon_{1r}$  și  $\varepsilon_{1s}$  nu sînt niciodată simultan egale cu 1.

În aceste funcții logice intră ca variabile numai stările  $G_{1d}$  ale registrului după deplasare pentru  $i=27$  și  $i=1...13$ . În celelalte situații nu este necesară comanda modificării stării registrului. Expresiile  $G_{1d}$  pentru stări se pot deduce simplu din Tabelul 3-1 incluzînd în ele mai întîi bitul  $G_{i+1}$  (corespunzător cifrei 1 din poziția  $2^{-(i+1)}$  care deosebește o stare  $G_{1d}$  de toate stările următoare din tabel și încă unul sau mai mulți biți, negați sau nu, care deosebesc starea  $G_{1d}$  de toate stările anterioare din tabel care au bitul  $G_{i+1} = 1$ . În felul acesta expresiile pentru stările  $G_{1d}$  rezultă foarte simplu :

$$\begin{aligned}
 G_{1d} &= G_3 & G_{2d} &= G_4 G_5 & G_{3d} &= G_5 G_7 & (3-6) \\
 G_{4d} &= G_6 G_9 & G_{5d} &= G_7 G_8 & G_{6d} &= G_8 G_{10} \\
 G_{7d} &= G_9 G_{19} & G_{8d} &= G_{10} G_{12} & G_{9d} &= G_{11} G_{17} \\
 G_{10d} &= G_{12} G_{17} & G_{11d} &= G_{13} G_{15} G_{16} & G_{12d} &= G_{14} G_{21} \\
 G_{13d} &= G_{15} G_{16} G_{17} & G_{27d} &= G_{25} G_{26} G_{27} G_{28}
 \end{aligned}$$

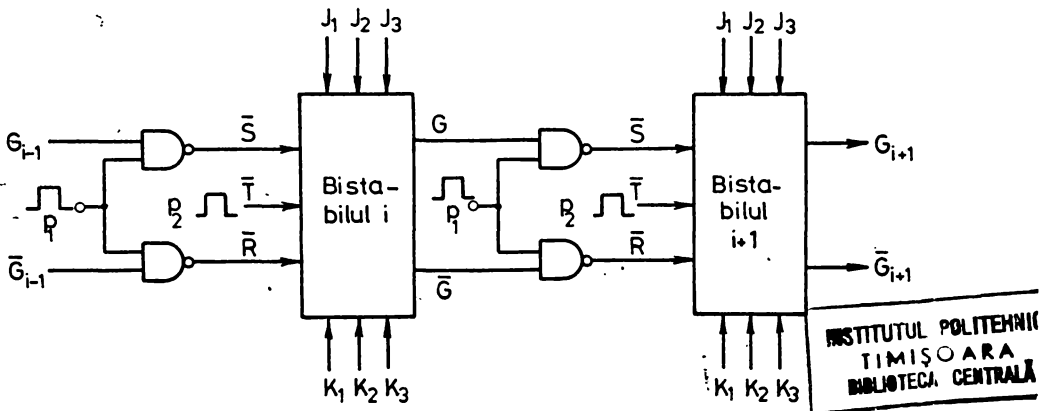
Printr-o metodă asemănătoare cu cea de scriere a stărilor  $G_{1d}$  se poate efectua minimizarea expresiilor funcțiilor de comandă  $\varepsilon_{1s}$  și  $\varepsilon_{1r}$  de mai sus care includ funcții SAU de stări. Se poate găsi un număr redus de biți  $G_j$ , comuni tuturor stărilor din funcția SAU ce se minimizează și care nu apar împreună în nici una din celelalte stări ale registrului.

În urma acestei minimizări rezultă funcțiile de comandă în forma finală :

$$\begin{aligned}
 \varepsilon_{2s} &= \bar{G}_{25} \bar{G}_{26} \bar{G}_{27} \bar{G}_{28} & \varepsilon_{3s} &= \varepsilon_{2s} & (3-7) \\
 \varepsilon_{5s} &= \varepsilon_{2s} & \varepsilon_{5r} &= G_4 G_5 \\
 \varepsilon_{6s} &= G_3 & \varepsilon_{7s} &= \varepsilon_{2s} + \varepsilon_{5r}
 \end{aligned}$$

$$\begin{aligned}
 \varepsilon_{8s} &= \varepsilon_{5r} & \varepsilon_{8r} &= G_3 \\
 \varepsilon_{9r} &= G_5 G_7 & \varepsilon_{10s} &= G_8 G_{10} \bar{G}_{11} \\
 \varepsilon_{11s} &= G_3 & \varepsilon_{11r} &= G_6 G_9 \\
 \varepsilon_{12s} &= \varepsilon_{11r} & \varepsilon_{12r} &= \varepsilon_{5r} \\
 \varepsilon_{13s} &= \varepsilon_{2s} + G_4 & \varepsilon_{14r} &= G_4 \bar{G}_6 G_{17} G_{21} \bar{G}_{28} \\
 \varepsilon_{15s} &= G_8 \bar{G}_9 & \varepsilon_{16s} &= \varepsilon_{2s} + G_8 \bar{G}_{12} \\
 \varepsilon_{17s} &= \varepsilon_{2s} & \varepsilon_{17r} &= \varepsilon_{11r} \\
 \varepsilon_{18s} &= \varepsilon_{2s} & \varepsilon_{18r} &= \varepsilon_{5r} + G_2 \bar{G}_{10} \\
 \varepsilon_{19r} &= \varepsilon_{5r} & \varepsilon_{20r} &= G_5 + G_{12} \bar{G}_{16} \\
 \varepsilon_{21s} &= G_8 G_9 + G_{12} \bar{G}_{17} & \varepsilon_{22r} &= G_{13} \bar{G}_{15} \\
 \varepsilon_{23s} &= G_{13} G_{21} \bar{G}_{22} G_{23} + \bar{G}_{25} G_{27} \bar{G}_{28} & \varepsilon_{23r} &= G_{17} G_{18} G_{23} \\
 \varepsilon_{24s} &= G_{14} G_{16} G_{24} + G_{12} \bar{G}_{17} & \varepsilon_{24r} &= \bar{G}_{15} G_{17} G_{18} \bar{G}_{21} \\
 \varepsilon_{25s} &= G_{17} G_{18} G_{19} & \varepsilon_{25r} &= G_{13} G_{20} \\
 \varepsilon_{26s} &= \varepsilon_{2s} + G_{13} G_{26} & \varepsilon_{26r} &= G_{11} G_{24} \\
 \varepsilon_{27s} &= \varepsilon_{2s} + \bar{G}_{15} G_{17} G_{22} & \varepsilon_{27r} &= G_{14} G_{18} \bar{G}_{23} G_{27} \\
 \varepsilon_{28s} &= G_{15} \bar{G}_{16} \bar{G}_{25} & \varepsilon_{28r} &= G_{17} \bar{G}_{19} G_{22} + G_4
 \end{aligned}$$

Circuitele de comandă ale registrului de deplasare din generatorul de constante  $C_i$  sînt cele mai simple atunci cînd registrul este realizat cu bistabile integrate master-slave JK (fig.3-3) avînd cîte 3 intrări J și K ce formează o funcție logică SI.



**Fig.3-3.** Realizarea registrului de deplasare al generatorului de constante.

În acest caz o serie de funcții logice din lista de mai sus și anume, cele de forma SI, se realizează direct de către intrările bistabilelor. Deplasarea la dreapta se face în prezența impulsului  $p_1$  prin intermediul intrărilor asincrone iar modificarea conținutului se face prin înscrierea în bistabilul master cu ajuto-

rul funcțiilor de comandă în timpul impulsului  $p_2$  apoi prin înscrierea în bistabilul slave la terminarea impulsului  $p_2$  care ține locul impulsului de orologiu (aplicat la intrarea de sincronizare).

La realizarea generatorului sînt necesare următoarele cantități de circuite : 27 bistabile master-slave JK, 4 invertoare, 72 circuite NU-SI cu 2 intrări, 4 circuite NU-SI cu 3 intrări, 4 circuite NU-SI cu 4 intrări, 1 circuit NU-SI cu 8 intrări. Acestea reprezintă 51 capsule integrate din care pentru realizarea funcțiilor de comandă sînt utilizate doar 11 capsule /70/.

În mod asemănător se poate proiecta și un generator pentru constantele  $L_1$  utilizate (paragraful 2.2) în cadrul algoritmului bazat pe descompunere în factori /70/ dacă acesta se implementează pe un dispozitiv aritmetic secvențial obișnuit.

### 3.2. Structură logică celulară de generare în paralel a antilogaritmilor binari bazată pe înmulțirea constantelor $C_1$ .

Pe baza algoritmului de calcul al antilogaritmilor binari prezentat în paragraful 2-1 (relația 2-5) s-a conceput o structură logică celulară de generare în paralel a antilogaritmilor binari /56/. Plecînd de la relația :

$$A = 2^{\frac{1}{2}b_1} 2^{\frac{1}{4}b_2} \dots 2^{\frac{1}{2^i}b_i} \quad (3-8)$$

unde  $b_i$  reprezintă bitul de ordinul  $i$  al logaritmului, și făcînd substituția :

$$2^{\frac{1}{2^i}b_i} = \left[ 2^{\frac{1}{2^i}} \right]^{b_i} = (C_1)^{b_i} \quad (3-9)$$

se obține :

$$A = (C_1)^{b_1} (C_2)^{b_2} \dots (C_1)^{b_i} = \prod_{i=1}^{i=n} (C_1)^{b_i} \quad (3-10)$$

Un algoritm pentru operația de calcul al logaritmului care să conțină numai operații de înmulțire cu constante nu a fost găsit de autorul tezei (algoritmul de calcul al logaritmului prezentat în paragraful 2-1 include operații de înmulțire și împărțire).

Inseamnă, așa cum s-a arătat și în paragraful 2-1, că se poate calcula antilogaritmul binar al unui număr binar  $L$  prin înmulțirea între ele a acelor constante  $C_1$  (Tabelul 2-1) care corespund biților  $b_i$  diferiți de zero ai numărului  $L$ . Cantitatea înmulțirilor nu va fi totuși exagerată deoarece nu întotdeauna toți biții numărului binar  $L$  sînt 1-uri. Deasemenea înmulțirea cu o constantă este mai ușor de efectuat întrucît se pot lua numai

acele produse parțiale (deplasate în modul necesar) care corespund biților egali cu 1 ai constantelor  $C_i$  (Tabelul 2-1).

Pentru alcătuirea structurii logice celulare de antilogaritmare relația (3-10) se pune în forma :

$$A = \prod_{i=1}^{i=n-1} [1+b_i(C_i-1)] \quad (3-11)$$

unde s-a folosit substituția :

$$(C_i)^{b_i} = 1+b_i(C_i-1), \quad (3-12)$$

pentru a se lucra numai cu partea fracționară a constantelor  $C_i$  și s-a ținut cont că  $C_n=1$  (Tabelul 2-1).

Dacă se notează produsul parțial de ordinul  $i$  cu  $P_i$  atunci se poate scrie /56/ :

$$\begin{aligned} P_i &= P_{i-1} [1+b_i(C_i-1)] = P_{i-1} b_i (C_i-1) = \\ &= P_{i-1} + P_{i-1} b_i (c_{i1}2^{-1} + c_{i2}2^{-2} + \dots + c_{in}2^{-n}) \end{aligned} \quad (3-13)$$

unde  $c_{i1}, c_{i2}, \dots, c_{in}$  reprezintă biții din dreapta virgulei ai a constantei  $C_i$  ( $c_0=1$  întotdeauna).

Prin urmare produsul parțial rezultat după cea de a  $i$ -a înmulțire se obține adăugînd la produsul parțial anterior, cînd  $b_i=1$ , același produs, repetat de atîtea ori cîți biți 1 conține constanta  $C_i$  și deplasat în conformitate cu ordinul acestora. Cînd  $b_i=0$  la produsul parțial anterior nu se mai adaugă nimic. Produsul parțial inițial va fi :

$$P_1 = 1 + b_1 (C_1 - 1) \quad (3-14)$$

urmînd ca el să fie înmulțit cu  $(n-2)$  constante de forma (3-12).

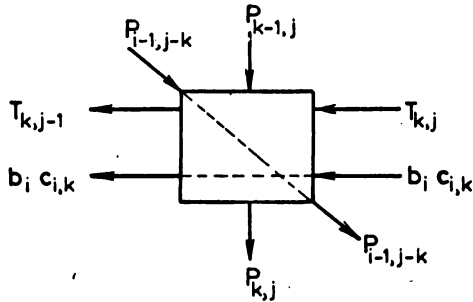
Structura logică celulară care efectuează operația de antilogaritmare după relațiile (3-11) și (3-13) conține  $n-2$  structuri logice celulare de multiplicare (fig.3-5) de tipul celei descrise în [8] care au însă fiecare numai acele rînduri ce corespund biților egali cu 1 ai părții fracționare a constantelor  $C_i$ .

Structurile de multiplicare se pot realiza cu celula propusă tot în [8] și prezentată în fig.3-4. Aici cu indicele  $i$  s-a notat ordinul bitului constantei  $C_i-1$ .

În celulă se realizează funcțiile logice :

$$\begin{aligned} P_{k,j} &= (P_{k-1,j} \oplus P_{i-1,j-k} \oplus T_{k,j})^{b_i} c_{i,k} + \\ &+ P_{k-1,j}^{b_i} c_{i,k} \end{aligned} \quad (3-15)$$

$$T_{k,j-1} = P_{k-1,j} P_{i-1,j-k} + P_{k-1,j} T_{k,j} + P_{i-1,j-k} T_{k,j} \quad (3-16)$$



**Fig.3-4.** Celula structurii de generare a antilogaritmului.

Deci ieșirea  $P_{k,j}$  reprezintă suma logică a biților  $P_{k-1,j}$ ,  $P_{i-1,j-k}$  și  $T_{k,j}$ , condiționată de valoarea bitului  $b_i$  (conform relației (3-13). Bitul  $c_{i,k}$  este în totdeauna egal cu 1 întrucît structura de multiplicare conține numai rîndurile corespunzătoare cifrelor înmulțitorului  $b_i(C_1-1)$  care sînt egale cu 1.

Ieșirea  $T_{k,j-1}$  reprezintă transportul rezultat în cadrul însumării biților amintiți.

La intrările verticale și diagonale ale structurii de multiplicare de ordinul  $i$  (Fig.3-5) se aplică produsul parțial  $P_{i-1}$  cu lungime dublă (cu  $2n$  biți după virgulă), respectiv simplă iar la intrările orizontale produsul :

$$b_i(C_1-1) = b_i(c_{i1}2^{-1} + c_{i2}2^{-2} + \dots + c_{in}2^{-n}), \quad (3-17)$$

Prima structură de multiplicare nu mai este necesară deoarece primul factor,  $1+b_1(C_1+1)$  se aplică la intrările verticale ale structurii de multiplicare 2.

Cu linie întreruptă s-a marcat limita structurii de multiplicare propusă de Dean [8] pentru cazul cînd  $P_{i-1}$  adus la intrare are numai  $n$  biți. Aici însă structura trebuie completată ca în fig.3-5 pentru a se putea utiliza produsul  $P_{i-1}$  cu lungimea dublă în scopul reducerii erorilor de rotunjire.

Săgețile arată sensul în care crește ordinul biților. Coloana corespunzătoare bitului dinaintea virgulei se poate elimina deoarece acest bit este în totdeauna egal cu 1 și nici nu apare un transport din coloana din dreapta virgulei ( $1 \leq \lambda < 2$ ). În acest caz la prima intrare diagonală din stînga a fiecărei structuri de multiplicare trebuie aplicat bitul 1. La intrările diagonale neutilizate ale celulelor trebuie aplicat bitul 0 (în triunghiul delimitat de linia întreruptă).

Din Tabelul 2-1 se vede că lucrînd cu lungime de cuvînt  $n=28$  biți după virgulă trebuie luate în considerare 27 constante  $C_1$  ( $C_{28} = 1$ ). Structura logică celulară de antilogaritmare va avea atunci un număr de 26 structuri de multiplicare incomplete avînd împreună 184 rînduri (numărul de 1-uri conținut de partea fracționară a constantelor  $C_2 \dots C_{27}$ ) și un total de celule identice de

8348 (cînd coloana din stînga virgulei este eliminată). Numărul celulelor și rîndurilor scade rapid la reducerea numărului de biți ai operandului. Astfel, pentru  $n=23$  rezultă 131 rînduri și 4430 celule iar pentru  $n=18$  - 85 de rînduri cu 2227 celule.

Dacă în schema din fig.3-5 se folosesc structuri de multiplicare avînd la intrare produsul parțial cu lungime simplă [14] atunci celulele din colțul delimitat prin linie întreruptă se pot înlătura, micorîndu-se astfel numărul total de celule din structură dar crescînd totodată eroarea de calcul cu un ordin binar (Capitolul II). În acest caz numărul de rînduri ale structurii rămîne același iar cantitatea celulelor este :

- pentru  $n=28$  :  $N_c = 5152$
- pentru  $n=23$  :  $N_c = 3013$
- pentru  $n=18$  :  $N_c = 1530$

În cazul cel mai defavorabil, cînd toți biții  $b_i$  sînt egali cu 1 operația de antilogaritmare durează un

timp ce poate fi delimitat superior prin timpul de propagare al transportului de lungime maximă posibilă. Acesta trece pe diagonală peste un număr de celule egal cu  $N_r - (n-2)$  unde  $N_r$  este numărul de rînduri al structurii complete iar pe orizontală peste cel mult :

$$n + (n-1) + (n-2) + \dots + 1 = \frac{n(n+1)}{2} \quad (3-18)$$

dacă se consideră că în fiecare structură logică de multiplicare prin propagarea transportului se formează cîte un bit 1 al antilogaritmului (antilog<sub>2</sub> 0,1111... = 1,1111...).

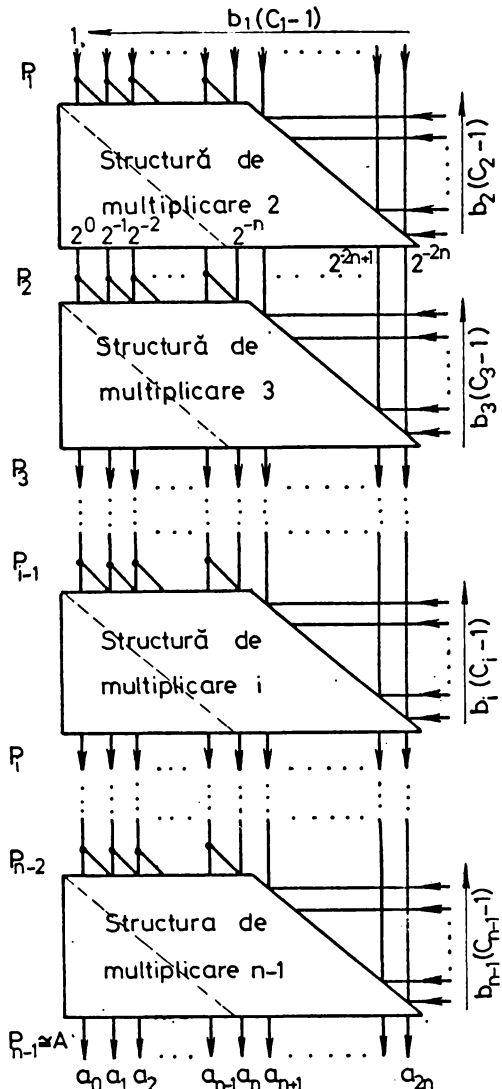


Fig.3-5. Structura logică celulară de generare a antilogaritmului.

Timpul de propagare pe diagonală și pe orizontală al transportului se poate considera același deoarece el trece peste un singur nivel logic (pe diagonală apar circuite invertoare pentru amplificarea intrucit în fiecare celulă intrarea diagonală comandă 6 intrări de circuite logice). Astfel, durata totală a procesului de antilogaritmare va fi :

$$t_{\text{alog}} < \left[ N_r - (n-2) + \frac{n(n+1)}{2} \right] t_p = \left[ N_r + \frac{n(n-1)}{2} + 2 \right] t_p \quad (3-19)$$

Pentru  $n=28$  acest timp devine  $t_{\text{alog}} < 564 t_p$ . Dacă se consideră  $t_p = 6 \text{ ns}$  atunci rezultă  $t_{\text{alog}} < 3384 \text{ ns} \approx 3,4 \mu\text{s}$ . Această durată este mult mai mică decât cea realizată cu schema serie-paralelă propusă de autorul tezei /66/, comentată în paragraful 3-1 (fig. 3-1) unde  $t_{\text{alog}} \approx 40 \mu\text{s}$  (relația 1-29) și deasemenea mult mai mică decât durată realizată de dispozitivul propus de Dean [19] (relația 1-32) :  $t_{\text{alog}} < 215 \mu\text{s}$ . Prin urmare un avantaj important al acestei structuri logice celulare de antilogaritmare îl constituie timpul de calcul redus.

Un alt avantaj constă în faptul că nu se utilizează în schemă registre iar comenzile externe se limitează doar la aplicarea la intrări a biților  $b_1$ .

Totuși cantitatea celulelor din structura logică propusă (fig.3-1), pentru  $n \geq 20$  este exagerat de mare și ea poate interesa numai în cazul folosirii integrării pe scară largă.

Deasemenea, lipsa unui algoritm asemănător pentru calculul logaritmilor binari constituie un dezavantaj important al acestei metode de calcul a antilogaritmilor. Pe baza celor arătate mai sus se poate trage concluzia că această structură este utilizabilă numai în unele instalații de calcul specializate.

### 3.3. Structuri logice celulare de generare a logaritmilor și antilogaritmilor binari bazate pe descompunerea în factori și termeni.

În paragraful 2.2. s-a prezentat algoritmul de calcul a logaritmului binar bazat pe descompunerea în factori de forma  $1+k_1 2^{-1}$  a numărului ce se logaritmează și pe însumarea logaritmilor factorilor (relațiile 2-34 și 2-35). Calculul antilogaritmului se face prin descompunerea în termeni de forma  $\log_2(1+2^{-1})$  a numărului ce se antilogaritmează și prin înmulțirea antilogaritmilor termenilor.

În cele ce urmează se vor prezenta structuri logice celulare care, utilizând algoritmul prezentat anterior /58/, generează logaritmi sau antilogaritmi binari.



Circuitele au fost concepute pentru numere ce se logaritmează cuprinse în domeniul  $1 \leq A < 2$  și pentru numere ce se antilogaritmează cuprinse în domeniul  $0 \leq L < 1$ .

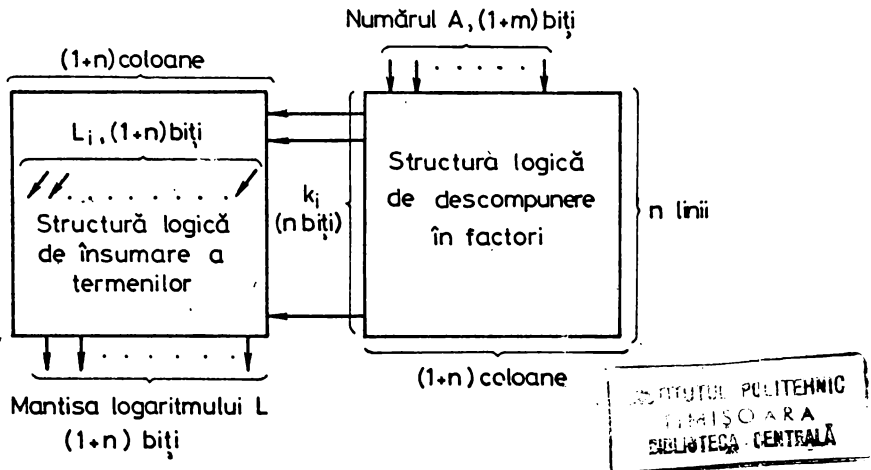
În acest fel circuitele propuse pot furniza mantisa logaritmului respectiv forma fracționară (cu virgula după prima cifră 1) a antilogaritmului, fiind utilizabile într-un dispozitiv aritmetic cu virgulă mobilă. Caracteristica logaritmului respectiv cantitatea cifrelor întregi ale antilogaritmului se determină în acest caz ușor din exponenții numerelor reprezentate în sistemul cu virgulă mobilă.

### 3.3.1. Structuri logice celulare pentru generarea logaritmilor binari /37/.

Calculul logaritmului binar al numărului  $A$ , prezentat în paragraful 2.2 include următoarele operații aritmetice :

- descompunerea numărului  $A$  în factori de forma  $1+k_1 2^{-1}$  (determinarea coeficienților de creștere  $k_1$ ),
- însumarea logaritmilor factorilor, adică însumarea termenilor  $L_1$  corespunzătorilor valorilor  $k_1$  egale cu 1.

Aceste două operații se pot efectua în paralel cu ajutorul circuitelor din fig.3-6.



**Fig.3-6.** Structuri logice celulare pentru generarea logaritmilor binari.

În fig.3-7 și fig.3-10 se prezintă structurile logice celulare de descompunere în factori respectiv - de însumare a termenilor pentru o cantitate de biți  $n=9$ .

Calculând eroarea absolută posibilă la calculul logaritmu-

lui cu relația (2-54) rezultă :

$$\Delta L_p = (2n-1)2^{-(n+1)} = 17 \cdot 2^{-10} = 2^{-6} + 2^{-10} \quad (3-20)$$

Pentru ca eroarea să nu afecteze prea mult calcul cu logaritmi structurile pentru n=9 biți din fig.3-7 și 3-10 se pot folosi într-o instalație de calcul ce lucrează cu numere avînd n=6 biți după virgulă. În cele ce urmează se consideră că numărul A este adus la intrarea structurii logice de descompunere în factori cu m biți după virgulă (așa cum se găsește el în calculator m < n) iar în interiorul structurilor se lucrează cu n biți. Logaritmul este furnizat deci cu n biți dar cu o eroare de ordinul 2<sup>-m</sup>. Din această se pot folosi în calcule fie numai m biți, fie toți n biții.

Fiecare din cele două structuri logice este compusă din cele luate identice avînd schema logică din fig.3-8 și 3-11.

Structura logică de descompunere în factori.

Intr-un rînd i al structurii logice de descompunere în factori se efectuează următoarele operații :

- înmulțirea produsului anterior

$$P_{i-1} = \prod_{i=1}^{i=i-1} (1+k_i 2^{-i}) \quad (3-21)$$

(produsul factorilor incluși în dezvoltare pînă la acel rînd) cu factorul corespunzător rîndului în cauză - (1+2<sup>-i</sup>),

- compararea produsului nou obținut cu numărul A ce se descompune. Compararea se face prin determinarea cifrei împrumutului la scădere în fiecare celulă și propagarea acestuia spre ultima celulă din stînga ; împrumutul rezultat în rangul cel mai semnificativ va reprezenta negația coeficientului de creștere k<sub>i</sub>,

- transmiterea spre rîndul următor (i+1) a produsului de la intrare P<sub>i-1</sub> nemodificat cînd k<sub>i</sub>=0 (k̄<sub>i</sub>=1) sau a produsului nou P<sub>i-1</sub>·(1+2<sup>-i</sup>) cînd k<sub>i</sub>=1 (k̄<sub>i</sub>=0).

Prin urmare în rîndul i se efectuează înmulțirea :

$$P_{i-1}(1+2^{-i}) = P_{i-1} + 2^{-i}P_{i-1} \quad (3-22)$$

care constă din adunarea produsului anterior P<sub>i-1</sub> cu el însuși deplasat cu i poziții binare spre dreapta.

Deplasarea cu i poziții spre dreapta este realizată în structura logică din fig.3-7 prin conexiunile oblice dintre două rînduri iar însumarea se face în interiorul celulelor de tipul celei din fig.3-8. Ca produs inițial trebuie luat numărul P<sub>0</sub>=1,000... iar numărul A ce se descompune trebuie completat cu zerouri pînă la n biți

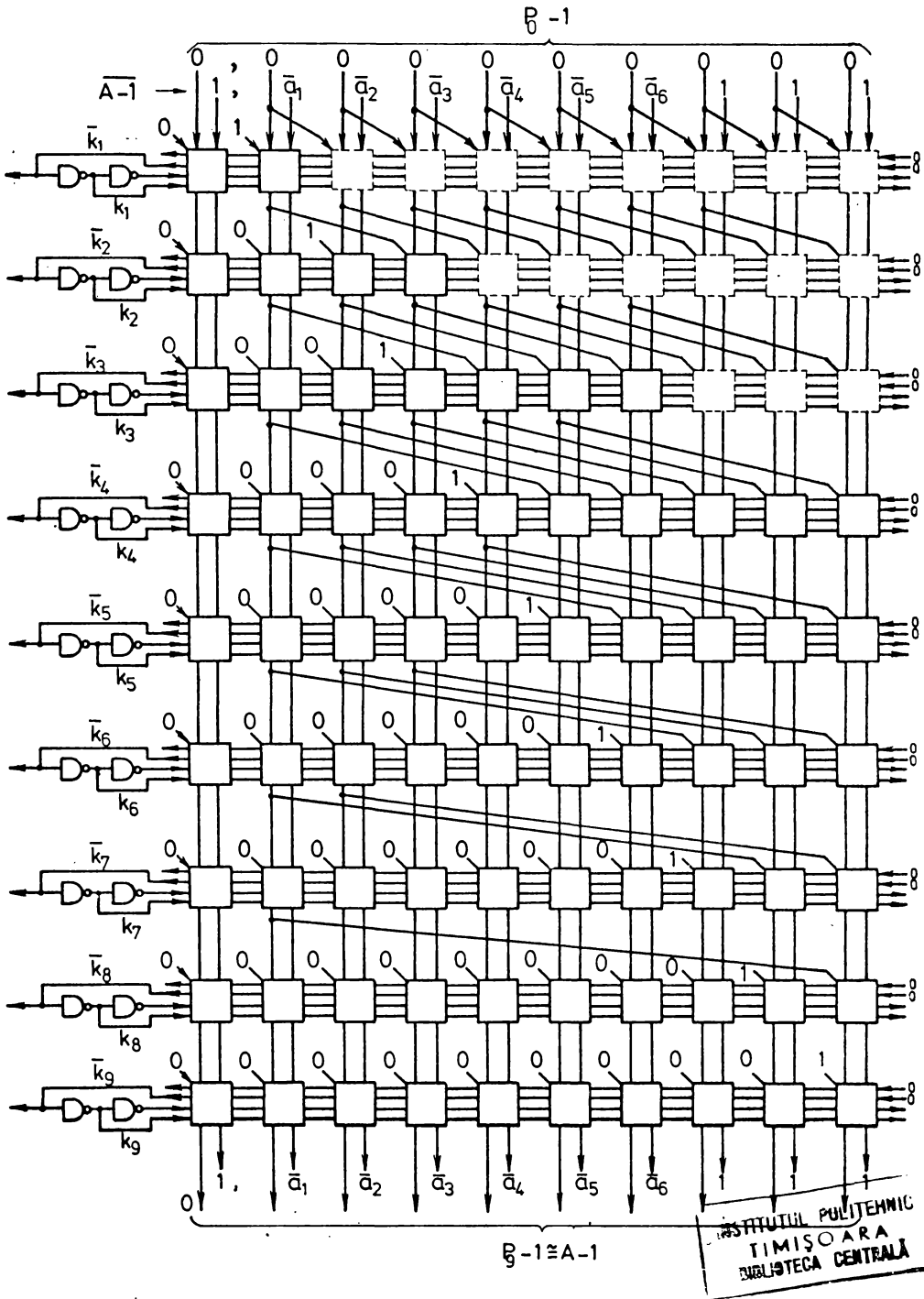


Fig.3-7. Structura logică celulară de descompunere în factori.

după virgulă (în structura din fig.3-7 se utilizează la intrare negațiile biților numărului A). În cazul unei descompuneri exacte cifrele numărului A și ale produsului  $P_n$  de la ieșirea structurii (după rîndul n) trebuie să coincidă.

În structura logică de descompunere în factori în poziția  $2^1$  (în stînga primei coloane din fig.3-7) ar fi necesară încă o coloană deoarece produsul  $P_{i-1}(1+2^{-1})$  poate deveni mai mare decît 2. Astfel, dacă se face produsul tuturor factorilor (așa cum s-a arătat în capitolul 2) rezultă :

$$\prod_{i=1}^{i=n} (1+2^{-1}) = 2,38 \quad (3-23)$$

Desigur, în urma comparării cu numărul A, rezultă  $k_1=0$  și un produs mai mare decît 2 nu este transmis spre rîndul următor. Pentru a se elimina totuși, această coloană din poziția  $2^1$  se va lucra cu numerele A-1 și  $P_{i-1}-1$ , cuprinse în domeniile :

$$\begin{aligned} 0 \leq A-1 < 1 \\ 0 \leq P_{i-1}-1 < 2 \end{aligned} \quad (3-24)$$

Rezultă astfel suma :

$$s = P_{i-1}(1+2^{-1}) - 1 = (P_{i-1}-1) + (P_{i-1}-1) \cdot 2^{-1} + 2^{-1} \quad (3-25)$$

Cu alte cuvinte, în structura logică se va lucra numai cu partea funcționară a numărului A și a lui  $P_{i-1}$ . Scăderea unui 1 din produsul  $P_{i-1}$  se face prin scăderea lui 1 din produsul inițial  $P_0$  de la intrarea structurii. Din relația (3-25) se vede modul în care se adună produsul anterior deplasat :

$$2^{-1}P_{i-1} = 2^{-1}(P_{i-1}-1) + 2^{-1} \quad (3-26)$$

adică se adună partea fracționară a lui  $P_{i-1}$  deplasată cu i poziții la dreapta iar în coloana i după virgulă se adună un 1 (fig.3-7). Aceste mărimi se aplică la intrările diagonale ale celulei (fig.3-8).

La intrările diagonale unde nu se aduce produsul anterior deplasat trebuie aplicate cifre 0.

Comparația între A și  $P_{i-1}(1+2^{-1})$  se face prin determinarea împrumutului la scăderea :

$$(A-1) - s = (A-1) - [P_{i-1}(1+2^{-1})-1] = A - P_{i-1}(1+2^{-1}) \quad (3-27)$$

Utilizarea unor circuite de comparare rapidă [46] ar duce la o creștere a vitezei de calcul dar din cauza dimensiunilor lor ele merită a fi luate în considerare doar în momentul cînd vor fi disponibile în forma de circuite integrate pe scară largă.

Înțelegerea de împrumut de la celula din stînga ( $\bar{K}_1$ ) a fiecărui

rînd și negația ei ( $k_i$ ) se retrimite prin toate celulele rîndului respectiv. Se controlează astfel transmiterea spre rîndul următor a părții fracționare a produsului corect al factorilor, adică a produsului anterior  $P_{i-1}$ , cînd  $k_i=0$  sau a produsului nou :

$$P_i = P_{i-1}(1+2^{-i}) \quad (3-28)$$

cînd  $k_i = 1$ .

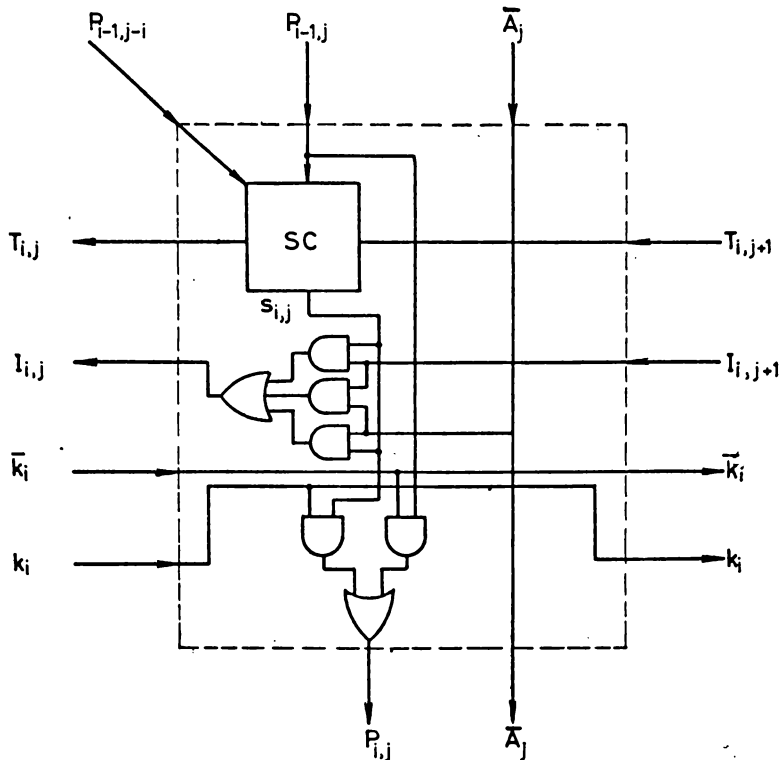
În cadrul celulei din rîndul  $i$ , coloana  $j$ , utilizată în structura logică de descompunere în factori (fig.3-8) se realizează următoarele funcții logice pe baza variabilelor de intrare:

$$s_{i,j} = r_{i-1,j} \oplus p_{i-1,j-1} \oplus t_{i,j+1} \quad (3-29)$$

$$t_{i,j} = r_{i-1,j} p_{i-1,j-i} + r_{i-1,j} t_{i,j+1} + r_{i-1,j-i} t_{i,j+1} \quad (3-30)$$

$$I_{i,j} = \bar{A}_j (s_{i,j} + I_{i,j+1}) + s_{i,j} I_{i,j+1} \quad (3-31)$$

$$P_{i,j} = r_{i-1,j} \bar{k}_i + s_{i,j} k_i \quad (3-32)$$



**Fig.3.8.** Celula structurii de descompunere în factori.

Funcția  $s_{1,j}$  reprezintă suma logică a biților  $P_{1-1,j}$ ,  $P_{1-1,j-1}$ ,  $T_{1,j+1}$  iar funcția logică  $T_{1,j}$  reprezintă transportul rezultat la adunarea acestora în sumatorul complet SC.  $T_{1,j+1}$  reprezintă transportul din rangul anterior.

Funcția logică  $I_{1,j}$  reprezintă împrumutul rezultat la scăderea din bitul  $A_j$  a biților  $s_{1,j}$  și  $I_{1,j+1}$  (împrumutul din rangul anterior).

Funcția logică  $P_{1,j}$  reprezintă bitul produsului corect, fiind egală cu  $P_{1-1}$  când  $k_1=0$  sau cu  $s_{1,j}$  când  $k_1=1$ .

Celulele (fig.3-8) reclamă prezența negațiilor biților  $A_j$  la intrarea structurii. Deasemenea, pentru simplitatea celulei (prin eliminarea unor invertoare suplimentare ce măresc timpul de propagare) este necesar să se utilizeze două bare pentru  $k_1$  și  $\bar{K}_1$  care să treacă prin toate celulele unui rând. Barele  $\bar{A}_j, k_1$  și  $\bar{K}_1$  acționează câte două, respectiv o intrare de circuit logic în fiecare celulă de aceea numărul total de intrări din structura logică pe care le acționează aceste bare este egal cu  $2n$  pentru  $\bar{A}_j$  și  $n+1$  pentru  $k_1$  și  $\bar{K}_1$ . Există circuite integrate NU-SI de putere [69] care pot acționa un număr de 30 intrări de circuite logice. Se pot utiliza deci astfel de circuite pentru comanda barelor  $\bar{A}_j, k_1, \bar{K}_1$  din structura logică celulară de mai sus.

Din relația 3-25 se vede că în fiecare rând al structurii logice de descompunere în factori cantitatea de biți a sumei dintr-un rând crește cu  $i$  biți spre dreapta datorită adunării produsului deplasat  $2^{-1}P_{1-1}$ . Deoarece în primul rând al structurii produsul anterior este  $P_0 = 1,000\dots$  rezultă  $s_1 = 2^{-1}$  adică apare un singur bit în dreapta virgulei iar în continuare, în fiecare rând, cantitatea de biți ai numărului  $s_1$  crește cu  $i$  față de cea a lui  $s_{1-1}$ . Deci în celulele din colțul din dreapta de sus al structurii (cu linie întreruptă în fig.3-7) nu se efectuează operații aritmetice și aceste celule nu sînt necesare în structură.

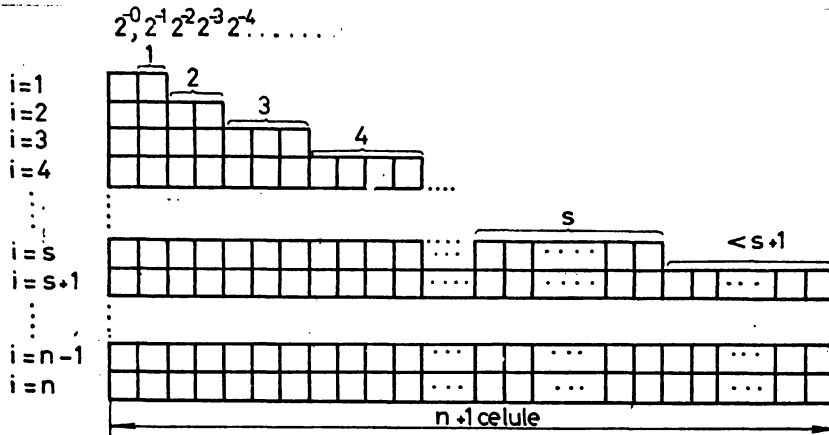
Pentru un număr  $n$  de biți dat structura are în acest caz conturul din fig.3-9. Numărul total de celule utilizate va fi în acest caz :

$$\begin{aligned} N_c &= (1+1)+(1+1+2)+(1+1+2+3)+\dots+(1+1+2+3+\dots+s)+(1+n)(n-s) = \\ &= s + \sum_{i=1}^{i=s} i(s+1-i) + (1+n)(n-s) \end{aligned} \quad (3-35)$$

unde  $s$  se determină din condiția :

$$1+2+3+\dots+s \leq n \quad (3-34)$$

Astfel, pentru  $n = 28$  rezultă  $s = 7$  și  $N_c = 700$ .



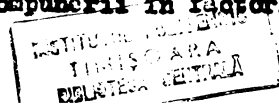
**Fig. 3-9.** Conturul structurii de descompunere in factori

Circuitele logice ale structurii necesită la intrări nivele de tensiune. Astfel, având aplicat la intrări numărul  $\overline{A-1}$ , după un proces tranzitoriu de stabilire a funcțiilor logice ale celulelor, la ieșirile din partea stângă ale structurii se obțin valorile corecte ale negațiilor coeficienților de creștere.

Durata operației de descompunere în factori depinde deci de timpul de propagare a nivelelor logice prin structură.

Pentru a se analiza modul în care se propagă transportul și imprumutul în rindurile structurii s-a rezolvat descompunerea în factori pentru toate cazurile posibile ale unui număr cu  $n=6$  biți după virgulă. Pe baza observațiilor făcute cu această ocazie s-a putut stabili care este forma numerelor pentru care operația de descompunere în factori are o durată mare. A fost efectuată apoi o cantitate mare de descompuneri în factori a unor numere cu 9 biți după virgulă urmărindu-se stabilirea cazului cel mai defavorabil din punct de vedere al lungimii totale a propagării consecutive a transportului și imprumutului în cele 9 rinduri ale structurii.

În Tabelul 3-2 se prezintă operația de descompunere în factori pentru numărul  $A=1,11111111$  când, în afară de  $k_1, k_2, k_4, k_8$ , toți ceilalți coeficienți de creștere sînt nuli. Acesta reprezintă cazul cel mai defavorabil din punct de vedere al duratei operației. În tabel s-au încercuit biții transportului și imprumutului din locul de generare și cei stabiliți în urma propagării de lungime maximă, care determină durata descompunerii în factori.







Se observă că transportul și imprumul se generează și apoi se propagă într-un număr de celule  $N_{\text{bit}} = 35$ .

Din exemplele analizate au rezultat următoarele concluzii:

a) Până în momentul inițial, când se aplică numărul A-1, structura logică se află "în așteptare". Bitul 1 cel mai semnificativ al produsului deplasat fiind disponibil în permanență (fig. 3-7) în structură este stabilită o stare inițială prezentată în Tabelul 3-2. După aplicarea la intrarea structurii a numărului A-1 în structură, are loc un proces transitoriu în urma căruia se stabilește starea finală.

b) Durata procesului va depinde de timpul de generare și de propagare consecutivă a transportului și imprumulului din toate rîndurile structurii. Astfel, de exemplu, imprumul din rîndul 5, coloana  $2^0$ , apare după ce s-a generat un transport în coloana  $2^{-5}$  și s-a propagat pînă în coloana  $2^0$  unde suma devine 1 și generează un imprumut. Pe baza imprumulului din coloana  $2^0$  se stabilește valoarea coeficientului de creștere  $k_5=0$  iar acesta determină apariția la ieșirea celulelor din rîndul 5 a biților produsului corect  $P_5-1$ .

c) Dacă numărul A-1 conține numai biți 1 după virgulă, din coloana  $2^{-1}$  pînă în coloana unde produsul deplasat conține bitul 1 cel mai semnificativ ( $2^{-1}$ ), atunci transportul cu propagare de lungime maximă este generat în această ultimă coloană  $2^{-1}$ . Situația apare numai în rîndurile unde  $k_1=0$ .

În concluzie, cazul cel mai defavorabil din punct de vedere al duratei de descompunere în factori este acela în care numărul A-1 are un șir de biți neîntrerupt cit mai lung egali cu 1 după virgulă iar în urma descompunerii rezultă un număr minim de coeficienți de creștere egali cu 1. Această situație corespunde numărului A-1 cu toți biții egali cu 1 după virgulă, fiind numai coeficienții de creștere din rîndurile cu număr de ordine puteri ale lui 2 sînt egali cu 1 ( $k_1, k_2, k_4, k_8, \dots$ )

d) Eroarea ce apare la calculul logaritmului binar pentru  $n=6$  și  $n=9$  este mai mică decît cea dată de relația (3-20). Aceasta dovedește faptul că relațiile deduse în capitolul II delimitează superior în mod corect eroarea absolută posibilă la calculul logaritmilor.

Din cele prezentate mai sus rezultă că durata operației de descompunere în factori este limitată superior de suma pentru aproape toate rîndurile a timpului de generare și propagare a transportului, de formare a coeficientului de creștere și a produsului

corect într-un rând. Această concluzie a fost verificată și prin simularea structurii logice celulare de descompunere în factori, așa cum se va vedea mai târziu. Concluziile deduse pentru  $n=9$  au rămas valabile și pentru o cantitate  $n > 9$  biți.

Pentru un număr  $A$  cu  $n$  biți după virgulă, numărul celulelor în care se generează sau se propagă consecutiv transportul și împrumutul este :

$$N_{\text{cit}} = 2+3+4+\dots+(n+1) - [(2^0+1)+(2^1+1) + \dots + (2^p+1)] \quad (3-35)$$

unde  $2^p \leq n$  iar termenii ce se scad reprezintă numărul de celule din rîndurile corespunzătoare puterilor lui 2 (unde  $k_1=1$ ) în care nu apare generare și propagare de transfer sau împrumut. Relația (3-35) se mai poate pune în forma :

$$N_{\text{cit}} = \frac{n(n+3)}{2} - (2^{p+1}+p) \quad (3-36)$$

care pentru  $n=28$  conduce la  $N_{\text{cit}} = 398$ .

Se notează cu  $t_1$  timpul de generare sau propagare a transportului sau împrumutului peste o celulă, cu  $t_2$  - timpul de propagare al variabilei logice  $\bar{K}_1$  peste două circuite NU-SI de putere ce comandă barele  $k_1$  și  $\bar{K}_1$  ale celulelor dintr-un rând, cu  $t_3$  - timpul de formare a produsului corect  $P_{1,j}$  cînd este disponibilă valoarea bitului  $\bar{K}_1$  și cu  $t_4$  - timpul de formare a bitului sumei  $s_{1,j}$  după ce încetează propagarea transportului. Cu aceasta, durata operației de descompunere în factori pentru cazul cel mai defavorabil este :

$$t_{\text{dfmax}} = N_{\text{cit}} \cdot t_1 + (n_0+1)t_2 + n(t_3+t_4), \quad (3-37)$$

unde  $n_0 = n-p-1$  este numărul de rînduri cu  $k_1=0$ .

Dacă celula din fig.3-8 se realizează cu circuite integrate SI-NU și NU pentru sumă, SI-SAU pentru transport, împrumut și produs, SI-NU de putere pentru coeficientul de creștere, de tipul celor din seria rapidă [69] atîrui :

$$t_1 = t_p ; t_2 = 2t_p ; t_3 = t_p ; t_4 = 2t_p$$

$t_p$  fiind timpul de propagare tipic pe un circuit integrat.

Cu aceasta durata maximă a operației de descompunere în factori, pentru cazul cînd  $A=1$  se aplică la intrare cu  $n$  biți este :

$$t_{\text{dfmax}_n} = N_{\text{cit}} \cdot t_p + 2(n-p)t_p + 3nt_p = \left[ \frac{n(n+3)}{2} - 2^{p+1} - 3p \right] t_p \quad (3-38)$$

Pentru  $n=28$ ,  $p=4$ ,  $n_0=23$  se obține astfel un timp  $t_{\text{dfmax}} = 530t_p$  iar pentru  $t_p = 6$  ns rezultă :

$$t_{\text{dfmax}_n} = 3180 \text{ ns} = 3,18 \mu\text{s} \quad (3-39)$$

Dașă numărul A-1 se aplică la intrarea structurii logice celulare de descompunere în factori cu numai m biți ( $m = m+4...6$ ) atunci cazul cel mai defavorabil care stabilește timpul  $t_{dfmax}$  apare pentru A-1 = 0,0100...00. În acest caz

$$N_{cit} = \frac{(n+2)(n-1)}{2} - (2^{p+1} + p + 2) \quad (3-40)$$

și  $k_2, k_4, k_5, k_8, k_{16}, k_{28}...$  sînt egali cu 1.

Pentru  $n=28, m=23, n_0=22, N_{cit}=367$  și  $t_p = 6$  ns rezultă :

$$t_{dfmax_m} = 497 \quad t_p = 2,982 \mu s \quad (3-41)$$

Înafara unui număr redus de cazuri, cum sînt și cele prezentate mai sus, descompunerea în factori durează un timp mult mai scurt deoarece transportul și împrumutul nu se propagă peste un număr la fel de mare de celule.

Durata minimă a operației de descompunere în factori apare pentru situația :

$$A = 1,00...00$$

fiind în structura logică nu are loc nici o modificare a stării inițiale. În acest caz durata minimă a operației de descompunere în factori este :

$$t_{dfmin} = 0$$

În concluzie durata operației de descompunere în factori este cuprinsă între 0 și  $t_{dfmax}$  în funcție de numărul ce se descompune.

Structura logică celulară de însumare a termenilor.

În această structură se face însumarea termenilor  $L_1...L_n$  în funcție de valorile coeficienților de creștere  $k_1...k_n$  determinați în structura logică celulară de descompunere în factori.

Modul de realizare a acestei structurii este prezentat în fig.3-10. Celulele acestei structurii conțin circuitele logice din fig.3-11.

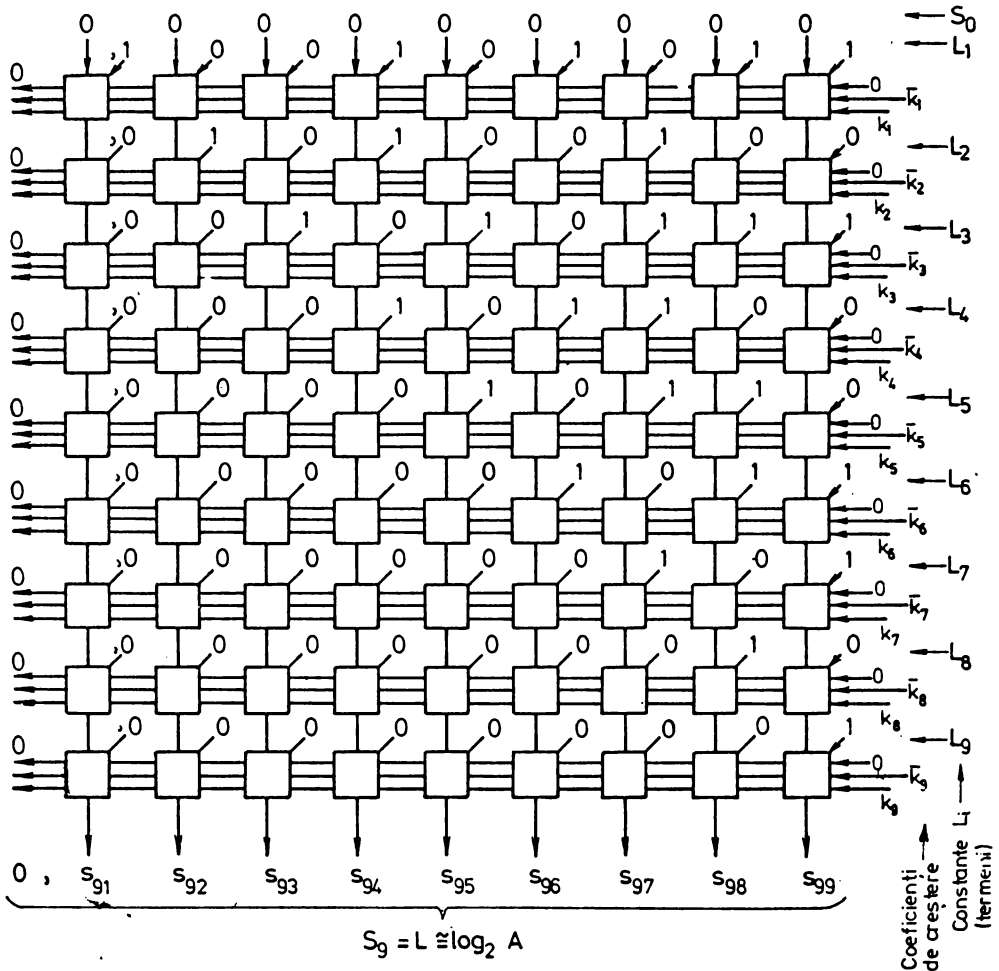
Într-un rînd i al structurii logice de însumare a termenilor (fig.3-10) se adaugă la suma efectuată anterior un nou termen  $k_1 L_1$  care poate fi egal cu  $L_1$  (cînd  $k_1=1$ ) sau cu 0 (cînd  $k_1=0$ ). Operația se desfășoară în modul următor :

- se adună suma anterioară :

$$S_{i-1} = \sum_{j=1}^{i-1} k_j L_j$$

cu termenul  $L_1$  corespunzător rîndului i și rezultă :

$$S'_i = \sum_{j=1}^{i-1} k_j L_j + L_i \quad (3-42)$$



**Fig.3-10.** Structură logică celulară de însușare a termenilor.

- se transmite spre rândul următor suma nou obținută  $s_i^1$  dacă  $k_i=1$  sau suma anterioară  $S_{i-1}$  nemodificată dacă  $k_i=0$ . Astfel, la ieșirea rândului  $i$  se obține de fapt suma :

$$S_i = \sum_{i=1}^{i=1} k_i L_i$$

Transmiterea sumei de la un rând la altul se face pe verticală în fig.3-10. Termenii  $L_i$  se aplică la intrările diagonale ale celulelor.

Ca sumă inițială se ia  $S_0=0,000\dots000$ . Deoarece rezultatul  $L = \log_2 A$  va fi cuprins în domeniul :

$$0 \leq \log_2 A < 1$$

el va avea întotdeauna bitul întreg egal cu zero, nu apare la însușare un transport în prima coloană din dreapta virgulei și

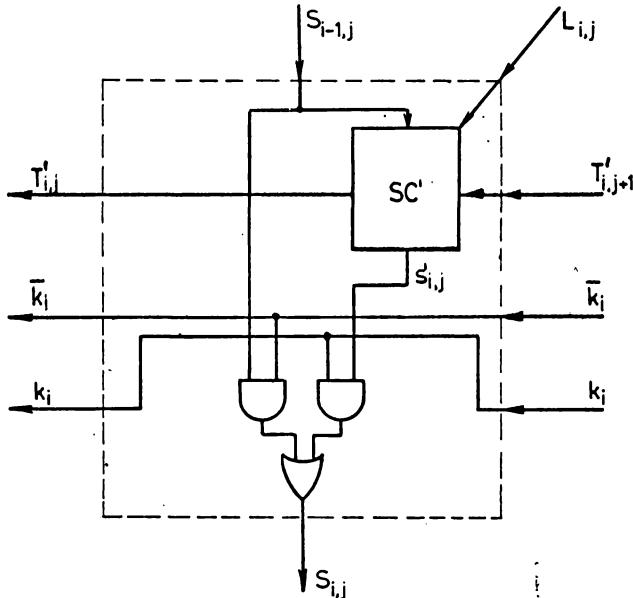
deci în stînga virgulei nu mai este necesară o coloană (în această coloană nu se efectuează operații aritmetice). Astfel structura generalizează numai mantisa logaritmului.

În cadrul celulei din rîndul  $i$ , coloana  $j$ , utilizată în structura logică celulară de însumare a termenilor (fig.3-11) se realizează următoarele funcții logice :

$$s'_{i,j} = s_{i-1,j} \oplus L_{i,j} \oplus T'_{i,j+1} \quad (3-43)$$

$$T'_{i,j} = s_{i-1,j} L_{i,j} + s_{i-1,j} T'_{i,j+1} + L_{i,j} T'_{i,j+1} \quad (3-44)$$

$$s_{i,j} = s_{i-1,j} \bar{k}_i + s'_{i,j} k_i \quad (3-45)$$



**Fig.3-11.** Celula structurii de însumare a termenilor.

Funcția logică  $s'_{i,j}$  reprezintă suma logică a biților  $s_{i-1,j}$ ,  $L_{i,j}$ ,  $T'_{i,j+1}$  iar funcția  $T'_{i,j}$  reprezintă transportul rezultat la adunarea acestora în sumatorul complet SC'. Funcția  $s_{i,j}$  reprezintă bitul sumei corecte, fiind egal cu  $s_{i-1,j}$  cînd  $k_i=0$  sau cu  $s'_{i,j}$  cînd  $k_i=1$ .

Structura logică celulară din fig.3-10 conține un număr de celule

$$N_c^i = n^2 \quad (3-46)$$

mai mare decît cel necesar din cauza însumării termenilor începînd cu ordinul  $i=1$ . Deasemenea, intrările sumatoarelor complete SC' din celule nu sînt folosite eficient-la un număr mare din intrările diagonale se aplică bitul 0 - deci ele nu sînt utilizate. În acele celule se pot utiliza doar semisumatoare sau este posibilă o re-

structurarea a circuitelor astfel încît să se utilizeze numai celulele la care  $L_{i,j} = 1$ . Totuși, avînd în vedere posibilitatea comasării structurilor logice celulare de descompunere în factori, de însumare a termenilor și a structurilor utilizate la generarea anti-logaritmilor, este necesar ca structura logică de însumare a termenilor să rămînă în această formă generală (fig.3-10).

Pentru aprecierea duratei de însumare a termenilor și a felului în care ea influențează asupra duratei operației complete de generare a logaritmului, este necesar să se analizeze modul cum se desfășoară însumarea termenilor în timp. Înainte de determinarea valorii corecte a coeficientului de creștere într-un rînd  $i$  al structurii logice de descompunere în factori (prin stabilirea împrumutului în celula din poziția  $2^0$ ) are loc adunarea termenului  $L_i$  la suma anterioară  $S_{i-1}$  obținîndu-se suma  $s'_i$ . Această operație se efectuează în paralel cu cea de descompunere în factori. În acest timp împrumutul din celula din poziția  $2^0$  a structurii de descompunere este egal cu 0 deci  $\bar{K}_i = 0$  și  $k_i = 1$  astfel încît se stabilește și o sumă provizorie  $S_i$ . În concluzie înainte de încheierea descompunerii în factori în structura logică de însumare a termenilor se adună în fiecare rînd termenul corespunzător. Aceasta este starea inițială a structurii.

După determinarea valorii corecte a unui coeficient de creștere  $k_i$ , prin funcția logică (3-45) se stabilește numărul ce se transmite spre rîndul următor al structurii de însumare a termenilor:  $s'_i$  dacă  $k_i = 1$  sau  $S_{i-1}$  dacă  $k_i = 0$ . Din momentul în care se determină primul coeficient de creștere  $k_i = 0$  suma  $S_i$  și sumele din toate rîndurile următoare se modifică față de starea inițială. În structura logică de însumare a termenilor intervine un regim tranzitoriu a cărui durată depinde de numărul de coeficienți de creștere egali cu 0 și de momentul determinării acestora.

Operația de însumare a termenilor are deci loc în paralel cu cea de descompunere în factori. Din exemplele cercetate rezultă că propagarea transportului în rîndurile structurii de însumare a termenilor are o lungime medie redusă (constantele ce se adună au un număr redus de biți 1).

Situația cea mai defavorabilă din punct de vedere al duratei operației de însumare a termenilor apare cînd în ultimul rînd al structurii are loc generarea și propagarea transportului peste  $n-2$  celule. Situația corespunde logaritmului  $L = 0,1100\dots$  (pentru  $n = 28$   $k_1, k_4 \dots k_6, k_8 \dots k_{11}, k_{13} \dots k_{18}, k_{20}, k_{21}, k_{27}, k_{28}$  sînt egali cu 1). Acest transport lung în ultimul rînd al structurii logice

de însumare a termenilor este provocat de însumarea constantei  $L_n = 2^{-n}$  fiind  $k_n = 1$ . Dacă timpul de propagare al circuitului SI-SAU se realizează transportul este  $t_p$  atunci durata propagării transportului peste  $n-2$  celule este  $(n-2)t_p$ .

Situația de mai sus nu coincide însă și cu o propagare de lungime maximă a transportului în rîndul  $n$  al structurii logice celulare de descompunere în factori deoarece  $k_n = 1$ . Acest lucru este important deoarece arată că operația de însumare a termenilor nu poate prelungi operația de generare a logaritmului peste timpul de descompunere în factori maxim  $t_{dfmax}$ , calculat anterior și care corespunde situației  $k_n = 0$ .

Prin urmare durata totală a operației de generare a logaritmului binar al unui număr este :

$$t_{log} \leq t_{dfmax} \quad (3-47)$$

Din acest motiv în cadrul cercetărilor s-a acordat o atenție deosebită operației de descompunere în factori și în special propagării transportului și imprumutului urmărindu-se realizarea unei viteze mărite.

### 3.3.2. Structuri logice celulare pentru generarea antilogaritmilor binari /37/.

Calculul antilogaritmului binar al unui număr  $L$ , prezentat în paragraful 2.2, include următoarele operații aritmetice :

- descompunerea numărului  $L$  în termeni de forma

$$L_1 = \log_2(1+2^{-1})$$

(adică determinarea coeficienților de creștere  $k_1$ ),

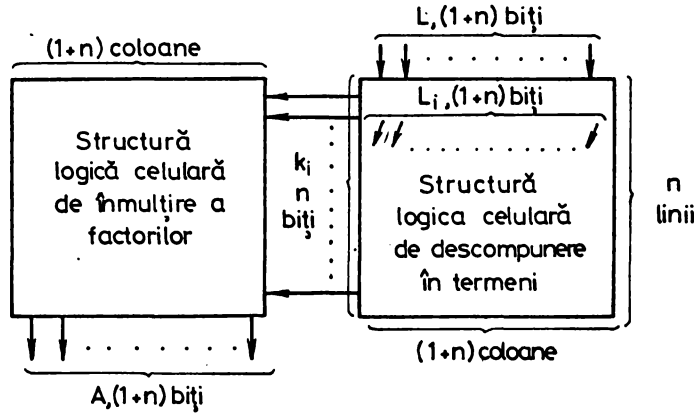
- înmulțirea antilogaritmilor termenilor, adică înmulțirea factorilor  $1+2^{-1}$  corespunzători valorilor  $k_1 = 1$ .

Aceste două operații se pot desfășura în paralel cu ajutorul circuitului din fig.3-12.

În fig.3-13 și 3-14 se prezintă structurile logice celulare de descompunere în termeni respectiv de înmulțire a factorilor pentru  $n=9$  biți. Antilogaritmul  $A$  se obține cu  $m$  biți pentru a fi utilizați în calcule în calculator. În fig.3-13 și 3-14 s-au folosit  $m=6$  biți. Fiecare din cele două structuri logice este compusă din celule identice avînd schema logică din fig.3-15 respectiv 3-16.

Structura logică celulară de descompunere în termeni.

Intr-un rînd  $i$  al structurii logice celulare din descompunere în termeni se efectuează următoarele operații :



**Fig.3-12.** Structurile logice celulare de generare a logaritmilor binari.

- adunarea la suma anterioară

$$S_{i-1} = \sum_{i=1}^{i-1} k_i L_i \quad (3-48)$$

(suma termenilor incluși în dezvoltare pînă la rîndul  $i-1$ ) a termenului  $L_i$  corespunzător rîndului  $i$ . Adică se face operația :

$$s'_i = S_{i-1} + L_i \quad (3-49)$$

- compararea sumei nou obținută  $s'_i$  cu numărul  $L$  ce se descompune în termeni (compararea se face prin determinarea cifrei împrumutului la scădere în fiecare celulă și propagarea lui spre celula din stînga),

- transmiterea spre rîndul următor ( $i+1$ ) a sumei de la intrare,  $S_{i-1}$  nemodificate cînd  $k_i=0$  ( $\bar{k}_i=1$ ) sau a sumei noi  $s'_i$  cînd  $k_i=1$  ( $\bar{k}_i=0$ ).

Ca sumă inițială se ia  $S_0 = 0,00..00$  iar dacă numărul  $L$  ce se antilogaritmizează conține numai  $m$  biți el se completează cu zerouri pînă la  $n$  biți. În structură se utilizează numai negația biților lui  $L$ .

În cazul unei descompuneri exacte biții numărului  $L$  și ai sumei  $S_n$  de la ieșirea structurii trebuie să coincidă.

Coloana din stînga virgulei este necesară deoarece suma  $s'_i$  poate deveni egală sau mai mare decît 1 (cel mult 1,25).

Ieșirea de împrumut de la celula din stînga a fiecărui rînd ( $\bar{k}_i$ ) și negația ei ( $k_i$ ) se retrimite prin toate celulele rîndului respectiv pentru a controla transmiterea spre rîndul următor a sumei corecte a termenilor.



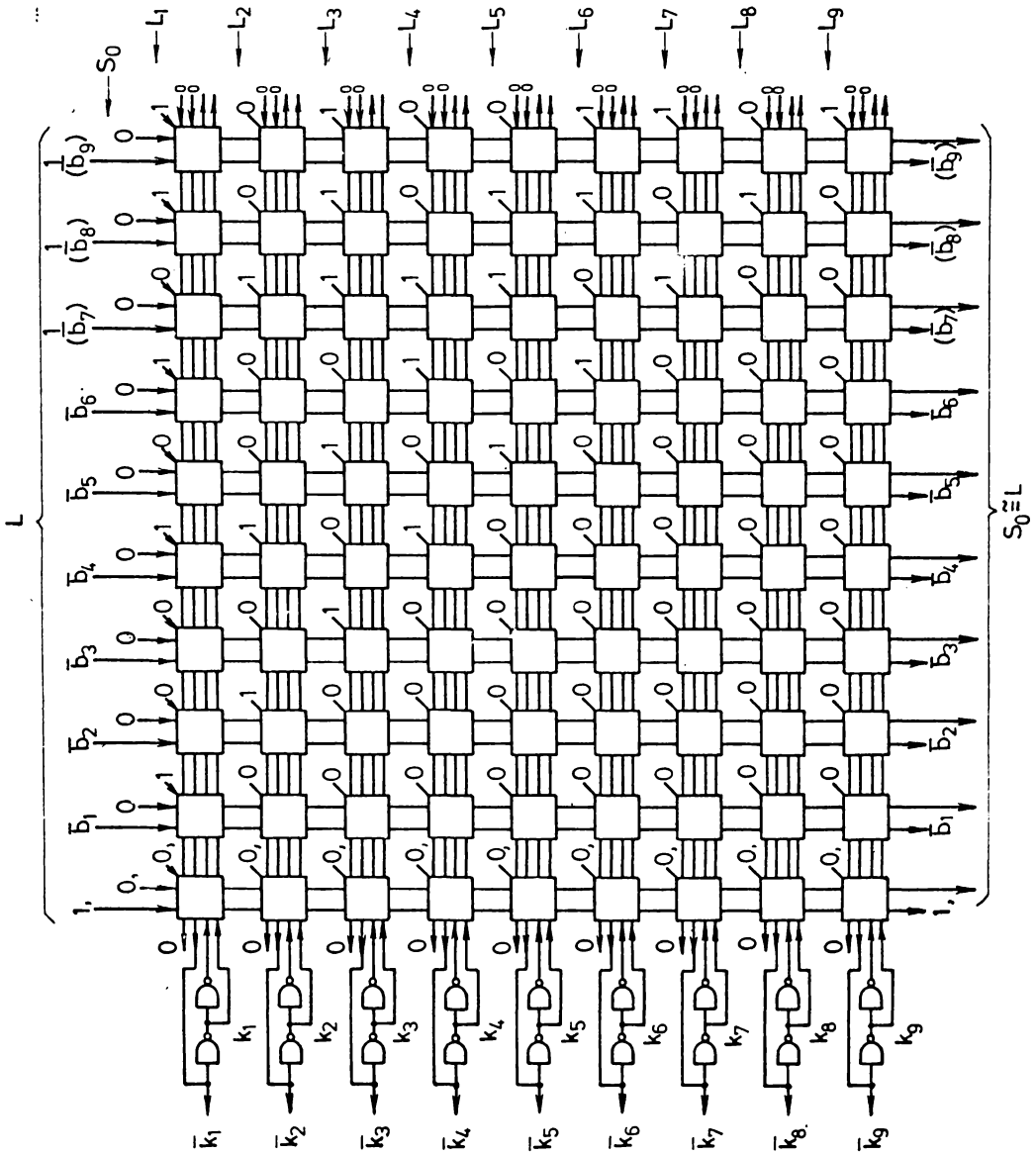


Fig. 2-13 Structură logică celulară de descompunere în termeni.

INSTITUTUL POLITEHNIC  
TIMIȘOARA  
FACULTATEA DE INGINERIE

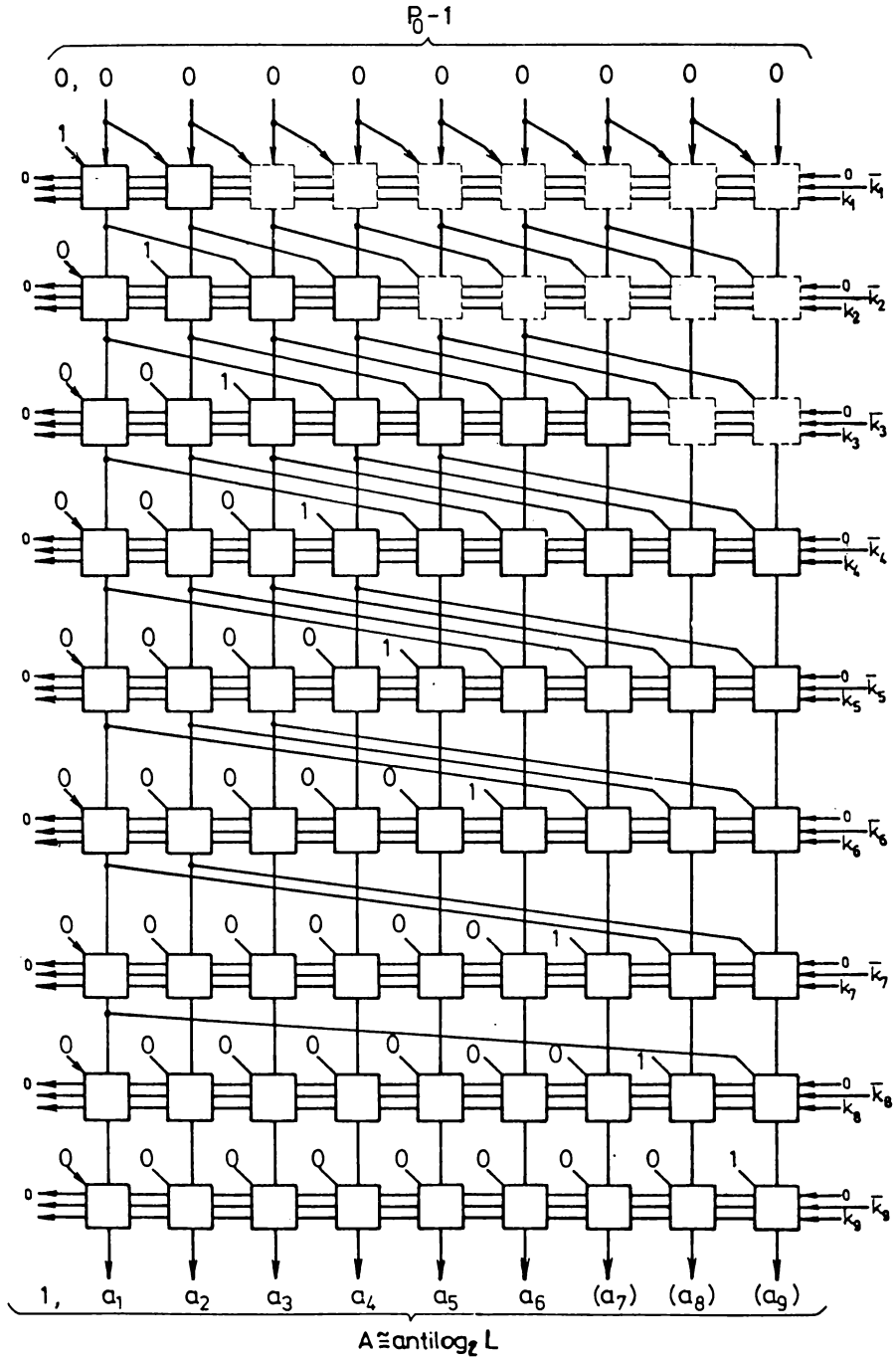
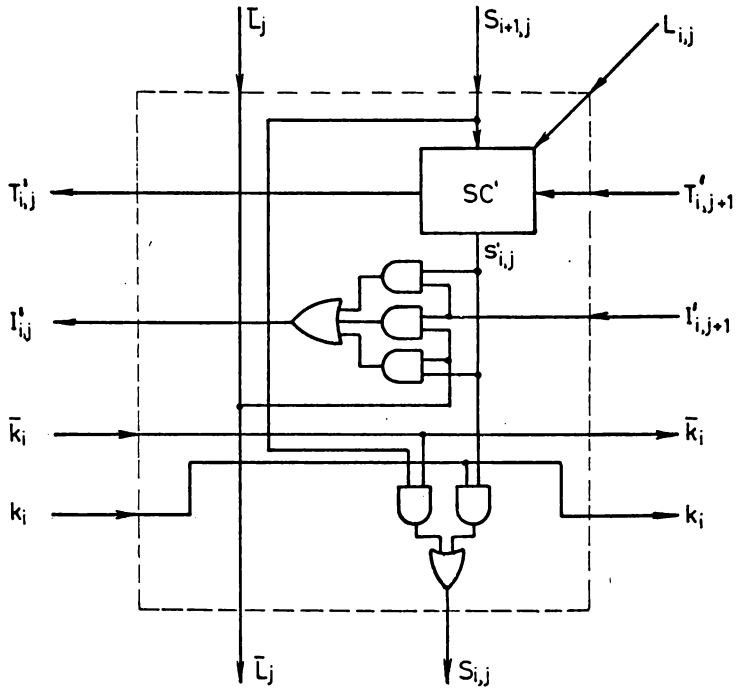
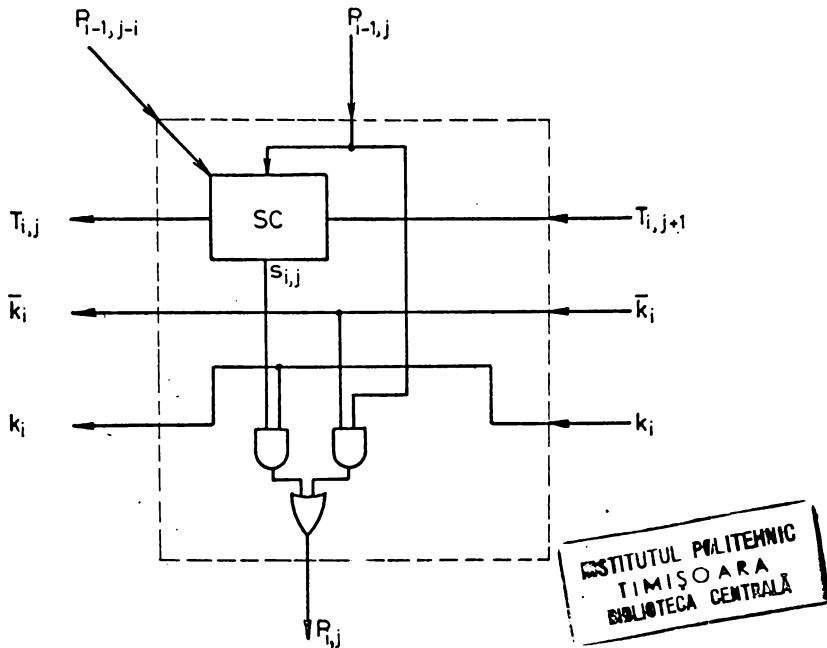


Fig.3-14. Structură logică celulară de înmulțire a factorilor.



**Fig. 3-15** Celula structurii de descompunere în termeni.



**Fig. 3-16.** Celula structurii de înmulțire a factorilor.

INSTITUTUL POLITEHNIC  
TIMIȘOARA  
BIBLIOTECA CENTRALĂ

In cadrul celulei din rindul 1, coloana j (fig.3-13) se realizează următoarele funcții logice :

$$s_{1,j}^f = s_{1-1,j} \oplus L_{1,j} \oplus T_{1,j+1}^f \quad (3-50)$$

$$T_{1,j}^f = s_{1-1,j} L_{1,j} + s_{1-1,j} T_{1,j+1}^f + L_{1,j} T_{1,j+1}^f \quad (3-51)$$

$$I_{1,j} = I_j (s_{1,j}^f + I_{1,j+1}^f) + s_{1,j}^f I_{1,j+1}^f \quad (3-52)$$

$$s_{1,j} = s_{1-1,j} K_1 + s_{1,j}^f k_1 \quad (3-53)$$

care reprezintă suma provizorie, transportul, imprumutul și suma corectă.

Se observă o mare asemănare între operația de descompunere în factori de la calculul logaritmului și operația de descompunere în termeni de la calculul antilogaritmului. De aceea rezultă și celule cu conținut identic (fig.3-8 și 3-15). Singura deosebire în ceea ce privește variabilele de intrare este că la intrările diagonale se aplică variabile diferite :  $P_{1-1,j-1}$  respectiv  $L_{1,j}$ .

Structura logică celulară de descompunere în termeni necesită un număr de  $n(1+n)$  celule identice adică același număr de celule ca și structura logică celulară de descompunere în factori dacă nu se elimină celulele din colțul din dreapta, sus (fig.3-7). Cele două structuri logice diferă astfel numai prin conexiunile de la intrările diagonale ale celulelor.

Funcționarea structurii logice celulare de descompunere în termeni va fi asemănătoare cu cea a structurii de descompunere în factori descrisă anterior. Rămân deci valabile și aici o serie de considerente privind durata operației de descompunere în termeni.

Durata maximă a operației de descompunere în termeni se poate calcula cu aceeași relație (3-37) în care însă numărul de celule  $N_{cit}$  peste care se propagă transportul și imprumutul este altul.

Durata maximă a operației de descompunere în termeni apare în cazul când numărul ce se descompune conține o cantitate cit mai mare de biți 1 în dreapta virgulei și o cantitate cit mai mică de coeficienți de creștere egali cu 1.

Pentru cazul în care numărul L se aplică la intrarea structurii cu n biți (cu  $n \leq 30$ ) această situație apare dacă  $L=L_4$  adică numai coeficientul  $k_4 = 1$  (Tabelul 3-3).

Pentru cazul în care numărul L se aplică la intrare cu n biți ( $n < n$ ), corespunzător domeniului în care erorile sînt neglijabile la generarea antilogaritmului, atunci situația cea mai defavorabilă apare cînd  $L=L_5+L_{26}$  și deci numai  $k_5$  și  $k_{26}$  sînt egali cu 1.

Tabelul 3-3

		Situatia inițială										Situatia finală																									
Poziția		2	0	2	1	2	2	2	4	2	2	6	2	7	2	8	2	9	$k_1$	2	0	2	1	2	2	2	4	2	2	6	2	7	2	8	2	9	$k_1$
1	L	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	1	0	1	1	0	0	0	0	0	0			
	S <sub>0</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
1	L <sub>1</sub>	0	1	0	0	1	0	1	0	1	0	1	1	1	1	1	1	1		0	1	0	0	1	0	1	0	1	0	1	1	1	1	1			
	T <sub>1</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
	S <sub>1</sub>	0	1	0	0	1	0	1	0	1	0	1	1	1	1	1	1	1	0	0	1	0	0	1	0	1	0	1	0	1	1	1	1	0			
	S <sub>1</sub>	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
2	L <sub>2</sub>	0	0	1	0	1	0	0	1	0	0	1	0	0	0	0	0	0		0	0	1	0	1	0	0	1	0	0	1	0	0	0	0			
	T <sub>2</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
	S <sub>2</sub>	0	0	1	0	1	0	0	1	0	0	1	0	0	0	0	0	0	0	0	0	1	0	1	0	0	1	0	0	1	0	0	0	0			
	S <sub>2</sub>	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0		
3	L <sub>3</sub>	0	0	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1		0	0	0	1	0	1	0	1	1	1	1	1	1	1	1	0		
	T <sub>3</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
	S <sub>3</sub>	0	0	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	0	0	0	0	1	0	1	0	1	1	1	1	1	1	1	0			
	S <sub>3</sub>	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		1	1	1	0	1	0	1	1	1	1	1	1	1	1	1	1		
4	L <sub>4</sub>	0	0	0	0	1	0	1	1	1	0	0	0	0	0	0	0	0		0	0	0	0	1	0	1	1	0	0	1	0	0	0	0			
	T <sub>4</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
	S <sub>4</sub>	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0	1	0	0	0	1			
	S <sub>4</sub>	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
5	L <sub>5</sub>	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0		0	0	0	0	1	0	1	1	0	0	0	0	0	0	0			
	T <sub>5</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	1	1	1	1	0	0	0	0	0	0	0			
	S <sub>5</sub>	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0	0	0	0				
	S <sub>5</sub>	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0		1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0		
6	L <sub>6</sub>	0	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0		0	0	0	0	0	0	1	0	1	0	1	0	1	0	0			
	T <sub>6</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0		
	S <sub>6</sub>	0	0	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1	1	0	1	1	0	0			
	S <sub>6</sub>	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1		
7	L <sub>7</sub>	0	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	1	0	1	0	1	0	0	0			
	T <sub>7</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	1	1	0	0	1	0	0	0	0		
	S <sub>7</sub>	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	1	0	0	0	0				
	S <sub>7</sub>	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		1	1	1	1	1	1	1	0	0	1	1	1	1	1	1	1		
8	L <sub>8</sub>	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0		
	T <sub>8</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
	S <sub>8</sub>	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1	0	0	0	0	0	0			
	S <sub>8</sub>	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0		1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		
9	L <sub>9</sub>	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
	T <sub>9</sub>	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
	S <sub>9</sub>	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	1	0	0	0	0	0			
	S <sub>9</sub>	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1		

În ambele cazuri transportul se generează în apropierea poziției  $2^{-1}$  din fiecare rând în care  $k_1=0$ , începând cu rândul corespunzător primului coeficient  $k_1=1$  și se propagă spre stînga. Într-o poziție oarecare transportul cauzează generarea unui împrumut care se propagă în continuare spre stînga pînă în coloana  $2^0$  unde determină valoarea coeficientului de creștere. Lungimea maximă a propagării transportului și împrumutului,  $N'_{oit}$ , nu se poate aici calcula exact analitic ca în cazul descompunerii în factori. Ea trebuie determinată pentru un  $n$  dat desfășurînd operațiile pe hîrtie. Cu aproximație se poate evalua  $N'_{oit}$  cu relația :

$$N'_{oit} \approx \frac{(n+7)(n-4)}{2} \quad (3-55)$$

pentru cazul cînd numărul  $L$  vine la intrarea structurii cu  $n$  biți sau :

$$N'_{oit} \approx \frac{(n+7)(n-5)}{2} \quad (3-56)$$

în cazul cînd numărul  $L$  vine cu  $m$  biți ( $n=m+4\dots 6$ ).

Pentru calculul timpului se poate utiliza relația (3-37) în care numărul  $n_0$  este ușor de stabilit deoarece fie numai  $k_4=1$  fie numai  $k_5$  și  $k_6$  ( $n_0=n-1$  respectiv  $n-2$ ).

Dacă  $n=28$  și numărul  $L$  se aplică la intrare cu  $n$  biți atunci  $n_0=n-1$  și  $N'_{oit}=417$  (determinat exact). Pentru același tip de circuite ca și mai înainte rezultă :

$$t_{atmax} = N'_{oit} t_p + (n_0+1) 2 t_p + n 3 t_p \quad (3-57)$$

sau :

$$t_{atmax_n} = 557 t_p = 3,342 \mu s \quad (3-58)$$

Dacă  $n=28$  și numărul  $L$  se aplică la intrare cu  $n=23$  biți atunci pentru cazul cel mai defavorabil  $N'_{oit}=403$ ,  $n_0=n-2$  și

$$t_{atmax_m} = 541 t_p = 3,246 \mu s \quad (3-59)$$

Durata minimă a operației de descompunere în termeni se obține în cazul cînd în structură nu au loc modificări ale stării inițiale deci cînd  $L=0,00\dots 00$ , situație asemănătoare cu cea de la structura de descompunere în factori. Rezultă deci  $t_{atmin} = 0$  și prin urmare descompunerea în termeni se realizează într-un timp cuprins între 0 și  $t_{atmax}$ , în funcție de valoarea numărului ce se descompune.

Structura logică celulară de înmulțire a factorilor.

În această structură logică (fig.3-14) se face înmulțirea factorilor de forma  $(1+2^{-1})$  în funcție de valorile coeficienților de creștere  $k_1\dots k_n$  determinate în structura de descompunere în

termeni.

Intr-un rind  $i$  al structurii se efectuează următoarele operații aritmetice și logice :

- înmulțirea produsului anterior :

$$P_{i-1} = \prod_{i=1}^{i-1} (1+k_i 2^{-i})$$

(produsul factorilor corespunzători termenilor incluși în dezvoltare pînă în rîndul  $i-1$ ) cu factorul corespunzător rîndului  $i$  rezultînd :

$$s_i = P_{i-1} (1+2^{-i})$$

După cum s-a arătat înmulțirea se reduce la o deplasare și o adunare ;

- se transmite spre rîndul următor produsul nou obținut  $-s_i-$  dacă  $k_i=1$  sau a produsului anterior  $P_{i-1}$  nemodificat dacă  $k_i=0$ . Astfel, la ieșirea din rîndul  $i$  se obține de fapt produsul :

$$P_i = \prod_{i=1}^{i-1} (1+k_i 2^{-i}) \quad (3-60)$$

Si aici, pentru eliminarea unei coloane din stînga virgulei, se operează numai cu partea fracționară a produsului:  $P_i-1$ . Deoarece nu apare niciodată un transport în coloana din dreapta virgulei ( $1 \leq P_i < 2$ ), în coloana din stînga virgulei nu se efectuează operații aritmetice. Se determină astfel cu ajutorul structurii numărul  $A-1$ , adică partea fracționară a lui  $A$  ( $A$  este antilogarithmul lui  $L$ ).

Transmiterea produsului spre un rînd următor se face pe verticală iar deplasarea lui este realizată prin conexiunile diagonale. Ca produs inițial se ia  $P_0 = 1,00...00$  (adică  $P_0-1=0,00...00$ ).

La ieșire se poate atașa părții fracționare a antilogarithmului întregul  $1$  astfel ca antilogarithmul să fie cuprins în domeniul  $1 \leq A < 2$ .

În celula din rîndul  $i$  și coloana  $j$  a structurii logice celulare de înmulțire a factorilor (fig.3-16) se realizează următoarele funcții logice :

$$s_{i,j} = P_{i-1,j} \oplus P_{i-1,j-1} \oplus T_{i,j+1} \quad (3-61)$$

$$T_{i,j} = P_{i-1,j} P_{i-1,j-1} + P_{i-1,j} T_{i,j+1} + P_{i-1,j-1} T_{i,j+1} \quad (3-62)$$

$$P_{i,j} = P_{i-1,j} \bar{K}_i + s_{i,j} k_i \quad (3-63)$$

care reprezintă suma, transportul și produsul corect.

Din cauza motivelor arătate în structura logică celulară de descompunere în factori și la structura logică de înmulțire a factorilor celulele din colțul dreapta sus (cu linie întreruptă în fig.3-14) pot să lipsească.

Sînt valabile și aici considerentele de la structura logică celulară de însumare a termenilor privind durata operației de înmulțire a factorilor. Deasemenea, problema duratei totale a operației de antilogaritmare se pune în același mod. Rezultă și aici concluzia că durata maximă a operației de antilogaritmare este egală cu durata maximă a operației de descompunere în termeni:

$$t_{\text{antilog}} \leq t_{\text{atmax}} \quad (3-64)$$

Pentru reducerea duratei operației este necesar deci să se reducă timpul de propagare a transportului și împrumutului.

### 3.3.3. Posibilități de comasare a structurilor logice celulare de generare a logaritmilor și antilogaritmilor.

Din cele prezentate anterior se observă o mare asemănare între diferite structuri logice atât în ceea ce privește componența celulelor cit și în privința interconexiunilor.

Astfel, celula structurii logice de descompunere în factori (fig.3-8) este asemănătoare cu celula structurii de descompunere în termeni (fig.3-15). Deosebirea dintre ele constă în aceea că, în locul variabilelor  $\bar{A}_j$  și  $P_{i-1,j-1}$  de la prima celulă, la a doua celulă apar variabilele  $\bar{L}_j$  respectiv  $L_{1,j}$ . Dar bara pe care se transmite  $\bar{A}_j$  la generarea logaritmului se poate folosi și pentru transmiterea lui  $\bar{L}_j$  la generarea antilogaritmului, deci rămîne o singură deosebire privind intrările  $P_{i-1,j-1}$  și  $L_{1,j}$ .

Celula structurii logice celulare de însumare a termenilor (fig.3-11) este asemănătoare cu celula structurii de înmulțire a factorilor (fig.3-16). Deosebirea dintre ele constă în aceea că, în locul variabilei  $L_{1,j}$  de la prima celulă, la a doua celulă apare variabila  $P_{i-1,j-1}$ .

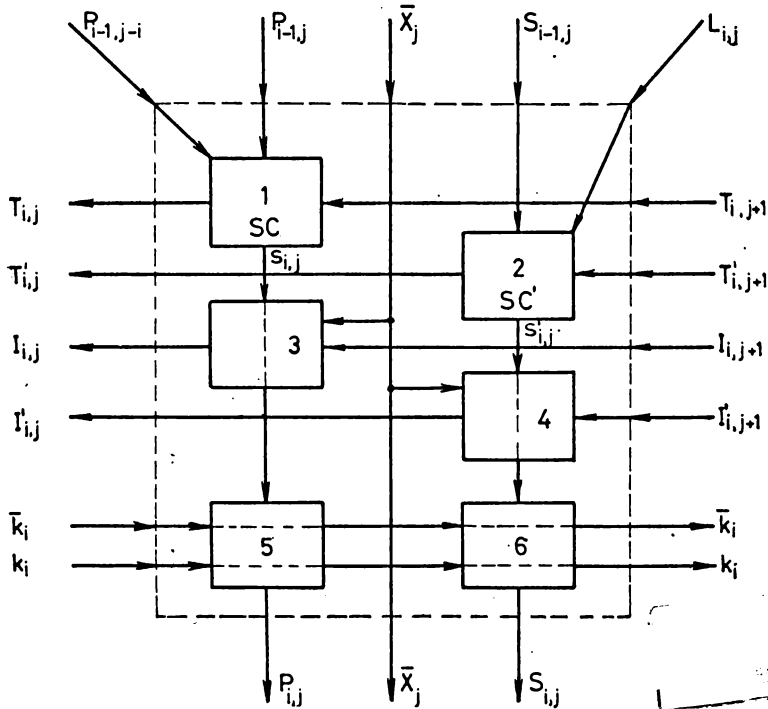
Comparînd ansamblul celor două celule utilizate la generarea logaritmului (fig.3-8 și 3-11) cu cel al celulelor utilizate la generarea antilogaritmului (fig.3-15 și 3-16) se observă că cele două perechi de celule conțin aceleași circuite logice și aceleași intrări, fiind necesar însă ca valoarea coeficienților de creștere să se stabilăscă la generarea logaritmului prin comparația între numărul  $A$  ce se logaritmează și suma  $s_{1,j}$  iar la generarea antilogaritmului prin comparația între numărul  $L$  ce se antilo-



garitmează și suma  $s_{i,j}^i$ .

Astfel eu unele completări inafara structurii logice și o modificare simplă a celulei, o singură pereche de celule din cele de mai sus se poate utiliza atât la generarea logaritmului cât și a antilogaritmului.

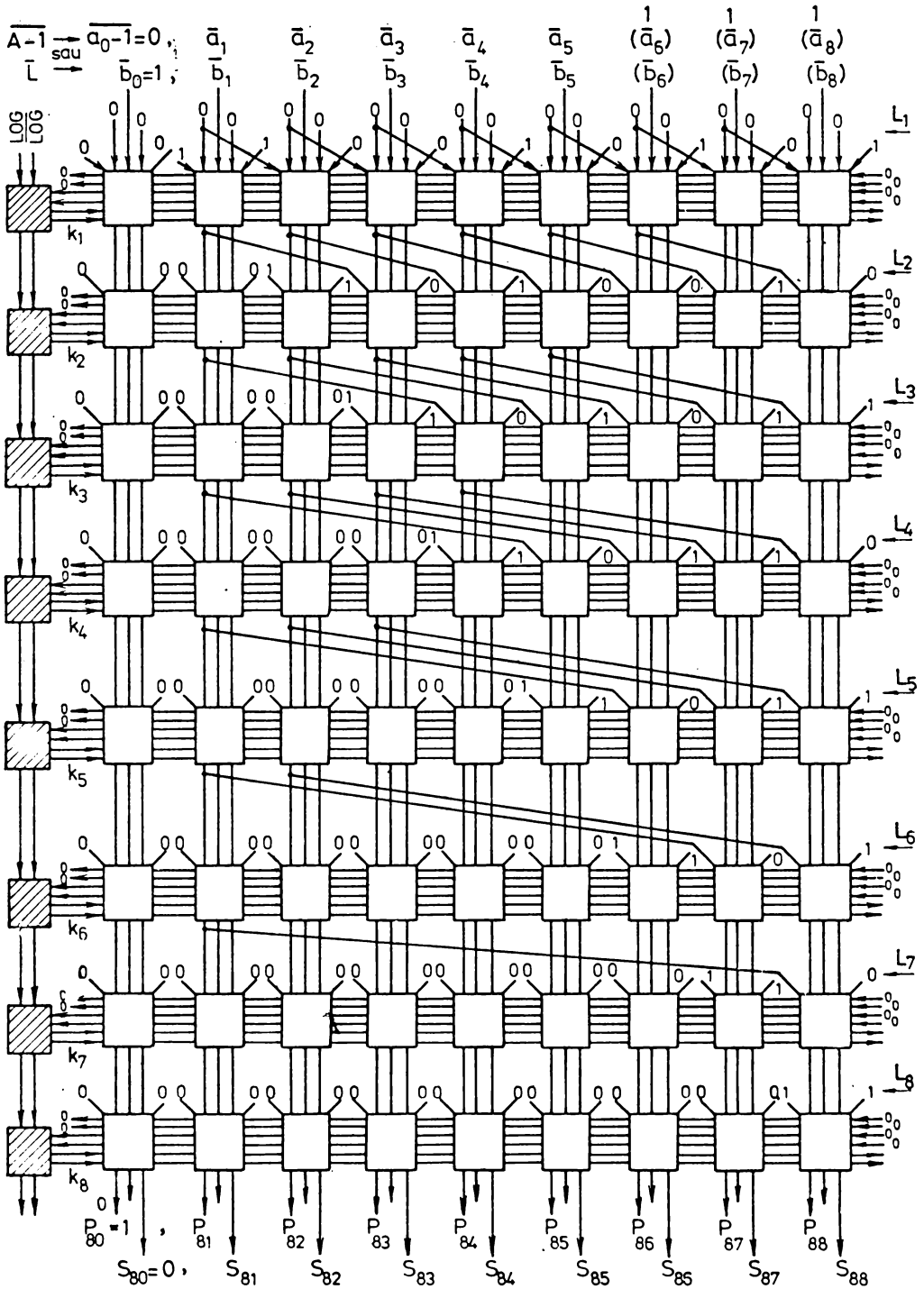
Celula comună este prezentată în fig.3-17, în ea s-au reprezentat circuitele logice ce realizează o anumită funcție logică distinctă prin blocuri.



**Fig.3-17.** Celula structurii comasate de generare a logaritmilor și antilogaritmilor binari.

Blocurile 1 și 2 reprezintă sumatoare complete identice, blocurile 3 și 4 reprezintă circuite identice ce realizează înpromutul iar blocurile 5 și 6 stabilesc valoarea corectă a produsului sau sumei ce trebuie trimisă spre rîndul următor al structurii.

Funcțiile logice realizate de blocuri au forma cunoscută anterior (relațiile 3-29...3-32, 3-50...3-53) în care variabilele  $\bar{A}_j$  și  $\bar{E}_j$  se înlocuiesc cu  $\bar{X}_j$ . La generarea logaritmului la intrările  $\bar{X}_j$  se aplică biții numărului  $\bar{A}$  iar la generarea antilogaritmului - biții numărului  $\bar{E}$ . Logaritmul și antilogaritmul se obțin la ieșiri diferite ale celulelor din ultimul rînd al structurii logice celulare : logaritmul se obține la ieșirile de la



**Fig. 3-18** Structură logică celulară de generare a logaritmului și antilogaritmului binar.

blocurile 6 iar antilogaritmul - la ieşirile de la blocurile 5 ale celulelor.

Intrucît produsul se obţine întotdeauna la aceeaşi ieşire pentru deplasarea produsului se folosesc aceleaşi legături diagonale atât la generarea logaritmului cît şi a antilogaritmului.

In fig.3-18 se prezintă structura logică celulară de generare a logaritmului ( $\text{LOG}=1$ ) sau antilogaritmului ( $\overline{\text{LOG}}=1$ ) al unui număr cu 8 biţi după virgulă,utilizînd celula din fig.3-17.

In scopul realizării celulelor sub formă de circuit integrat interesează,înafara complexităţii celulei,şi numărul de terminale necesar.In cazul în care unele bare ( $\bar{K}_1, k_1, \bar{X}_j$ ) traversează celula rezultă,înafara terminalelor pentru alimentare cu tensiune continuă,următoarele cantităţi de terminale:

- o singură celulă într-o capsulă : 20 terminale,
- două celule în linie într-o capsulă : 28 terminale,
- patru celule în linie într-o capsulă : 44 terminale,
- două celule în linie şi două pe coloană într-o capsulă: 46 terminale.

In cazul în care barele  $\bar{K}_1, k_1, \bar{X}_j$  nu traversează celula,înafara terminalelor de alimentare,sînt necesare următoarele cantităţi de terminale :

- o singură celulă într-o capsulă : 17 terminale,
- două celule în linie într-o capsulă : 24 terminale,
- patru celule în linie într-o capsulă : 38 terminale,
- două celule în linie şi două pe coloană într-o capsulă: 40 terminale.

Complexitatea unui grup de 4 celule nu constituie o problemă la realizarea sub formă de circuit integrat pe scară medie iar numărul de terminale necesar nu este exagerat de mare.Se poate aprecia ca realizabil un circuit integrat pe scară medie care să includă 4 celule în linie sau 2x2 celule într-o capsulă.In cazul utilizării grupajului de 2x2 celule pentru o structură logică celulară de generare a logaritmilor şi antilogaritmilor cu n par este necesară o cantitate de capsule:

$$N_{\text{os}} = \frac{n(n+2)}{4} = \frac{n}{2} \left( \frac{n}{2} + 1 \right) \quad (3-65)$$

(structura va avea n+2 coloane din care n+1 în dreapta virgulei). Pentru n=28 rezultă un număr de capsule  $N_{\text{os}}=210$ .

La intrarea structurii din fig.3-18 (intrările verticale centrale ale celulelor din rîndul 1) se aplică în cazul operaţiei de logaritmare negaţiile biţilor numărului A-1 ce trebuie logaritmat

sau-in cazul operației de antilogaritmare -negațiile numărului  $L$  ce trebuie antilogaritmat (deci  $\bar{A}_j$  sau  $\bar{L}_j$ ). Numărul aplicat la intrare poate avea  $m$  biți după virgulă ( $m \leq n$ ) sau  $n$  biți, după cum a rezultat în calcule în unitatea aritmetică.

La ieșirile din partea de jos ale structurii se obține mantisa logaritmului (ieșirile  $S_{n,j}$ ) în cazul operației de logaritmare sau partea fracționară a antilogaritmului (ieșirile  $P_{n,j}$ ) în cazul operației de antilogaritmare. Rezultatul se obține în ambele cazuri cu  $n$  biți după virgulă dar cu erori absolute negative, mai mici decât  $\Delta A_p$  calculată în Capitolul II. Din aceștia se pot folosi în calcule fie  $m$  biți fie o cantitate mai mare.

Funcționarea structurii este identică cu funcționarea structurilor din fig.3-7 și 3-10, în cazul operației de logaritmare ( $LOG=1$ ) sau a structurilor din fig.3-13 și 3-14, în cazul operației de antilogaritmare ( $\overline{LOG}=1$ ).

Deoarece în fiecare celulă barele  $k_i$  și  $\bar{k}_i$  comandă fiecare câte două intrări, în cazul utilizării unor circuite NU-SI de putere cu sortanța 30 [69], pentru comanda barelor este necesară o refacere a semnalelor  $\bar{k}_i$  și  $k_i$  după fiecare 14 celule ale unui rând (fig.3-19). În fig.3-19 se prezintă o posibilitate de comandă a acestor bare pentru o structură cu  $n=28$ ; ( $n+1=29$ ).

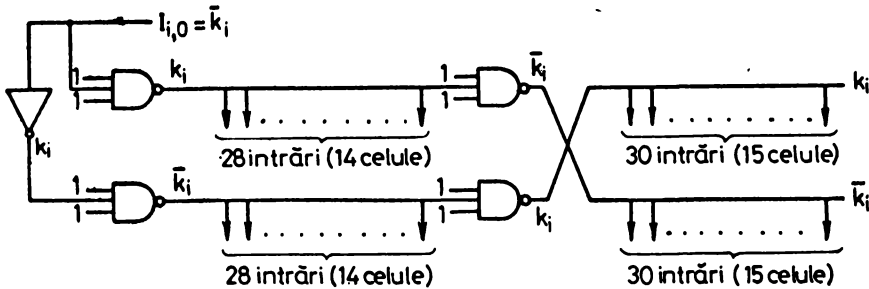


Fig.3-19 Realizarea semnalelor  $k_i$  și  $\bar{k}_i$ .

În această schemă funcția logică  $\bar{k}_i$  de la intrare va fi :

$$\bar{k}_i = I_{i,0} \cdot LOG + I'_{i,0} \cdot \overline{LOG} \quad (3-66)$$

și trebuie realizată în arhitectura structurii logice. Astfel, în partea stângă a structurii logice apare o celulă diferită de cea a structurii avînd schema din fig.3-20. Ea conține circuitul SI-SAU care realizează funcția (3-66) și circuitele NU-SI de putere pentru comanda barelor  $\bar{k}_i$  și  $k_i$ .

Intrucît o bară  $\bar{X}_j$  comandă în fiecare celulă 4 intrări de circuite logice, dacă se foloseşte pentru comanda barei un circuit NŪ-SI de putere, cu sortanţa 30, atunci după fiecare 7 rînduri semnalul trebuie refăcut cu un invertor şi un nou circuit NŪ-SI de putere.

Aşa cum este de aşteptat, din cauza unui nivel logic suplimentar ce apare în celula din fig.3-20, la realizarea funcţiei  $\bar{k}_i$  (relaţia 3-66),

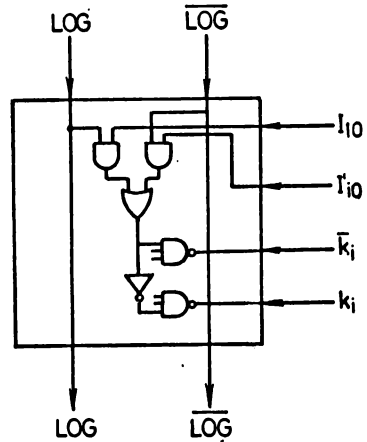


Fig.3-20 Celula pentru realizarea semnalelor  $k_i$  și  $\bar{k}_i$ .

durata operațiilor de logaritmare și antilogaritmare va crește. Astfel în relația (3-37) timpul  $t_2$  devine  $t_2=3 t_p$  și relația ia forma:

$$t_{dfcmax} = N_{oit} t_p + (n_0+1)3 t_p + n \cdot 3 t_p \quad (3-67)$$

Dacă numărul A-1 se aplică la intrarea structurii cu n biți după virgulă atunci cazul cel mai defavorabil din punct de vedere al duratei descompunerii în factori apare când A-1= 0,11...11 și când  $N_{oit}$  este dat de relația (3-36) iar  $n_0 = n-p-1$ .

Pentru acest caz, avînd  $n=28$ ,  $p=4$ ,  $n_0=23$   $N_{oit}=398$  și considerînd celulele realizate cu același tip de circuite ca și mai înainte ( $t_p=6$  ns) rezultă :

$$t_{dfcmax_n} = 554 t_p = 3,324 \mu s \quad (3-68)$$

În cazul cînd numărul ce se descompune, A-1, se aplică la intrarea structurii logice de descompunere în factori numai cu m biți ( $n=m+4...6$ ), așa cum s-a arătat în paragraful 3.3.1, cantitatea de celule parcurse de transport și împrumut în propagarea acestora,  $N_{oit}$ , este dată de relația (3-40) fiind mai mică decît în cazul anterior. Ea corespunde numărului A-1= 0,0100...00. Pentru  $n=28$ ,  $m=23$ ,  $N_{oit}= 367$ ,  $n_0 = 22$  și  $t_p=6$  ns se obține :

$$t_{dfcmax_m} = 523 t_p = 3,138 \mu s$$

Operația de antilogaritmare are o durată cu ceva mai mare decît cea de logaritmare deoarece în acest caz  $N_{oit}$  este mai mare. Relația (3-67) rămîne valabilă și aici.

Dacă logaritmul se aplică la intrarea structurii cu  $n$  biți după virgulă atunci durata maximă a descompunerii apare în cazul în care  $L=L_4$  (deci numai  $k_4=1$ ) când  $N_{cit}$  este dat cu aproximație de relația (3-55). Pentru un  $n=28$ ,  $n_0=n-1=27$ ,  $N_{cit}=417$  (determinat exact) și  $t_p = 6$  ns rezultă :

$$\underline{t_{dtomax_n} = 585 t_p = 3,51 \mu s} \quad (3-70)$$

În cazul când logaritmul se aplică la intrarea structurii cu numai  $m$  biți, durata maximă a descompunerii apare pentru  $L=L_5+L_{26}$  (deci  $k_5=k_{26}=1$ ) când  $N_{cit}$  este dat cu aproximație de relația (3-56). Pentru  $n=28$ ,  $m=23$ ,  $n_0=26$ ,  $N_{cit}=403$ ,  $t_p = 6$  ns rezultă o durată a descompunerii în termeni cu structurile comasate :

$$\underline{t_{dtomax_m} = 568 t_p = 3,408 \mu s} \quad (3-71)$$

O parte din celulele structurii logice celulare de la logaritmare și antilogaritmare din fig.3-18 se pot simplifica ținând cont de următoarele :

- 1) nu toate celulele structurii se folosesc la descompunerea în factori și la înmulțirea factorilor,
- 2) în celulele ce au aplicat la intrarea  $P_{i-1,j-1}$  sau la intrarea  $L_{i,j}$  un bit 0 se poate folosi în locul unui sumator complet - un semisumator deoarece intrarea respectivă se poate suprima,
- 3) la ieșirea celulelor din coloana  $2^0$  nu apare niciodată transport și sumatoarele din aceste celule trebuie să realizeze doar suma logică - nu și transportul.

Simplificările ce se pot face astfel circuitelor sînt însemnate în schimb ar fi necesară realizarea a 4 tipuri diferite de celule ceea ce, în cazul folosirii tehnologiei integrate, este mai costisitor. Prin simplificările de mai sus se reduce în mică măsură durata operațiilor de logaritmare și antilogaritmare.

### 3.3.4. Posibilități de îmbunătățire a vitezei structurilor logice celulare de logaritmare și antilogaritmare.

Anticiparea coeficientului de creștere la descompunerea în factori.

Analizîndu-se modul în care se desfășoară descompunerea în factori după antilogaritmul propus (Tabelul 3-4) se pot face următoarele observații :

1. Pe măsură ce se avansează spre rîndurile de ordin superior produsul factorilor, obținut la ieșirea unui rînd, conține tot mai mulți biți identici cu biții numărului  $A-1$  ce se descompune, începînd din partea stîngă (coloana  $2^0$ ). Astfel, pentru exemplul

considerat în Tabelul 3-4, produsul  $P_2-1$  are primii cinci biți identici cu primii cinci biți ai numărului A-1. Pe baza acestei observații s-a delimitat printr-o linie verticală continuă în Tabelul 3-4 o "zonă de identitate". În zona de identitate biții produsului de la ieșirea unui rând se pot obține direct din biții produsului de la intrarea aceluși rând.

2. Bitul împrumutului din poziția  $2^0$  este, într-un număr mare de cazuri, identic cu bitul împrumutului din poziția aflată imediat în dreapta zonei de identitate (biții încercuiți). În restul cazurilor un bit 1 al produsului anterior deplasat, aflat în zona de identitate, cauzează apariția unui împrumut în poziția  $2^0$  a tabelului (biții 1 încadrați în patrate).

3. Ținând cont de posibilitatea determinării împrumutului din poziția  $2^0$  pe baza observației 2, în structura logică celulară de descompunere în factori sînt necesare, pentru un număr A dat, numai celulele corespunzătoare "zonei active" - încadrată cu linie înteruptă în Tabelul 3-4. Pentru diferite numere A zona activă are configurații diferite astfel că interesează situațiile limită în care numărul de celule necesar este maxim. Configurația limită a structurii, în cazul cel mai de-

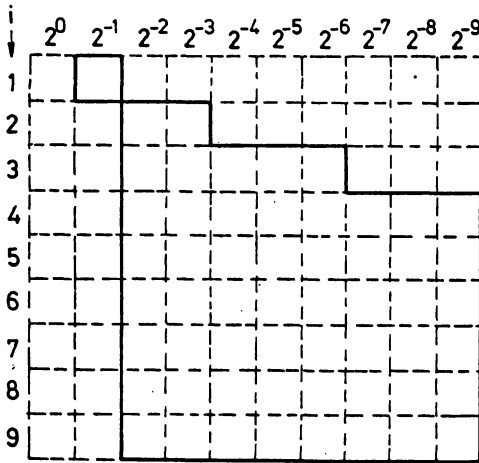
Tabelul 3-4

		Poziția										$k_i$
		$2^0$	$2^1$	$2^2$	$2^3$	$2^4$	$2^5$	$2^6$	$2^7$	$2^8$	$2^9$	
1	A-1	0	1	1	1	0	1	1	0	0	0	1
	$P_0-1$	0	0	0	0	0	0	0	0	0	0	
1	$2^{-1}P_0$	0	1									1
	$T_1$	0	0	1								
	$S_1$	0	0	1								
	$I_1$	0	0	1								
	$P_1-1$	0	0	1								
2	$2^{-2}P_1$	0	0	1	1							1
	$T_2$	0	0	0	0							
	$S_2$	0	0	1	1	1						
	$I_2$	0	0	1	1	1						
	$P_2-1$	0	1	1	1	1						
3	$2^{-3}P_2$	0	0	0	1	1	1					0
	$T_3$	0	1	1	1	0	0					
	$S_3$	1	0	0	0	1	1	1				
	$I_3$	1	0	0	0	1	0	0				
	$P_3-1$	0	1	1	1	0	0	0				
4	$2^{-4}P_3$	0	0	0	0	1	1	1	1			0
	$T_4$	0	0	0	0	0	0	0	0			
	$S_4$	0	1	1	1	1	1	1	1			
	$I_4$	0	1	1	1	1	1	1	1			
	$P_4-1$	0	1	1	1	0	0	0	0			
5	$2^{-5}P_4$	0	0	0	0	0	1	1	1	1		0
	$T_5$	0	0	0	0	0	0	0	0	0		
	$S_5$	0	1	1	1	0	1	1	1	1		
	$I_5$	0	1	1	1	1	1	1	1	1		
	$P_5-1$	0	1	1	1	0	0	0	0	0		
6	$2^{-6}P_5$	0	0	0	0	0	0	1	1	1	1	1
	$T_6$	0	0	0	0	0	0	0	0	0	0	
	$S_6$	0	1	1	1	0	0	1	1	1	1	
	$I_6$	0	0	0	0	0	0	1	1	1	1	
	$P_6-1$	0	1	1	1	0	0	1	1	1	1	
7	$2^{-7}P_6$	0	0	0	0	0	0	0	1	1	1	1
	$T_7$	0	0	0	0	0	0	1	1	1	1	
	$S_7$	0	1	1	1	0	1	0	1	1	0	
	$I_7$	0	0	0	0	0	0	1	0	1	1	
	$P_7-1$	0	1	1	1	0	1	0	1	1	0	
8	$2^{-8}P_7$	0	0	0	0	0	0	0	1	1		0
	$T_8$	0	0	0	0	0	0	0	1	1	0	
	$S_8$	0	1	1	1	0	1	1	0	0	1	
	$I_8$	0	1	1	1	1	1	1	1	1	1	
	$P_8-1$	0	1	1	1	0	1	0	1	1	0	
9	$2^{-9}P_8$	0	0	0	0	0	0	0	0	0	1	1
	$T_9$	0	0	0	0	0	0	0	0	0	0	
	$S_9$	0	1	1	1	0	1	0	1	1	1	
	$I_9$	0	0	0	0	0	0	1	1	1	1	
	$P_9-1$	0	1	1	1	0	1	0	1	1	1	

favorabil în colțul din dreapta sus, se determină pe principiul arătat în fig.3-9 iar în partea stângă corespunde cazului:

$$A-1 = 0,01100...00$$

Pentru  $n=9$  structura logică celulară de descompunere în factori necesită numai celulele din fig.3-21. Celula din rîndul 1



se poate deasemenea înlătura deoarece, așa cum s-a arătat în Capitolul II, întotdeauna  $k_1 = a_1$  deci primul coeficient de creștere nu mai trebuie determinat.

Pe baza primelor două observații se poate stabili bitul împrumutului din poziția  $2^0$  (care reprezintă negația coeficientului de creștere  $k_1$ ) înainte ca împrumutul să se propage peste celulele unui rînd spre poziția  $2^0$ . Cu alte cuvinte, se poate anticipa coeficientul de creștere  $k_1$

Fig.3-21 Zona activă a structurii.

prin introducerea în fiecare celulă a unor circuite logice suplimentare care să stabilească dacă celula se găsește în zona de identitate și să furnizeze un semnal  $\bar{K}_{1,j} = 1$  cînd în zona de identitate apare un bit al produsului deplasat sau cînd în celulele alăturate imediat în dreapta zonei de identitate apare un împrumut.

Ieșirile  $\bar{K}_{1,j}$  ale tuturor celulelor dintr-un rînd trebuie aplicate la intrările unui circuit logic SAU iar ieșirea acestuia se trimite prin toate celulele din acel rînd sub forma barelor  $k_1$  și  $\bar{K}_1$  pentru a comanda formarea produsului corect.

Se obține astfel o nouă celulă pentru structura logică de descompunere în factori (fig.3-22). În cadrul celulei se realizează următoarele funcții logice :

$$s_{1,j} = P_{1-1,j} \oplus P_{1-1,j-1} \oplus T_{1,j+1} \tag{3-72}$$

$$T_{1,j} = P_{1-1,j} P_{1-1,j-1} + P_{1-1,j} T_{1,j+1} + P_{1-1,j-1} T_{1,j+1} \tag{3-73}$$

$$I_{1,j} = \bar{A}_j (s_{1,j} + I_{1,j+1}) + s_{1,j} I_{1,j+1} \tag{3-74}$$

$$ID_{1,j} = ID_{1,j-1} (P_{1-1,j} A_j + \bar{P}_{1-1,j} \bar{A}_j) + ID_{1-1,j} \tag{3-75}$$

$$\bar{K}_{1,j} = ID_{1,j-1} I_{1,j} + ID_{1,j} P_{1-1,j-1} \tag{3-76}$$



$$P_{i,j} = \bar{k}_i P_{i-1} + k_i s_{i,j} + ID_{i,j} P_{i-1,j} \quad (3-77)$$

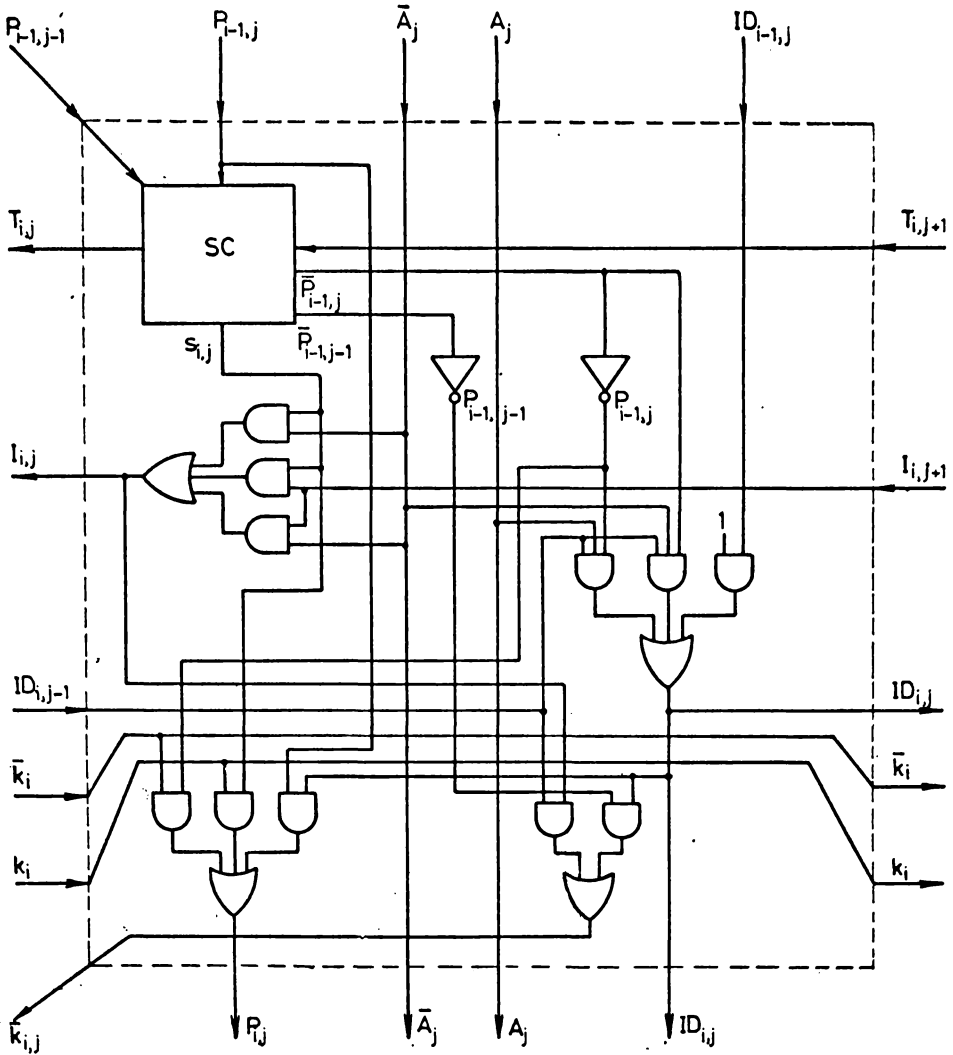


Fig.3-22. Celula structurii de descompunere în factori cu anticipare.

Funcțiile  $s_{i,j}$ ,  $T_{i,j}$  și  $I_{i,j}$  sînt nemodificate față de cele de la structura logică celulară de descompunere în factori prezentată anterior (relațiile 3-29, 3-30, 3-31).

Funcția identitate  $ID_{i,j}$  este egală cu 1 cînd în coloana anterioară ea este egală cu 1 iar biții  $P_{i-1}$  și  $A_j$  din coloana  $j$  coincid sau cînd în rîndul anterior  $i-1$  ea este deja egală cu 1. La celulele din limita stîngă a structurii se va apli-

ea la intrările  $ID_{i,j-1}$  (laterale) bitul 1 iar la celulele din partea de sus a structurii la intrările  $ID_{i-1,j}$  se va aplica bitul 0. In acest fel, zona de identitate, caracterizată prin  $ID_{i,j}=1$  se va extinde treptat de la stînga spre dreapta și de sus în jos pe măsură ce se determină o parte din biții produsului în fiecare rînd.

Funcția  $\bar{k}_{i,j}$  realizează anticiparea coeficientului de creștere cu ajutorul variabilelor identitate, împrumut și produs deplasat, așa cum s-a arătat mai sus..

Pentru fiecare rînd al structurii mai trebuie introdus un circuit logic care să realizeze funcțiile :

$$\left. \begin{aligned} \bar{K}_i &= \bar{K}_{i,0} + \bar{K}_{i,1} + \bar{K}_{i,2} + \dots + \bar{K}_{i,n} \\ k_i &= \bar{K}_i \end{aligned} \right\} \quad (3-78)$$

și să acționeze prin circuite NU SI de putere barele  $k_i$  și  $\bar{K}_i$  ale celulelor rîndului  $i$ .

Ținînd cont să ieșirea  $P_{i,j}$  a unei celule constituie intrarea  $P_{i-1,j}$  a celulei din coloana  $j$  a rîndului următor și deasemenea intrarea  $P_{i-1,j-1}$  a celulei din coloana  $j+1$  a rîndului următor, din relațiile (3-73)...(3-77) rezultă că o ieșire  $P_{i,j}$  a unei celule trebuie să comande 14 intrări de circuite logice. Prin urmare ca ultim circuit în schema logică ce realizează funcția  $P_{i,j}$  ar trebui utilizat un circuit cu sortanță mai mare sau egală cu 14, de exemplu, un circuit NU SI de putere. Aceasta ar impune realizarea funcției  $P_{i,j}$  cu 2 nivele de circuite NU SI ori folosind un circuit SI-SAU [69], adică un singur nivel logic, s-ar obține un timp de propagare de două ori mai mic. In acest din urmă caz, sortanța circuitului SI-SAU fiind numai 10 este necesar să se distribuie ieșirea  $P_{i,j}$  astfel : intrarea  $P_{i-1,j}$  a unei celule să fie utilizată pentru comanda a cinci intrări de circuite logice ce realizează funcțiile  $s_{i,j}$  și  $T_{i,j}$  unde timpul de propagare este un parametru însemnat iar intrarea  $P_{i-1,j-1}$  a unei celule să fie utilizată deasemenea pentru cinci intrări în aceleași circuite. Pentru celelalte 4 intrări ce mai trebuie comandate se pot utiliza variabilele  $P_{i-1,j}$  și  $P_{i-1,j-1}$  obținute prin inversare din negațiile  $\bar{P}_{i-1,j}$  și  $\bar{P}_{i-1,j-1}$  (existente în circuitul logic al sumatorului) întrucît aici timpul  $t_{df}$  nu este mult influențat (fig.3-22). Totuși, ținînd cont că expresia sumei logice a trei biți apar doi termeni de forma :

$$\begin{aligned} & P_{i-1,j} P_{i-1,j-1} T_{i,j+1} \\ \text{și} & \\ & P_{i-1,j} \bar{P}_{i-1,j-1} \bar{T}_{i,j+1} \end{aligned}$$

în care nu poate fi simultan situația 011 - când la intrarea  $P_{i-1,j}$  a circuitului NU-SI se consumă curent maxim - se deduce că la unul din circuitele NU-SI ce realizează acești termeni - cel ce are la intrare 000 - curentul consumat la intrarea  $P_{i-1,j}$  este de aproape 3 ori mai redus (curentul se distribuie pe 3 intrări). Întrucât legirea  $P_{i-1,j}$  a unei celule acționează două sumatoare din celulele coloanelor  $j$  și  $j+1$  se economisește suficient curent pentru ca ea să fie conectată la 11 intrări în loc de 10. Cea de a 11-a intrare se alege aceea de la circuitul SI-SAU al produsului  $P_{i,j}$  care realizează transmiterea rapidă pe verticală a produsului  $P_{i-1,j}$  când  $ID_{i,j} = 1$ , ceea ce este important la creșterea vitezei structurii logice de decompunere în factori.

În fig.3-23 și 3-24 se prezintă două moduri de alcătuire

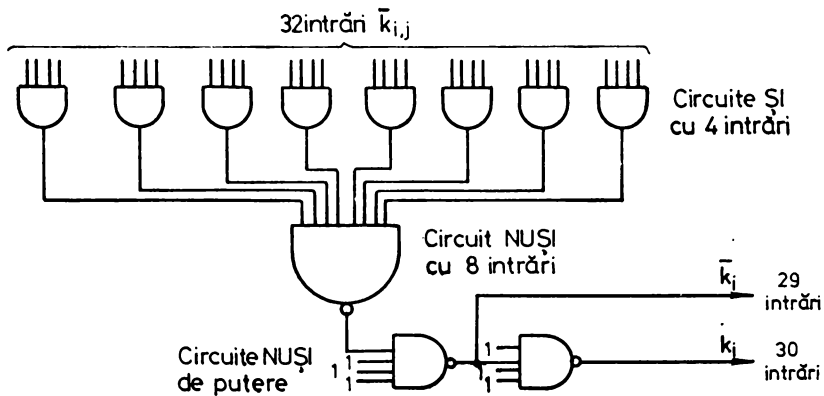


Fig.3-23. Circuit de anticipare

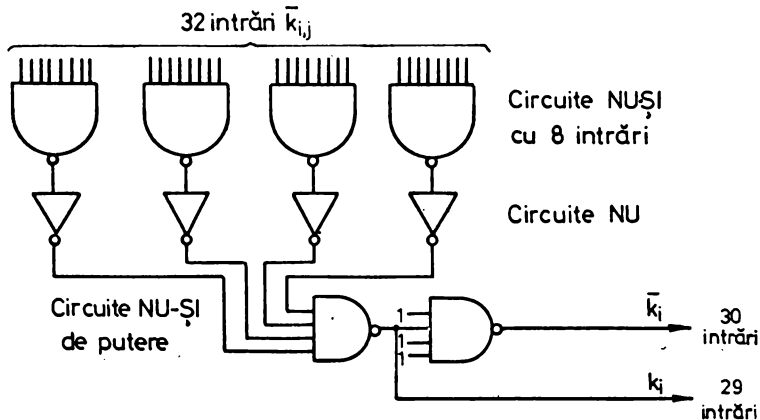


Fig. 3-24. Circuit de anticipare

a circuitului ce realizează funcțiile (3-78) și comandă barele  $k_1$  și  $\bar{k}_1$  ale unui rând de celule.

Concepția acestor celule s-a făcut considerând circuitele integrate TTL rapide disponibile [69]. Ca număr de capsule necesare cele două scheme sînt practic echivalente.

Prin anticiparea coeficientului de creștere  $k_1$  în fiecare rând al structurii, durata operației de descompunere în factori se reduce întrucît nu mai este așteptată propagarea unui împrumut peste celulele unui rând pînă la ieșirea din celula coloanei  $2^0$  unde împrumutul devine variabila  $\bar{k}_1$ .

Utilizînd relația (3-37) modificată pentru acest caz se obține durata operației de descompunere în factori cu anticipare maximă :

$$t_{dafamax} = N_{cit} \cdot t_1 + n_0 t_2 + (n-1)(t_3 + t_4) \quad (3-79)$$

unde  $N_{cit}$  este numărul maxim de celule în care are loc generarea și propagarea neîntreruptă a transportului și împrumutului ;  $n_0$  este numărul de rînduri cu  $k_1 = 0$ ; timpii  $t_1, t_3, t_4$  au aceeași semnificație ca și în relația (3-36) iar  $t_2$  este timpul de propagare a variabilei  $\bar{k}_1$  peste circuitele din fig.3-23 sau 3-24 și care se poate considera  $t_2 = 3 t_p$ .

Aici este necesar să se considere timpul de propagare pentru variabila  $\bar{k}_1$  și nu  $k_1$  deoarece în cazul cînd  $k_1 = 1$  această valoare este stabilită într-un rând cu ceva mai înainte de terminarea operațiilor în rîndurile anterioare unde  $k_1 = 0$ . Deasemenea în cazul cel mai defavorabil din punct de vedere al duratei operației de descompunere în factori produsul corect la ieșirea unui rînd este determinat de  $\bar{k}_1$  deoarece în majoritatea rîndurilor  $k_1 = 0$ . Astfel, pentru că în schema din fig.3-23 timpul de stabilire al lui  $\bar{k}_1$  este mai mic decît al lui  $k_1$ , această schemă logică este cea mai indicată pentru obținerea unei durate reduse a operației de descompunere în factori.

Timpul necesar pentru stabilirea funcției logice  $ID_{1,j}$  nu s-a inclus în relația (3-79) deoarece acest proces are loc în paralel cu calculul sumei.

Numărul maxim de celule  $N_{cit}$  în care are loc generarea și propagarea consecutivă a transferului și împrumutului apare în cazul cînd sona activă cuprinde un număr maxim de coloane iar majoritatea coeficienților de creștere sînt nuli. Această situație corespunde numărului

$$A-1 = 0,01100\dots00$$

cînd sona de identitate include doar coloanele din pozițiile  $2^0, 2^1$

și  $2^{-2}$  (aceasta începînd cu rîndul 3).  $N_{cit}$  se poate calcula cu relația (3-40) din care se mai scade cantitatea  $(3n_0-1)$  unde  $n_0$  este numărul de rînduri în care  $k_1 = 0$  :

$$N_{cit} = \frac{(n+2)(n-1)}{2} - (2^{p+1} + p + 3n_0 + 1) \quad (3-80)$$

Pentru  $n=28$ ,  $p=4$ ,  $n_0=22$ ,  $N_{cit}=302$  și cu  $t_p = 6$  ns rezultă:

$$t_{dra\_max} = 449 t_p = 2,694 \mu s \quad (3-81)$$

Prin anticiparea valorilor coeficienților de creștere cu metoda prezentată se obține o reducere de oca. 15,3% a duratei maxime a operației de descompunere în factori în cazul structurilor necomasate (relația 3-39).

Intr-o măsură mult mai mare se reduce durata operației de descompunere în factori pentru numere diferite de cel corespunzător cazului cel mai defavorabil. Durata minimă rămîne aceea din cazul cînd  $A-1 = 0,00...00$ .

După cum s-a arătat anterior întotdeauna  $k_1 = a_1$  și se poate vedea ușor că deasemenea întotdeauna  $p_{11}$ , bitul produsului din toate rîndurile  $i = 1 \dots n$  și coloana  $2^{-1}$  este identic cu  $a_1$  - bitul din poziția  $2^{-1}$  al numărului ce se descompune. De aceea în structura logică celulară de descompunere în factori nu este necesar rîndul 1 de celule și nici coloanele corespunzătoare pozițiilor  $2^0$  și  $2^{-1}$  (fig.3-21). Totuși este necesar ca bitul  $p_{11}$  al produsului din coloana  $2^{-1}$  să fie deplasat și el odată cu ceilalți biți ai produselor din fiecare rînd pentru a se aplica la intrările  $P_{i-1,j-1}$  ale celulelor din coloanele  $i+1$  (fig.3-25).

În fig.3-25 în celulele din stînga (de tip 2, diferit de cele ale structurii logice de descompunere) se află un circuit ca cel din fig.3-23 care realizează funcția logică SAU a coeficienților de creștere din fiecare rînd al structurii. Costul celulelor (de tip 1) trebuie să aibă structura din fig.3-22. Pentru un  $n$  oarecare cantitatea celulelor de tip 1 necesare este :

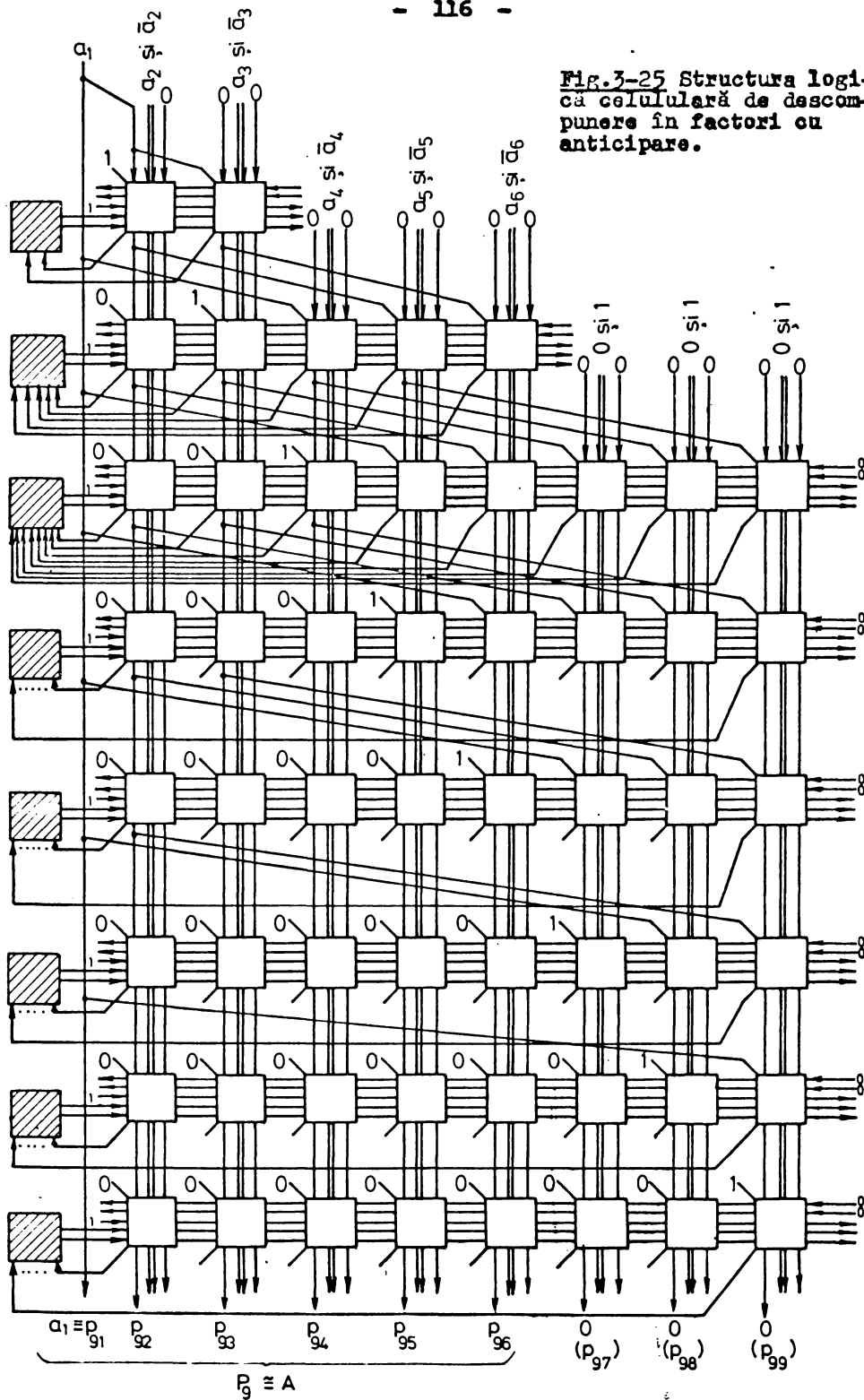
$$N_{ca} = N_0 - 2n$$

unde  $N_0$  este dat de relația (3-33). Pentru  $n=28$  se obține  $N_{ca} = 644$  celule.

Cantitatea celulelor de tip 2 este  $n-1$ . Întrucît realizarea celulelor de tip 2 într-o singură capsulă pune probleme privind cantitatea terminalelor și lungimea conexiunilor cu celulele de tip 1, se pot distribui circuitele din celulele de tip 2 în apropierea unor grupuri de celule tip 1. În fig.3-25 ele s-au desenat



Fig.3-25 Structura logică celulară de descompunere în factori cu anticipare.



în afara structurii din motive de simplitate a figurii.

În fig.3-25 bara verticală prin care se aplică bitul  $a_1$  acționează un număr mare de intrări și anume, 5 la fiecare ramificație. Prin urmare sînt necesare din 6 în 6 rînduri circuite NU-SI de putere fiind necesar să se folosească tehnica din fig.3-19.

Anticiparea coeficientului de creștere la descompunerea în termeni.

Ținînd cont de asemănarea mare dintre structura logică de descompunere în factori și cea de descompunere în termeni se pot aplica și la ultima din acestea observațiile privind anticiparea împrumutului din coloana  $2^0$ . Astfel, celula din fig.3-15 se poate realiza în forma din fig.3-26, asemănătoare cu celula din fig.3-22. Ieșirile  $\bar{K}_{1,j}$  ale celulelor dintr-un rînd sînt conectate și aici la un circuit logic (fig. 3-23) care stabilește valoarea coeficientului de creștere  $k_1$  și o transmite celulelor din rîndul respectiv.

În cadrul celulei se realizează funcțiile logice :

$$s_{1,j} = s_{i-1,j} \oplus L_{1,j} \oplus T'_{1,j+1} \quad (3-82)$$

$$T'_{1,j} = s_{i-1,j} L_{1,j} + s_{i-1,j} T'_{1,j+1} + L_{1,j} T'_{1,j+1} \quad (3-83)$$

$$I'_{1,j} = L_j (s_{1,j} + I'_{1,j+1}) + s_{1,j} I'_{1,j+1} \quad (3-84)$$

$$ID'_{1,j} = ID'_{1,j-1} (s_{i-1,j} L_j + \bar{s}_{i-1,j} \bar{L}_j) + ID'_{i-1,j} \quad (3-85)$$

$$\bar{K}_{1,j} = ID'_{1,j-1} I'_{1,j} + ID'_{1,j} L_{1,j} \quad (3-86)$$

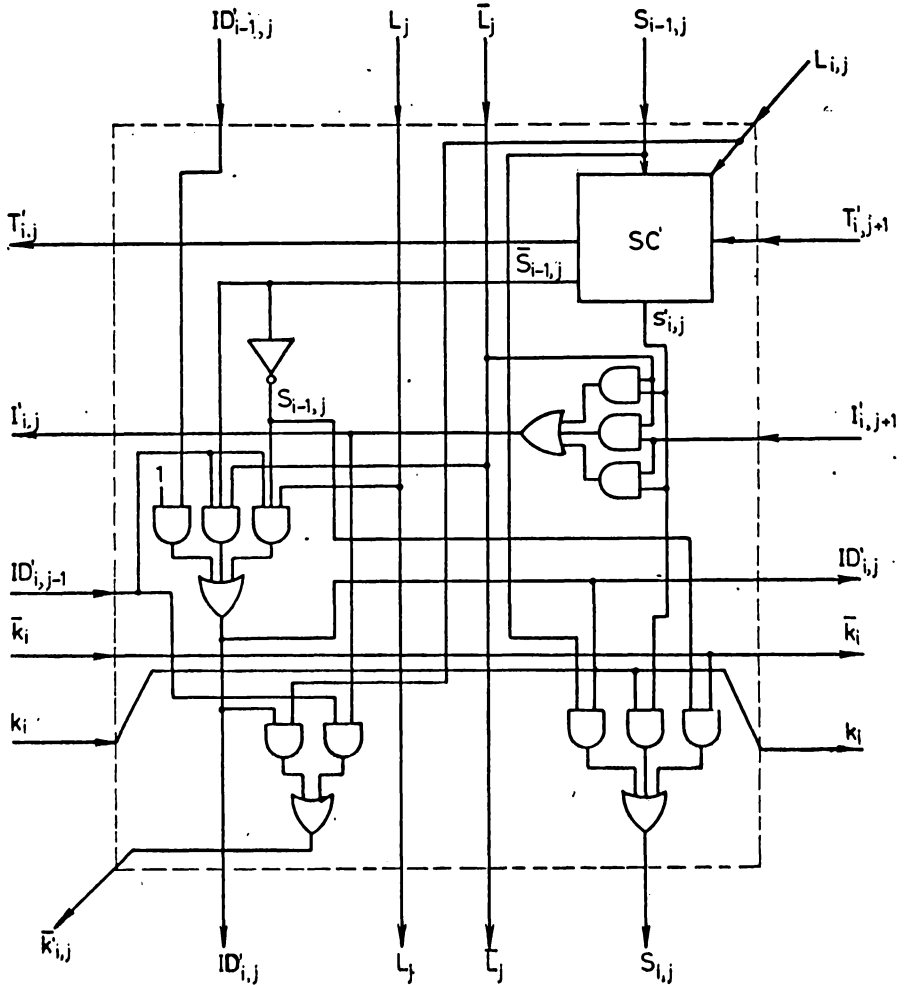
$$s_{1,j} = \bar{k}_1 s_{i-1,j} + k_1 s'_{1,j} + ID'_{1,j} s_{i-1,j} \quad (3-87)$$

care se deosebesc de relațiile (3-72)...(3-76) prin aceea că în locul lui  $P_{i-1,j}$  intervine  $s_{i-1,j}$ , în locul lui  $P_{i-1,j-1}$  intervine  $L_{1,j}$ , iar în locul lui  $A_j$  intervine aici  $L_j$ .

Prin folosirea celulei de mai sus în structura logică celulară de descompunere în termeni din fig.3-13 se poate renunța la coloana de celule pentru bitul din fața virgulei. Față de structura de descompunere în factori cu anticipare din fig.3-25 aici nu se mai pot elimina alte celule (fig.3-27) deoarece în cazul numărului  $L = 0,1000...$  zona de identitate este minimă și cuprinde numai coloana din poziția  $2^0$  (din fața virgulei).

Prin anticiparea împrumutului, deci și a coeficientului de creștere  $k_1$  în fiecare rînd al structurii, durata operației de descompunere în termeni se reduce.

Cazul cel mai defavorabil devine acum acela cînd se descompune în termeni logaritmul  $L=0,1100...00$ . Pentru  $N'_{cit}$  nu se poate găsi nici o relație de calcul. Dacă  $n=28$  atunci  $N_{cit} = 259$  iar durata operației de descompunere în termeni este pentru același tip de



**Fig.3-26.** Celula structurii de descompunere în termeni cu anticipare.

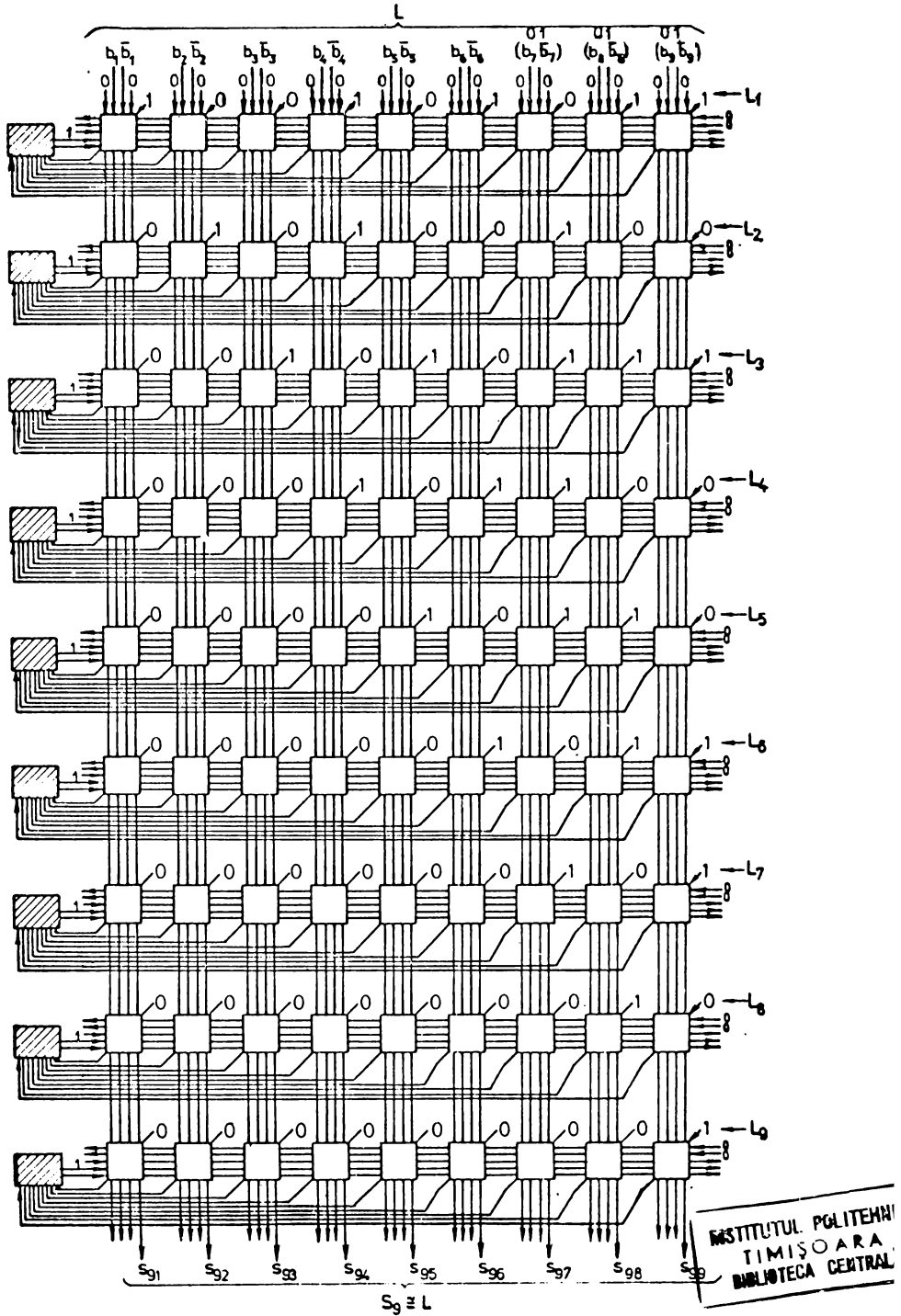
circuite logice ( $t_p = 6 \text{ ns}$ ) :

$$\begin{aligned}
 t_{dtamax} &= n'_{cit} t_p + (n_0 + 1) \cdot 3t_p + n(t_p + 2t_p) = \\
 &= 379 t_p = 2,274 \text{ } \mu\text{s} \quad (3-88).
 \end{aligned}$$

Prin anticiparea valorii coeficientului de creștere durata maximă a operației de descompunere în termeni scade cu cca 32% față de durata din structura fără anticipare (relația 3-58). Într-o măsură și mai mare se reduce durata operației de descompunere în termeni pentru cazuri diferite de cel mai nefavorabil.

Durata minimă a operației de descompunere în termeni rămâne aceeași ca la structura fără anticipare:  $t_{dtmin} = 0$  și corespunde





**Fig.3-27** Structura logică celulară de descompunere în termeni cu anticipare.

cazului  $L = 0,00\dots00$ .

Structuri logice celulare de generare a logaritmulor și antilogaritmulor cu anticipare și comasare.

Așa cum s-a arătat în paragraful 3.3.3 există posibilitatea de comasare a structurilor logice celulare de logaritmare și antilogaritmare. Posibilitatea se păstrează și dacă se folosește anticiparea coeficienților de creștere. Astfel, în fig.3-28 se prezintă schema bloc a unei celule obținută prin comasarea celulelor din fig.3-22 și 3-26. În această celulă, pentru a se putea deosebi operația de logaritmare, de antilogaritmare se introduc semnalele  $\overline{LOG}$  și  $LOG$  dintre care  $LOG=1$  la logaritmare iar  $\overline{LOG}=1$  la antilogaritmare. În lipsa acestor semnale în celulă ar fi necesare circuite logice separate pentru funcțiile  $I$  și  $I'$ ,  $ID$  și  $ID'$ ,  $k_{ij}$  și  $k'_{ij}$  și bare separate de intrare și ieșire din celulă pentru aceste funcții precum și circuite logice ca cel din fig. 3-23 separate pentru logaritmare și antilogaritmare.

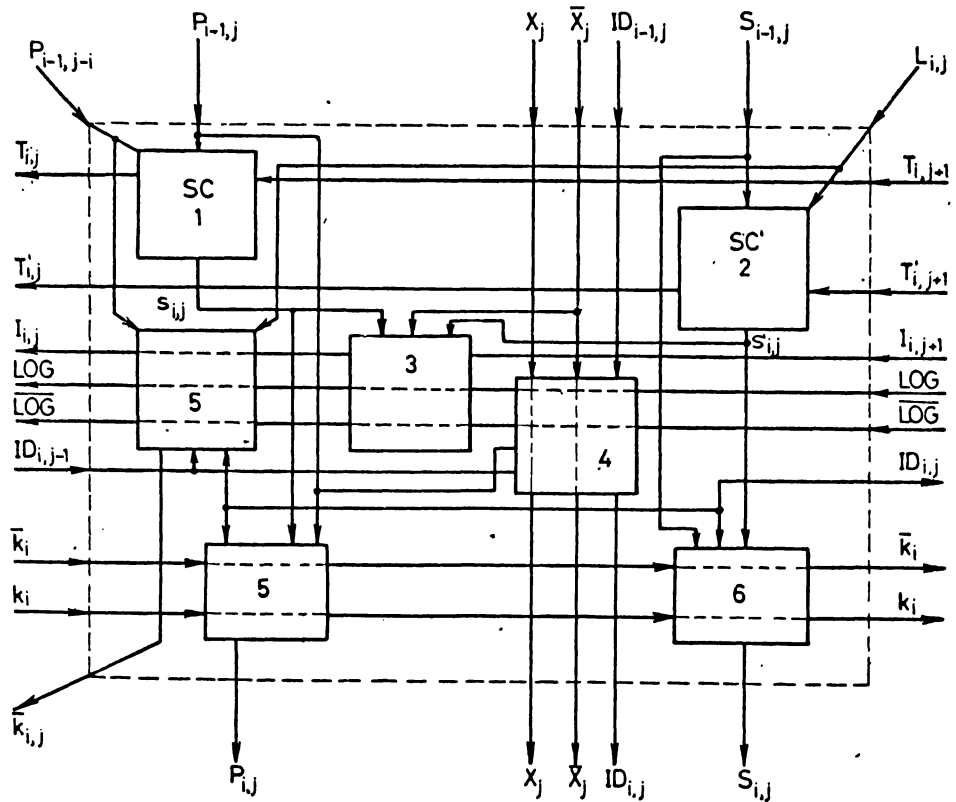


Fig.3-28. Celula structurii de generare a logaritmulor și antilogaritmulor cu anticipare și comasare.

In aceasta blocurile logice 3,4 și 5 realizează funcțiile:

$$I_{1,j} = X_j [(s_{1,j} \text{LOG} + s_{1,j}^i \text{LOG}) + I_{1,j+1}] + (s_{1,j} \text{LOG} + s_{1,j} \text{LOG}) I_{1,j+1}, \quad (3-89)$$

$$ID_{1,j} = ID_{1,j-1} [(P_{1-1,j} \text{LOG} + S_{1-1,j} \text{LOG}) X_j + (P_{1-1,j} \text{LOG} + S_{1-1,j} \text{LOG}) X_j] + ID_{1-1,j} \quad (3-90)$$

$$E_{1,j} = ID_{1,j-1} I_{1,j} + ID_{1,j} (P_{1-1,j-1} \text{LOG} + L_{1,j} \text{LOG}) \quad (3-91)$$

Dacă se utilizează celula din fig.3-26 atunci durata operațiilor de generare a logaritmului și antilogaritmului se modifică față de structurile necomasate. In drumul de propagare consecutivă a transportului și împrumutului apare un nivel logic suplimentar și anume, la stabilirea sumei care se compară dintre  $s_{1,j}$  și  $s_{1,j}^i$  (relația 3-89). De aceea aici  $t_4 = 3t_p$  și durata maximă a operației de descompunere în factori devine (relația 3-88) :

$$t_{dfacmax} = N_{oit} t_p + (n_o + 1) 3t_p + n(t_p + 3t_p) \quad (3-92)$$

Pentru  $n=28$  rezultă  $N_{oit} = 302$  și  $n_o = 22$ . Pentru  $t_p = 6$  ns se obține  $t_{dfacmax} = 476 t_p = 2,856 \mu s$  adică o reducere cu cca.14% a duratei maxime a operației din structurile logice celulare comasate fără anticipare (relația 3-68).

In mod asemănător, durata maximă a operației de descompunere în termeni în cazul structurilor comasate cu anticipare va fi dată tot de relația (3-92) în care se introduce numărul  $N_{oit}$  corespunzător. Pentru  $n=28, n_o=11$  și  $N_{oit}=259$  cu  $t_p=6$  ns rezultă:

$$t_{dtacmax} = 407 t_p = 2,442 \mu s \quad (3-93)$$

adică se obține o reducere a duratei maxime a operației de descompunere în termeni de cca.30,4% față de durata din cazul structurilor logice comasate fără anticipare (relația 3-70).

Celula din fig.3-28 necesită un număr de 29 terminale, înafara celor de alimentare cu tensiune continuă, dacă pentru barele ce traversează celula se prevăd și intrări și ieșiri sau 23 de terminale, dacă pentru barele amintite se prevăd numai intrări. Un grup de 2 celule în linie necesită 42 terminale cînd pentru barele ce traversează celula se prevăd și intrări și ieșiri sau 34 terminale în caz contrar. Pentru un grup de 2x2 celule rezultă în cele două situații 66 respectiv 54 terminale iar pentru un grup de 4 celule în linie - 70 respectiv 58 terminale. Există deci posibilitatea integrării unei singure celule sau a unui grup de 2 celule în linie.

In fig.3-29 se prezintă o structură logică celulară de logaritmare și antilogaritmare cu anticiparea coeficienților de

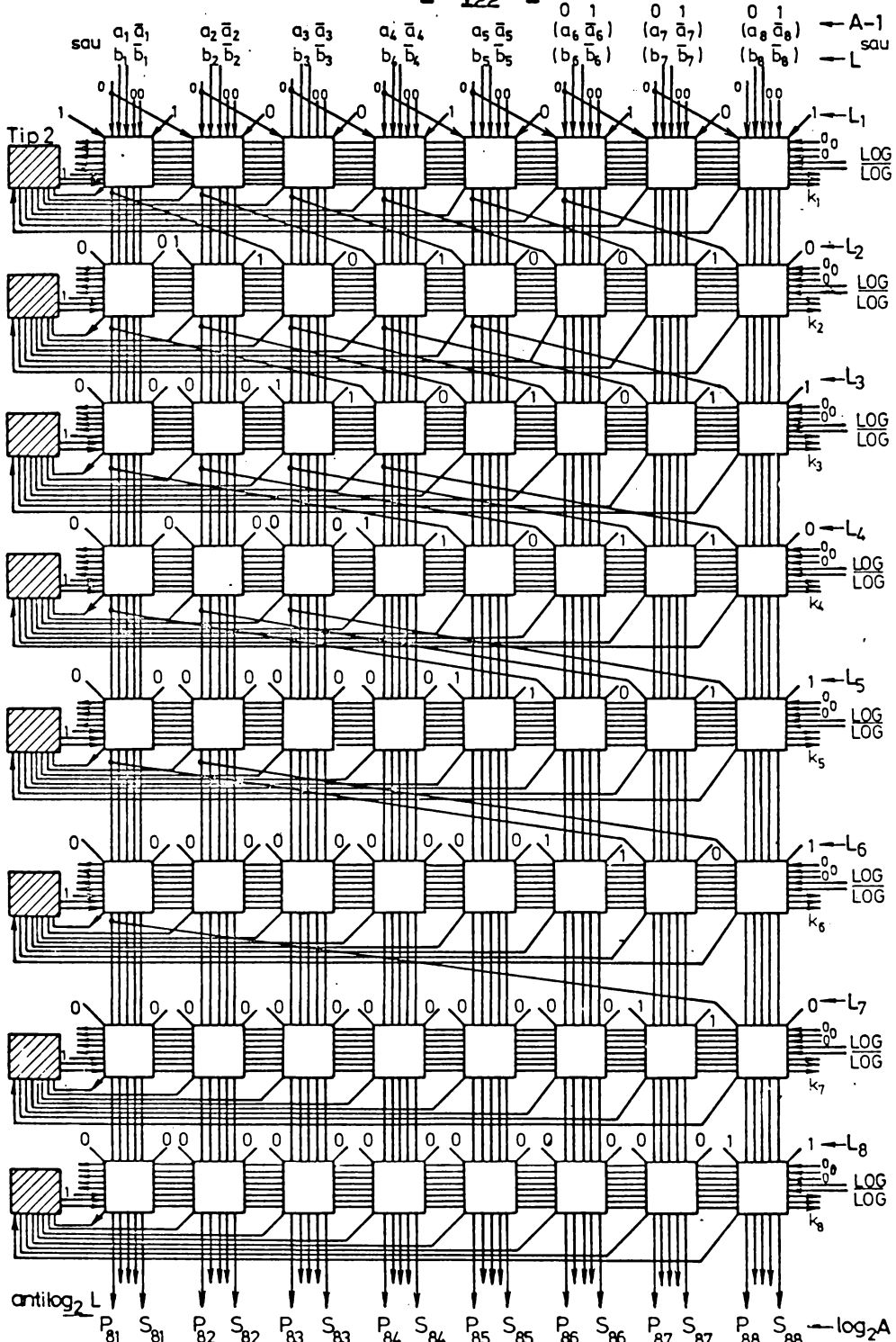


Fig. 3-29. Structura logică celulară de generare a logarit-  
 milor și antilogaritmiilor binari cu anticipare și comasare.

creștere pentru  $n=8$  biți. Deși o parte din celule nu sînt necesare pentru descompunerea în factori la logaritmare (fig.3-25) și pentru înmulțirea factorilor la antilogaritmare, totuși celulele respective sînt necesare la descompunerea în termeni sau la însumarea termenilor. Astfel structura logică celulară trebuie să cuprindă  $n^2$  celule de tip 1 și  $n$  celule de tip 2. Celulele de tip 2 din coloana din stînga realizează funcția logică SAU a coeficienților de creștere  $k_{i,j}$  din rîndul respectiv al structurii conform schemei logice din fig.3-23. Celulele de tip 1 au schema din fig.3-28. În structură nu mai este necesară coloana pentru poziția binară din stînga virgulei.

Realizarea operațiilor de descompunere în factori  
și în termeni în mod asincron.

După cum s-a arătat în paragrafele anterioare, durata operației de generare a logaritmului sau antilogaritmului este cuprinsă între 0 și o valoare maximă  $t_{d\max}$  sau  $t'_{d\max}$ , funcție de valoarea numerelor cu care se operează. Dacă operațiile se fac în mod sincron atunci este necesar să se rezerve pentru o operație un timp  $t \geq t_{d\max}$  sau  $t'_{d\max}$  indiferent de valoarea numărului (așa cum s-a arătat, un transport lung în ultimul rînd al structurii de însumare a termenilor sau al structurii de înmulțire a factorilor nu apare în cazul cînd durata descompunerii este maximă deci durata operației este stabilită de durata descompunerii).

Pentru a se realiza o economie însemnată de timp la calculul logaritmilor și antilogaritmilor este necesar ca operațiile de descompunere - care stabilesc durata operațiilor de logaritmare sau antilogaritmare - să se efectueze în mod asincron. Pentru aceasta este necesar să se stabilească momentul în care descompunerea s-a terminat (au fost determinați coeficienții de creștere  $k_i$ ).

O posibilitate de stabilire a momentului terminării descompunerii o constituie compararea numărului ce se descompune ( $A$  sau  $L$ ) cu cantitatea ce îl aproximează după ultimul rînd al structurii, adică :

- cu produsul  $P_n$  la descompunerea în factori,
- cu suma  $S_n$  la descompunerea în termeni.

În momentul în care cele două numere ce se compară devin egale, operația de descompunere este terminată.

În cazul structurilor logice celulare cu anticiparea coeficientului de creștere se poate utiliza semnalul de identitate  $ID$  în acest scop. Totuși sînt necesare circuite suplimentare pentru realizarea funcției  $ID$  după ultimul rînd al structurii intrucît

produsul  $P_n$  și suma  $S_n$  sînt abia atunci disponibile.

Singura dificultate ce apare la sesizarea terminării descompunerii este cauzată de eroarea ce apare la descompunere și care - așa cum s-a arătat în Capitolul II - face ca :

$$P_n \leq A \quad \text{și} \quad S_n \leq L$$

Eroarea aceasta, întotdeauna negativă, se datorește folosirii unui număr finit de biți în factorii  $(1+2^{-i})$  și în termenii  $L_i = \log_2(1+2^{-i})$ , fapt care conduce la "scăparea" unor factori sau termeni din descompunere, așa cum s-a arătat în Capitolul II.

Astfel, la descompunerea în factori apare o eroare :

$$\begin{aligned} -P_n &\leq P_{\frac{n}{2}+1} \left[ 1+2^{-\left(\frac{n}{2}+1\right)} \right] (1+2^{-n}) - P_{\frac{n}{2}+1} \prod_{i=\frac{n}{2}+2}^{i=n} (1+2^{-i}) < \\ &< \left\{ \left[ 1+2^{-\left(\frac{n}{2}+1\right)} \right] (1+2^{-n}) - \left( 1 + \sum_{i=\frac{n}{2}+2}^{i=n} 2^{-i} \right) \right\} \approx \\ &\approx 2 \left[ \left( 1+2^{-\left(\frac{n}{2}+1\right)} + 2^{-n} \right) - \left( 1 + \sum_{i=\frac{n}{2}+2}^{i=n} 2^{-i} \right) \right] = 2^{-(n-2)} \end{aligned} \quad (3-94)$$

oare pentru  $n=28$  biți are valoarea  $\Delta P_{28} < 2^{-26}$ .

Pentru descompunerea în termeni eroarea este :

$$\Delta S_n \leq L_{\frac{n}{2}+1} + L_{n+2-m} + L_{n+3-m} - \sum_{i=\frac{n}{2}+2}^{i=n} L_i = n_1 2^{-n} + L_{n+2-m} + L_{n+3-m} \quad (3-95)$$

unde  $n_1$  este numărul de biți 1 în ultima poziție a constantelor  $L_i$  pentru  $i = \frac{n}{2} + 1 \dots n$  iar  $m$  este numărul întreg maxim pentru care  $2^m \leq n$ . Pentru  $n = 28$  rezultă  $n_1 = 7$ ,  $m = 4$  și deci :

$$\Delta S_{28} \leq 2^{-25} + 2^{-26} + 2^{-27} \quad (3-96)$$

Deci, pentru ca numerele ce se compară să coincidă ( $P_n$  cu  $A$  sau  $S_n$  cu  $L$ ) în scopul determinării sfîrșitului operației de descompunere, este necesar ca la  $P_n$  și la  $S_n$  să se adune erorile maxime  $\Delta P_n$  și  $\Delta S_n$  de mai sus. Dacă numărul  $A$  sau  $L$  se aduce cu  $m$  biți după virgulă ( $m$  poate fi cel mult egal cu numărul de biți ai lui  $P_n$  sau  $S_n$  neafectați de eroarea  $\Delta P_n$  sau  $\Delta S_n$ ) la intrarea structurii logice restul de biți pînă la  $n$  sînt stabiliți automat la valoarea zero. Cînd după descompunere rezultă  $P_n = A$  și  $S_n = L$  atunci ultimii  $n-m$  biți ai lui  $P_n$  și  $S_n$  sînt deasemenea mulți și adunarea erorii  $\Delta P_n$  sau  $\Delta S_n$ , care se face în ultimele  $n-m$  poziții, nu

schimbă primele  $m$  poziții de după virgulă ale lui  $P_n$  sau  $S_n$  deci identitatea  $P_n = A$  sau  $S_n = L$  se poate realiza pe primii  $m$  biți după virgulă ceea ce este suficient pentru stabilirea momentului terminării descompunerii. Dacă însă la intrarea structurii numărul  $A$  sau  $L$  se aplică cu  $n$  biți situația de mai sus nu se păstrează, adică nu se poate realiza identitatea pentru  $m$  biți după virgulă prin adunarea corecției.

Dacă după descompunere rezultă  $P_n < A$  sau  $S_n < L$  (eroarea este întotdeauna negativă) atunci o parte din ultimii  $n-m$  biți ai lui  $P_n$  sau  $S_n$  sînt diferiți de 0 iar identitatea  $P_n$  cu  $A$  sau  $S_n$  cu  $L$  pe primii  $m$  biți după virgulă lipsește, diferența dintre aceste numere fiind  $2^{-m}$  pentru primii  $m$  biți. Adunarea erorii maxime  $\Delta P_n$  sau  $\Delta S_n$  în ultimele  $n-m$  poziții ale lui  $P_n$  sau  $S_n$  cauzează în acest caz un transport spre poziția  $2^{-m}$  și se stabilește identitatea  $P_n = A$  sau  $S_n = L$  pe primii  $m$  biți. O parte din ultimii  $n-m$  biți ai lui  $P_n$  sau  $S_n$  pot să rămână în continuare diferiți de zero, ceea ce nu deranjează deloc.

În acest mod, prin adunarea erorii maxime de la descompunere la  $P_n$  sau  $S_n$  se poate realiza întotdeauna identitatea  $P_n = A$  sau  $S_n = L$  la terminarea descompunerii în cazul cînd  $A$  sau  $L$  se aplică la intrare cu numai  $m$  biți. Prin aceasta se stabilește momentul terminării descompunerii.

Intrucît acum este posibil ca după terminarea descompunerii în factori sau termeni să apară un transport de lungime maximă în ultimul rînd al structurii logice celulare de însumare a termenilor sau de înmulțire a factorilor, momentul terminării operației de logaritmare sau antilogaritmare trebuie să fie considerat (ținînd cont și de timpul de formare a sumei) :

$$\text{sau } t_{\log} = t_{d\text{fas}} + (n+2)t_p \quad (3-97)$$

$$t_{\text{antilog}} = t_{d\text{tas}} + (n+2)t_p \quad (3-98)$$

unde  $t_p$  este timpul de propagare mediu pe un nivel logic al transportului iar  $t_{d\text{fas}}$  sau  $t_{d\text{tas}}$  este stabilit de momentul identității  $P_n = A$  sau  $S_n = L$  în structura asincronă.

În cazul cînd structurile logice de logaritmare și antilogaritmare sînt comasate (fig. 3-19 și 3-29) la ieșirile  $P_n$  se obține la logaritmare produsul  $P_n = A$  iar la antilogaritmare-antilogaritmul  $P_n = \text{antilog}_2 L$ . În mod asemănător, la ieșirile  $S_n$  se obține la logaritmare logaritmul  $S_n = \log_2 A$  iar la antilogaritmare suma  $S_n = L$ . De aceea este necesar ca efectuarea corecției de mai sus asupra lui  $P_n$  să se facă numai la logaritmare iar asupra lui  $S_n$  - numai la an-

tilogarithmare. Dacă se ține însă cont că eroarea de la calculul logaritmului și antilogaritmului - așa cum s-a arătat în Capitolul II - se poate reduce la jumătate prin adunarea la  $S_n$  (în cazul logaritmării) sau la  $P_n$  (în cazul antilogaritmării) a unei corecții egală cu :

$$\frac{\Delta L_p}{2} \quad \text{sau} \quad \frac{\Delta A_p}{2}$$

atunci ar fi necesare în ansamblu următoarele corecții (pentru  $n=28$  de exemplu) :

- la calculul logaritmului :

- a) corecția lui  $P_n$  pentru realizarea identității  $P_n = A$  pe primii 24 biți după virgulă ( $m \leq 24$ ) care poate fi cuprinsă în domeniul :

$$2^{-26} \leq \text{cor}_1 < 2^{-24} \quad (3-99)$$

(000 ... 1111 în binar în pozițiile  $2^{-25} \dots 2^{-28}$ )

întrucât după corecție nu mai contează conținutul ultimilor 4 biți.

- b) corecția lui  $S_n$  pentru reducerea la jumătate a erorii absolute maxime a logaritmului, cu cantitatea :

$$\text{cor}_2 = 2^{-25} + 2^{-27} + 2^{-28} \quad (3-100)$$

(1011 în binar în pozițiile  $2^{-25} \dots 2^{-28}$ )

- la calculul antilogaritmului :

- a) corecția lui  $S_n$  pentru realizarea identității  $S_n = L$  pe primii 24 biți după virgulă, care poate fi cuprinsă în domeniul :

$$2^{-25} + 2^{-26} + 2^{-27} \leq \text{cor}_2'' < 2^{-24} \quad (3-101)$$

(110 ... 1111 în binar în pozițiile  $2^{-25} \dots 2^{-28}$ )

- b) corecția lui  $P_n$  pentru reducerea la jumătate a erorii maxime a antilogaritmului cu cantitatea :

$$\text{cor}_1'' = 2^{-25} + 2^{-27} + 2^{-28} \quad (3-102)$$

(1011 în binar în pozițiile  $2^{-25} \dots 2^{-28}$ )

După cum se observă, corecțiile lui  $P_n$  în cele două cazuri pot fi făcute identice :  $\text{cor}_1 = 1011$  în timp ce corecțiile lui  $S_n$  ( $\text{cor}_2$ ) nu se pot face identice și deci corecțiile  $\text{cor}_2'$  și  $\text{cor}_2''$  trebuie realizate, folosind un circuit logic, în funcție de semnalele LOG și  $\overline{\text{LOG}}$ .

Efectuarea corecțiilor asupra logaritmului și antilogaritmului are însă urmări de care trebuie ținut cont la concepția dis-



pozitivului aritmetic. Astfel, prin adunarea corecției  $\Delta L_p/2$  sau  $\Delta A_p/2$  la rezultatul aproximativ, eroarea absolută finală poate fi cuprinsă între

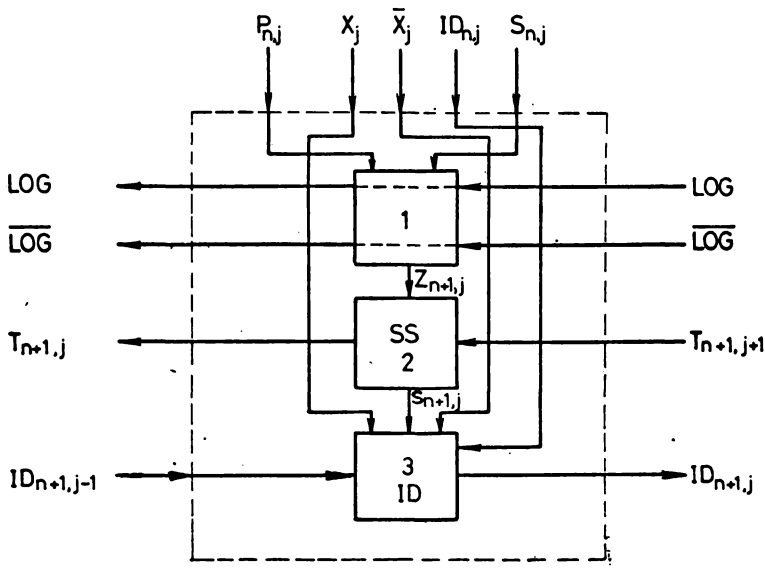
$$-\frac{\Delta L_p}{2} \dots + \frac{\Delta L_p}{2} \text{ sau } -\frac{\Delta A_p}{2} \dots + \frac{\Delta A_p}{2}$$

deci poate fi negativă sau pozitivă. Pentru rezultate apropiate de 1 în cazul logaritmului sau 2 în cazul antilogaritmului este posibil să apară în urma corecției un logaritm mai mare decît 1 sau un antilogaritm mai mare decît 2 care trebuie să readuși în domeniul stabilit inițial prin corectarea caracteristicii - în cazul logaritmului - sau deplasare la dreapta și corectarea exponentului - în cazul antilogaritmului.

Dacă precizia de calcul se consideră satisfăcătoare se poate renunța la corecția  $\Delta L_p/2$  sau  $\Delta A_p/2$ .

În cele ce urmează se prezintă circuitele pentru stabilirea identităților  $P_n \equiv A$  și  $S_n \equiv L$  cu efectuarea numai a corecțiilor necesare realizării identității pe  $m$  biți (se consideră situația concretă cu  $n=28$  și  $m \leq 24$  biți) în cazul structurilor comasate cu anticiparea coeficienților de creștere.

În acest scop se poate utiliza un rînd suplimentar de celule la ieșirea structurii din fig.3-29. Celulele au forma dată în fig.3-30 (tip 3) și 3-31 (tip 4).



**Fig.3-30.** Celula din rîndul suplimentar pentru realizarea identității.

Blocul 1 din fig.3-30 realizează funcția logică :

$$Z_{n+1,j} = P_{n,j} \text{LOG} + S_{n,j} \overline{\text{LOG}} \quad (3-103)$$

Blocul 2 este un semisumator și realizează semisuma și transportul :

$$S_{n+1,j} = Z_{n+1,j} \oplus T_{n+1,j+1} \quad (3-104)$$

$$T_{n+1,j} = Z_{n+1,j} T_{n+1,j+1} \quad (3-105)$$

iar blocul 3 realizează funcția logică :

$$ID_{n+1,j} = ID_{n+1,j-1} (Z_{n+1,j} X_j + \overline{Z}_{n+1,j} \overline{X}_j) + ID_{n,j} \quad (3-106)$$

Intrucât corecția se adună numai la ultimele 4 poziții ale lui  $P_n$  sau  $S_n$ , celulele din pozițiile  $2^{-1} \dots 2^{-24}$  necesită numai semisumatoare și pot fi de tipul celei din fig.3-30. (tip 3). Pentru ultimele 4 poziții, unde se adună corecția sînt necesare celule de tipul celei din fig.3-31 (tip 4).

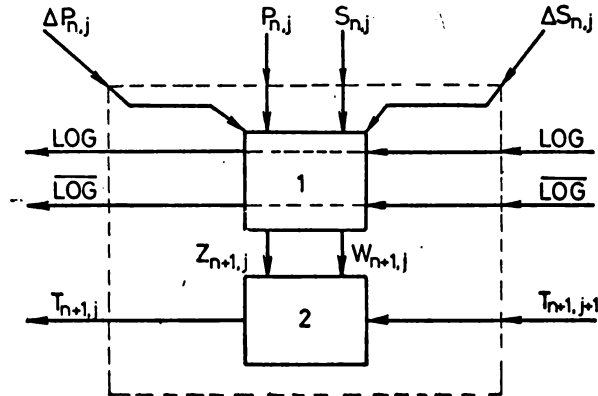


Fig.3-31. Celula din pozițiile 25-28 ale rîndului suplimentar.

Blocul 1 din fig.3-31 realizează funcția  $Z_{n+1,j}$  (3-104) și funcția :

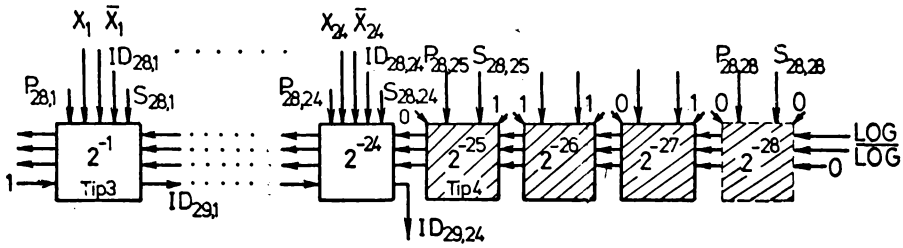
$$W_{n+1,j} = \Delta P_{n,j} \text{LOG} + \Delta S_{n,j} \overline{\text{LOG}} \quad (3-107)$$

iar blocul 2 realizează transportul pentru trei intrări :

$$T_{n+1,j} = Z_{n+1,j} W_{n+1,j} + Z_{n+1,j} T_{n+1,j+1} + W_{n+1,j} T_{n+1,j+1} \quad (3-108)$$

Rîndul suplimentar de celule are forma din fig.3-32.

După cum se observă, bitul corecției adunat la ultima celulă din dreapta este nul și celula nu mai este necesară. Deasemenea, celulele de tip 2 rămase se pot simplifica intrucît toate au la intrarea  $\Delta S_n$  bitul 1 iar la intrările diagonale  $\Delta P_n$  se pot aplica deasemenea numai biți 1. Pe baza acestor observații întregul circuit cu celule de tip 4 se poate înlocui cu un circuit simplu care să în-

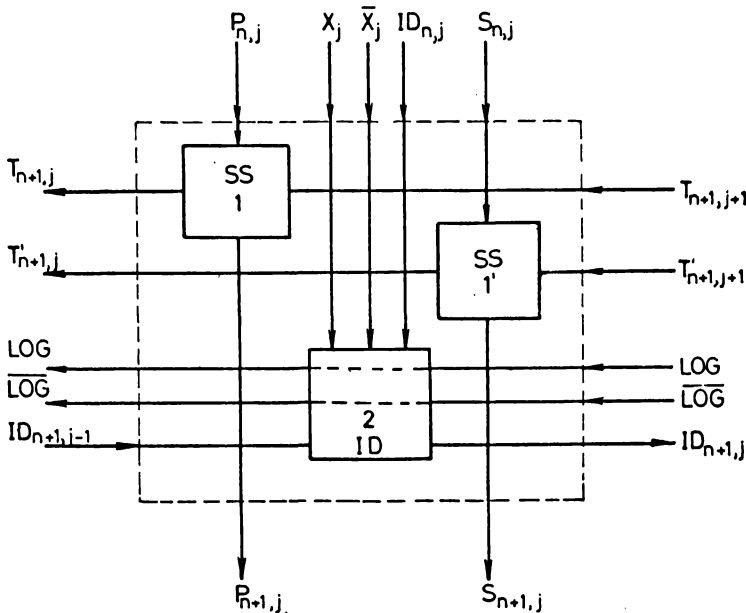


**Fig. 3-32.** Rîndul de celule suplimentar pentru realizarea identității.

introduce un transport 1 la intrarea celulei din poziția  $2^{-24}$  dacă unul din biții din pozițiile  $2^{-25} \dots 2^{-28}$  ai produsului  $P_n$  sau sumei  $S_n$  este 1.

La ieșirea  $ID_{29,24}$  (fig. 3-32) se obține semnalul de terminare a decodării în factori sau termeni.

Când este necesară și corecția rezultatului (logaritmului sau rădăcinii) în scopul reducerii erorii maxime la jumătate, atunci trebuie să se utilizeze în rîndul suplimentar 24 de celule de tip 3 prezentate în fig. 3-33 și 4 celule de tip 4 prezentate în fig. 3-34.



**Fig. 3-33.** Celula din rîndul suplimentar pentru realizarea identității și corecției.

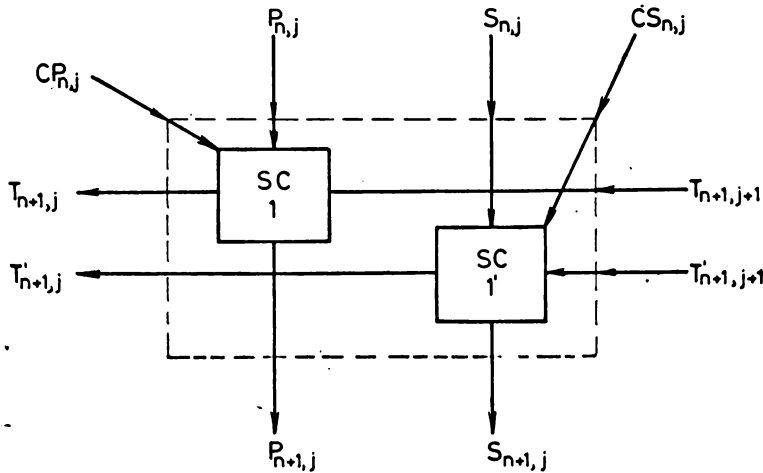


Fig.3-34. Celula din pozițiile 25...28 ale rîndului suplimentar.

În cadrul blocului 2 din fig.3-33 se realizează funcția logică identitate :

$$ID_{n+1,j} = ID_{n+1,j-1} \left[ (P_{n,j} \text{ LOG} + S_{n,j} \overline{\text{LOG}}) X_j + (\overline{P_{n,j} \text{ LOG} + S_{n,j} \overline{\text{LOG}}} + \overline{S_{n,j} \overline{\text{LOG}}}) \overline{X_j} \right] + ID_{n,j} \quad (3-109)$$

În fig.3-35 se prezintă rîndul suplimentar de celule necesar pentru corecția rezultatului și pentru realizarea identității în cazul unor structuri logice celulare comasate cu anticiparea coeficienților de creștere, pentru  $n=28, m \leq 24$ .

Încăirile de transport  $T_{29,1}$  și  $T_{29,0}^1$  se utilizează pentru a se detecta un transport 1 spre poziția  $2^0$  a antilogaritmului sau logaritmului cînd, așa cum s-a mai arătat, trebuie prelucrat rezultatul în alt mod decît cel obișnuit.

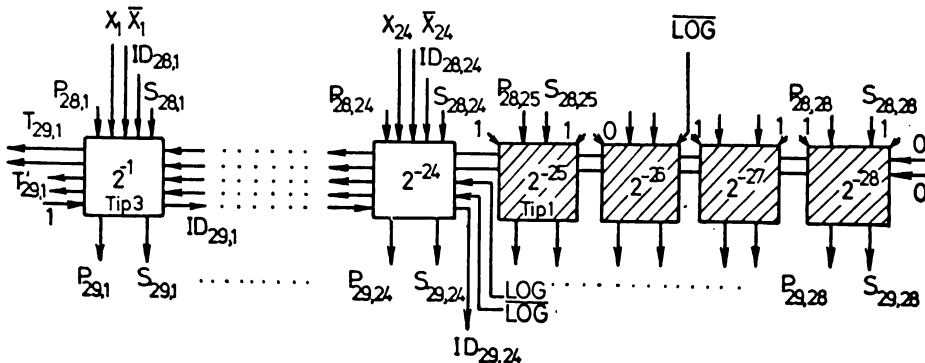


Fig.3-35. Rîndul suplimentar pentru realizarea identității și corecției.

Intrarea  $\overline{106}$  de la celula din poziția  $2^{-26}$  realizează corecția cu 0 la logaritmare ( $cor_2' = 1011$ ) și cu 1 la antilogaritmare ( $cor_2'' = 1111$ ). La celelalte celule de tip 4 din ultimele poziții biții pentru corecție sînt aceiași la ambele operații (celulele s-ar putea deci simplifica).

Leșirea  $ID_{29,24}$  se poate utiliza la stabilirea momentului terminării descompunerii.

Prin utilizarea rîndului suplimentar în structura logică celulară durată maximă a descompunerii în factori sau în termeni crește relativ puțin.

Astfel, dacă se efectuează numai corecția pentru realizarea identității, aceasta poate duce la un transport cu lungime de propagare maximă de  $n$  celule după care începe o propagare în sens invers a funcției identitate peste  $m$  celule. Ținînd cont și de timpul de formare a sumei logice ( $t_4 = 2 t_p$ ) și a identității ( $t_5 = 2 t_p$ ) se poate considera că semnalul  $ID_{n+1,m}$  - care indică terminarea descompunerii în structura asincronă - apare cu o întârziere

$$t_{dmax} = (n+m+4)t_p = 2n t_p \quad (3-110)$$

față de timpul  $t_{dfmax}$  sau  $t_{dtmax}$  determinat în paragrafele anterioare. Rezultă deci durată operațiilor de descompunere pentru structura asincronă :

$$t_{dfasmax} = t_{dfmax} + t_{dmax} \quad (3-111)$$

$$t_{dtasmax} = t_{dtmax} + t_{dmax} \quad (3-112)$$

Pentru  $n=28$ ,  $m=24$ ,  $t_p = 6$  ns, în cazul unor structuri logice comasate cu anticipare asincrone rezultă :

$$\underline{t_{dfasmax} = t_{dfacmax} + t_{dmax} = 476 t_p + 56 t_p = 532 t_p = 3,192 \mu s} \quad (3-113)$$

și :

$$\underline{t_{dtasmax} = t_{dtacmax} + t_{dmax} = 407 t_p + 56 t_p = 463 t_p = 2,778 \mu s} \quad (3-114)$$

Durată maximă a operațiilor de logaritmare și antilogaritmare se va stabili însă pe baza relațiilor (3-97) și (3-93) întrucît în alte cazuri decît cel mai defavorabil după apariția semnalului  $ID_{n+1,m}$  mai pot să existe propagări ale transportului în ultimul rînd în cadrul operației de însumare a termenului  $L_n$  sau în cadrul operației de înmulțire cu factorul  $(1+2^{-n})$ .

Dacă se efectuează și corecția asupra logaritmului sau antilogaritmului, în cazurile pentru care durată descompunerii este maximă, nu apare un transport de lungime mare în rezultat și duratele maxime de mai sus ale descompunerilor în factori și ter-

meni nu se modifică. Intrucît în unele cazuri, diferite de cel mai defavorabil, este posibil să intervină un transport de lungime maximă la adunarea corecției, după ce a apărut semnalul  $ID_{n+1, m}$  de terminare a descompunerii, este necesar și aici să se considere operațiile de logaritmare și antilogaritmare încheiate după un timp dat de relațiile (3-97) și (3-98) în care duratele  $t_{afasmax}$  și  $t_{atasmax}$  sînt cele date de relațiile (3-111) și (3-112).

Starea inițială a structurii logice celulare asincrone.

Referitor la utilizarea structurii logice celulare asincrone de logaritmare și antilogaritmare trebuie arătat că starea inițială a structurii (din momentul cînd se aplică la intrare operandul A sau L) poate avea o influență nefavorabilă asupra duratei operației de descompunere în special în cazul duratelor mici.

Este deci necesar să se stabilească o stare inițială de la care să se poată trece în timpul cel mai scurt la starea finală cauzată de operandul aplicat la intrare.

Ca stare inițială s-a adoptat în calculele timpilor prezentate anterior și la simularea structurilor logice celulare de descompunere - starea ce apare cînd la intrare este aplicat un operand nul. Dacă la intrarea structurilor de descompunere este aplicat un operand diferit de zero și se aduce la un moment dat operandul egal cu zero are loc un proces transitoriu care în final conduce la starea "0" a structurii. În cazul cel mai defavorabil produsul final  $P_n=0$  sau suma finală  $S_n=0$  pe  $m$  biți se stabilesc în această situație după un timp

$$t_{omax} = (n+m+1)t_p \quad (3-115)$$

necesar pentru formarea și propagarea pe orizontală a funcției  $ID$  peste  $m$  celule și pentru propagarea pe verticală a biților lui  $P_1$  sau  $S_1$  peste  $n+1$  rînduri prin intermediul circuitului SL SAU condiționat de funcția  $ID_{1, j}$ .

În cazul cel mai favorabil se obține timpul :

$$t_{omin} = (n+1)t_p \quad (3-116)$$

cînd propagarea pe orizontală nu mai apare. Durata minimă corespunde existenței inițiale la intrare a unui operand ce conține un singur bit 1 în poziția  $2^{-n}$  iar durata maximă  $t_{omax}$  corespunde existenței la intrare în momentul inițial a unui operand ce conține un singur bit 1 în poziția  $2^{-1}$ .

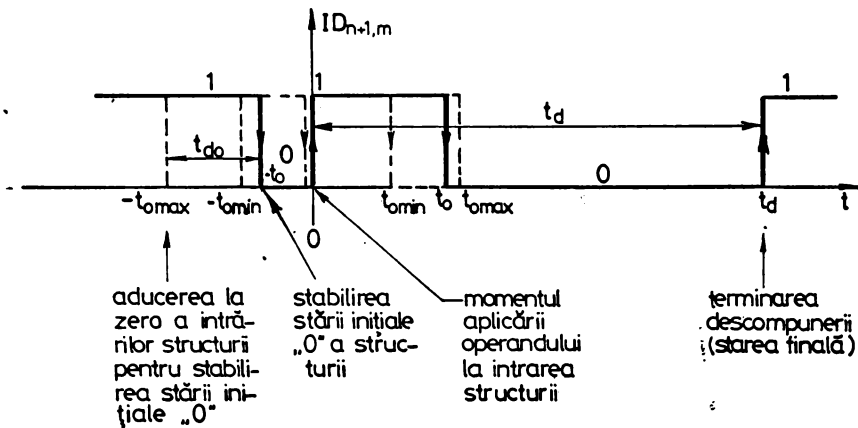
După același timp  $t_{omax}$ , în cazul cel mai defavorabil, se stabilește și semnalul de identitate a lui  $P_n$  cu A sau  $S_n$  cu L pe

m biți în cazul aplicării la intrare a numărului zero.

Pentru  $n=28$  și  $m=24$ ,  $t_p=6$  ns. rezultă :

$$t_{\text{omax}} = 318 \text{ ns}, \quad t_{\text{omin}} = 174 \text{ ns} \quad (3-117)$$

După acest timp, cuprins în diferite situații între cele două limite date de relația (3-117), semnalul  $ID_{m+n,m}$  rămâne la valoarea 1. Dacă se consideră această stare ca stare inițială și se aplică în momentul "0" operandul la intrarea structurii logice de logaritmare și antilogaritmare semnalul  $ID_{n+1,m}$  va reveni la 0 după un timp cuprins tot între  $t_{\text{omin}} \dots t_{\text{omax}}$ . Apoi semnalul de terminare a descompunerii în factori sau termeni  $ID_{n+1,m}=1$  apare după un timp  $t_d$  (fig.3-36).



**Fig.3-36.** Variația semnalului de terminare a descompunerii.

Există însă cazuri în care timpul de descompunere este scurt, apropiat de  $t_{\text{omin}}$ . Astfel este posibil ca :

$$t_d = t_{\text{omin}} + 4 t_p \quad (3-118)$$

caz ce apare atunci când se descompune un operand ce conține un singur bit 1 în poziția  $2^{-m}$ . Diferența  $4 t_p$  se datorește timpului de formare a variabilei  $k_m$  ( $3 t_p$ ) și de formare a bitului produsului corect ( $t_p$ ). Această diferență minimă se menține între  $t_d$  și  $t_0$  și în cazurile când operandul este o recare. În această situație semnalul  $ID_{n+1,m}$  trece totuși prin valoarea 0, așa cum se arată în fig.3-36 și se poate deci stabili momentul terminării descompunerii.

Numai în cazul descompunerii unui operand cu partea fracționară nulă situația din structură rămâne nemodificată și

semnalul  $ID_{n+1,m}$  nu mai ia valoarea 0 ci rămâne în continuare la valoarea 1 din starea inițială.

De aceea este necesar fie ca testarea sfârșitului descompunerii să se facă numai după timpul  $t_{dmax}$  - aceasta constituind astfel cu aproximație durata minimă a operației de descompunere - fie ca operațiile cu operand nul (după virgulă) să se evite prin algoritmii dispozitivului aritmetic iar la testare să se țină cont de trecerea prin zero a semnalului  $ID_{n+1,m}$  în intervalul  $t_d$  (adică de apariția unui semnal fals de terminare a descompunerii). În acest ultim caz durata minimă a operației de descompunere va fi aproximativ egală cu  $t_{omin}$ .

După apariția semnalului  $ID_{n+1,m}$  corect, de terminare a descompunerii, mai trebuie, așa cum s-a arătat anterior, să se aștepte un timp  $(n+2)t_p$  pentru ca rezultatul să fie corect în toate cazurile.

Dacă se evită prelucrarea unui operand nul atunci se poate realiza cu o structură logică celulară cu anticipare, comasare și asincronă o durată a operației de generare a logaritmului sau antilogaritmului cuprinsă între :

$$\left. \begin{array}{l} t_{log \min} \\ t_{antilog \min} \end{array} \right\} = (2n+7)t_p \quad (3-119)$$

și

$$t_{log \max} = t_{d\max} + (n+2)t_p \quad (3-120)$$

$$t_{antilog \max} = t_{d\max} + (n+2)t_p \quad (3-121)$$

Pentru  $n=28$  și  $t_p = 6$  ns rezultă :

$$\left. \begin{array}{l} \underline{t_{log \min}} \\ \underline{t_{antilog \min}} \end{array} \right\} = 63 t_p = 378 \text{ ns} = \underline{0,378 \mu\text{s}} \approx 0,4 \mu\text{s} \quad (3-122)$$

și

$$\underline{t_{log \max}} = 562 t_p = 3372 \text{ ns} = \underline{3,372 \mu\text{s}} \approx 3,4 \mu\text{s} \quad (3-123)$$

$$\underline{t_{antilog \max}} = 493 t_p = 2958 \text{ ns} = \underline{2,958 \mu\text{s}} \approx 3 \mu\text{s} \quad (3-124)$$



## CAPITOLUL IV

### SIMULAREA PE CALCULATOR NUMERIC A STRUCTURILOR LOGICE CELULARE DE LOGARITMARE SI ANTILOGARITMARE.

In scopul verificării calculelor efectuate in capitolul III al tezei și a soluțiilor adoptate pentru structura logică celulară de logaritmare și antilogaritmare s-a elaborat și utilizat un program de simulare scris in FORTRAN /64/.

#### 4.1. Program de simulare a unei scheme logice combi- naționale bazat pe urmărirea selectivă.

O schemă logică complexă, proiectată pe baza ecuațiilor logice, trebuie să fie verificată, înainte de realizarea in forma finală, din punct de vedere funcțional, structural, al timpului de propagare, al încărcării elementelor, etc. [4,57]. Deoarece această verificare impune calculul funcțiilor logice ale ieșirilor schemei pentru un număr mare de combinații ale variabilelor de intrare este mai comod să se recurgă la simularea schemei logice pe calculator.

Simularea are in plus o serie de avantaje ca :

- semnalarea într-un timp foarte scurt a tuturor erorilor de proiectare ;
- verificarea schemei pentru toate combinațiile posibile ale variabilelor de intrare ;
- furnizarea diagramelor de timp utilizate la controlul schemei fabricate ;
- furnizarea statisticilor privind încărcarea și cantitățile elementelor din schemă ;
- posibilitatea re-proiectării rapide, etc.

Chiar dacă toate variabilele de intrare ale unei scheme logice complexe se aplică in același moment, datorita timpului de propagare diferit după diferite direcții, circuitele logice intermediare vor avea variabile de intrare ce iau valoarea finală - staționară - in momente diferite. Uneori variabilele de intrare se modifică in timp sau ating valoarea staționară după un "proces transitoriu" [57]. De aceea funcția logică a unui circuit logic prezintă in general o variație in timp ce depinde de modul de variație in timp al variabilelor de intrare. Modelarea unei scheme logice din punct de vedere al funcționării in timp constituie problema esențială la simulare [4, 57].

Metoda cea mai des folosită și cea mai avantajoasă pentru simularea funcționării în timp a unei scheme logice e constituie "urmărirea selectivă". În cadrul acesteia se înregistrează și se consideră numai acele momente în care variabilele de intrare ale schemei logice și funcțiile logice se modifică. În afară de aceasta se mai utilizează metoda urmării la intervale de timp egale care este însă mai lentă iar datele ocupă un volum mult mai mare în memoria calculatorului.

În cele ce urmează se prezintă un program simplu de simulare a unei scheme logice bazat pe urmărirea selectivă. Acesta își propune ca scop principal determinarea modului de variație în timp al funcției logice și nu se ocupă de descrierea topologică a schemelor logice sau de localizarea erorilor în schema logică /64/. Programul poate furniza diagrama de timp a unei funcții logice pentru toate combinațiile variabilelor de intrare. Pe baza acestora se poate verifica, dacă schema logică este corect întocmită și se poate stabili timpul de propagare al semnalelor logice prin schemă. Reproiectarea schemei logice duce la modificări simple ale programului astfel încât un număr mare de variante ale schemei poate fi verificat. În acest program descrierea schemelor logice se face prin ecuații.

Programul conceput, scris în FORTRAN pentru calculatorul FELIX G-256, se pretează în special la simularea structurilor logice celulare unde complexitatea schemei se datorește doar numărului mare de celule ce au de fapt scheme logice relativ simple. Programul de simulare este utilizat în acest caz pentru fiecare funcție logică realizată de celulă și este apoi repetat pentru fiecare celulă din structură.

În literatura de specialitate nu sînt prezentate programe concrete de simulare care să poată fi preluate de utilizatori.

Reprezentarea variației în timp a variabilelor logice.

La baza simulării unor scheme logice prin metoda urmării selective stă diagrama de timp a variabilelor logice /64/. Aceasta constituie un tabel de forma Tabelului 4-1 avînd coloane pentru numărul de ordine, momentul modificării și valoarea variabilei logice după modificare.

Tabelul are următoarele particularități importante :

- Momentul inițial (din primul rînd al tabelului) trebuie să fie același pentru toate tabelele variabilelor de intrare ale schemei logice și este considerat ca moment de referință. În cele ce urmează s-a ales ca moment inițial  $T_1 = 0$ .

- Pentru timp se pot folosi orice fel de unități. În cazul când se utilizează în schema logică circuite integrate din aceeași familie se poate adopta ca unitate de timp chiar timpul mediu de propagare caracteristic. În coloana timpului momentele sînt trecute în ordine crescătoare.

- Numărul maxim de poziții din fiecare tabel este o mărime importantă în procesul de simulare și trebuie întotdeauna determinat prin însăși programul de simulare.

- În tabel apar numai momentele când variabila logică se modifică deci apar numai valori logice ce alternează.

Pe baza acestei proprietăți, pentru economie de volum de memorie în calculator, este suficient să se păstreze doar valoarea inițială (din rîndul 1). Pentru comoditate de scriere a programului este bine să se păstreze și cea de a doua valoare, astfel că datele încadrate în Tabelul 4-1 se pot elimina. Adresarea la valoarea corespunzătoare din tabel a funcției se face prin apelarea la rîndul 1 sau 2 după cum numărul de ordine corespunzător este impar sau par.

Toate variabilele de intrare ale unei scheme logice vor prezenta un astfel de tabel. În cazul în care variabila nu se modifică în timp tabelul conține un singur rînd.

Funcția logică de la ieșirea schemei va prezenta și ea un astfel de tabel. Problema principală ce apare la simularea schemei logice constă în întocmirea tabelului funcției logice pe baza următoarelor date : tabelele variabilelor de intrare, ecuația logică a schemei și timpii de propagare ai circuitelor logice componente. Tabelul obținut pentru funcția logică trebuie să îndeplinească deasemenea condițiile enumerate mai sus întrucît funcția logică obținută poate constitui o variabilă de intrare pentru alte scheme logice.

Deoarece negațiile unor variabile de intrare necesare la calculul funcției logice au în tabel momente diferite față de va-

Tabelul 4-1

Variabila V, NR...		
Număr de ordine	Momentul modificării	Valoarea logică
1	$T_1 = 0$	0
2	$T_2$	$\frac{1}{-}$
3	$T_3$	0
.	.	.
.	.	.
.	.	.
.	.	.
$M_{MAX}$	$T_{MMAX}$	$V_{MMAX}$

riabilele negate ele vor fi considerate și tratate ca variabile de intrare independente.

Programul de simulare /64/.

Se prezintă mai jos un segment de program destinat simulării unei scheme logice simple, descrie prin expresia logică. In cazul unor scheme mai complicate segmentul trebuie refolosit pentru fiecare nod în care interesează diagrama de timp a funcției logice respective.

Se considera că în programul principal au fost stabilite anterior valorile variabilelor de intrare. Programul prezentat în fig.4-1 îndeplinește următoarele sarcini :

- pe baza timpilor din tabela variabilelor de intrare stabilește momentul în care urmează a se calcula funcția logică (subrutina MOMENT) ;

- verifică dacă numărul de poziții din tabelul funcției nu depășește spațiul rezervat în memorie (subrutina DEPAȘIRE) ;

- calculează funcția logică pe baza expresiei logice cunoscute ;

- formează tabelul funcției prin eliminarea pozițiilor în care funcția nu s-a modificat față de poziția anterioară (subrutina LISTA).

Programul este parcurs ciclic până ce se epuizează toate pozițiile din tabelele variabilelor de intrare. In fig.4-1 blocurile au următoarele semnificații :

0. Programul principal ce include și stabilirea tabelor variabilelor de intrare.

1. Inițializarea pozițiilor din tabelele variabilelor și funcției și precisarea pozițiilor finale din tabelele variabilelor.

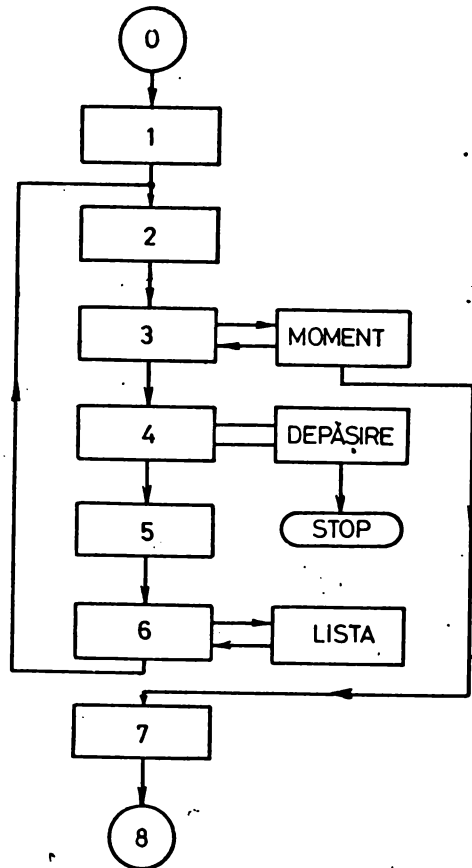


Fig.4-1 Segment din programul de simulare.

2. Stabilirea pozițiilor și momentelor din tabelele variabilelor ce urmează a se compara.

3. Determinarea momentului de calcul al funcției logice și a momentelor următoare din tabelele variabilelor, verificarea epuizării tabelelor (subrutina MOMENT).

4. Verificarea depășirii spațiului rezervat în memorie pentru tabelul funcției (subrutina DEPASIRE).

5. Calculul funcției logice pe baza expresiei logice.

6. Eliminarea poziției excedentare din tabelul funcției (subrutina LISTA).

7. Tipărirea diagramei de timp a funcției logice.

8. Programul principal ce cuprinde simularea altor scheme logice.

Pentru înțelegerea programului se prezintă mai jos notațiile utilizate :

$L = 1 \dots L_{MAX}$  - numerotarea variabilelor de intrare ( $L_{MAX}$  trebuie concretizat în program),

VL - variabilă cu numărul L,

M - numărul poziției din tabel în general ,

MVL - poziția din tabelul variabilei VL,

T - timpul din tabel în general,

TVL(MVL) - timpul corespunzător poziției MVL din tabel,

TF - timpul de calcul al funcției,

NRBZ - numărul de poziții rezervate pentru tabelul funcției logice,

MF - poziție în tabelul funcției,

$MF2 = 2$  - modul de 2 al poziției MF (pentru a se stabili dacă MF este impară sau pară)

F(MF) - valoarea funcției logice din poziția MF,

FN și FV - valoarea nouă și veche a funcției logice,

TFCT și TF(MF) - momentul corespunzător poziției MF din tabelul funcției,

MMF - numărul maxim de poziții din tabelul funcției,

NRF - numărul de ordine al funcției logice,

$NRF_{MAX}$  - numărul de funcții logice ce se simulează într-un program,

TINT - timpul de întârziere (propagare) "unificat" al schemei logice.

Prin timp de întârziere unificat se înțelege timpul de propagare a semnalelor logice între intrările și ieșirea circuitului logic atunci când între fiecare intrare și ieșire se reali-

seasă același timp de propagare (același număr de nivele logice). Dacă un circuit logic nu îndeplinește această condiție, pentru a se putea aplica programul propus, el trebuie descompus în mai multe circuite logice care îndeplinesc condiția de uniformitate a timpului de propagare între intrări și ieșire. De exemplu, pentru circuitul din fig.4-2, între intrarea  $V_1$  și ieșirea  $F$  sînt

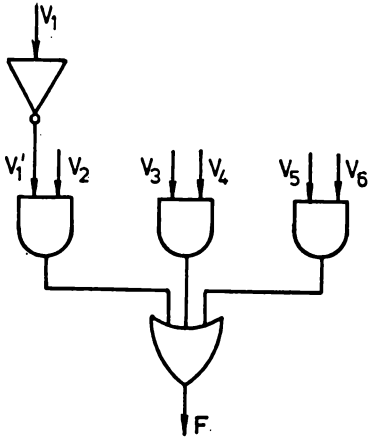


Fig.4-2 Circuit logic cu timp de întârziere neuniformat.

incluse trei nivele logice în timp ce între celelalte intrări și ieșire sînt incluse două nivele logice. Pentru a se putea aplica programul de simulare propus este necesar să se ia în considerare în locul variabilei  $V_1$  - variabila  $V_1^f$  pentru care se stabilește ușor diagrama de timp pe baza diagramei de timp a variabilei  $V_1$  și a timpului de propagare din ramura cuprinsă între  $V_1$  și  $V_1^f$ . În noua diagramă de timp (noul tabel) se va păstra însă nemedificat momentul de referință.

Se prezintă mai jos programul în FORTRAN corespunzător ordinogramei din fig.4-1.

```

Blocul 1 :      1  MV1 = 0
                MV2 = 0
                .
                .
                .
                MVL_MAX = 0
                MF = 0
                M MAX(1) = MMV1
                M MAX(2) = MMV2
                .
                .
                .
                M MAX(L_MAX) = MMVL_MAX

Blocul 2 :      2  T(1) = TV1 (MV1+1)
                T(2) = TV2 (MV2+1)
                .
                .
                .
                T(L_MAX) = TVL_MAX(MVL_MAX+1)
                M(1) = MV1+1
                M(2) = MV2+1
    
```

```

.
.
.
M(L_MAX) = MVL_MAX+1
Blocul 3 : CALL MOMENT (T,M,M_MAX,L_MAX,TCF, &6)
          MVL = M(1)-1
          MV2 = M(2)-1
.
.
.
MVL_MAX = M(L_MAX)-1
Blocul 4 : CALL DEPASIRE (MREZ,MF,NRF, &7)
Blocul 5 : MVL2 = 2 - MOD (MVL, 2)
          MV22 = 2 - MOD (MV2, 2)
.
.
.
MVL_MAX2 = 2 - MOD (MVL_MAX, 2)
MF2 = 2 - MOD (MF, 2)
F(MF) = Expresie logică
Blocul 6 : IF (MF-1) 3,3,4
          3 FV = .NOT.F(1)
          GO TO 5
          4 FV = F(3-MF2)
          5 FN = F(MF2)
          CALL LISTA (FV,FN,TCF,TFCT,TINT,MF)
          F(MF2) = .NOT.FV
          MMF = MF
          TF(MF) = TFCT
          GO TO 2
Blocul 7 : 6 . . . . .
          7 . . . . .
```

In cadrul blocurilor 1 și 2 se formează trei tablouri de variabile T,M,M\_MAX ce urmează a fi transmise subrubinei MOMENT. Prin intermediul ciclului ce cuprinde blocurile 2...6 se prelucrează toate rindurile din tabelele variabilelor și se alcătuește tabelul funcției logice. Programul se încheie atunci când tabelele variabilelor au fost epuizate, ieșirea din program făcîndu-se la blocul 7 prin subrutina MOMENT sau prin subrutina DEPASIRE (cînd se depășește spațiul rezervat în memorie pentru tabelul funcției).

In fig.4-3 se prezintă ordinea subrutinei MOMENT. L este numărul de ordine al variabilei de intrare. EG(L) reprezintă

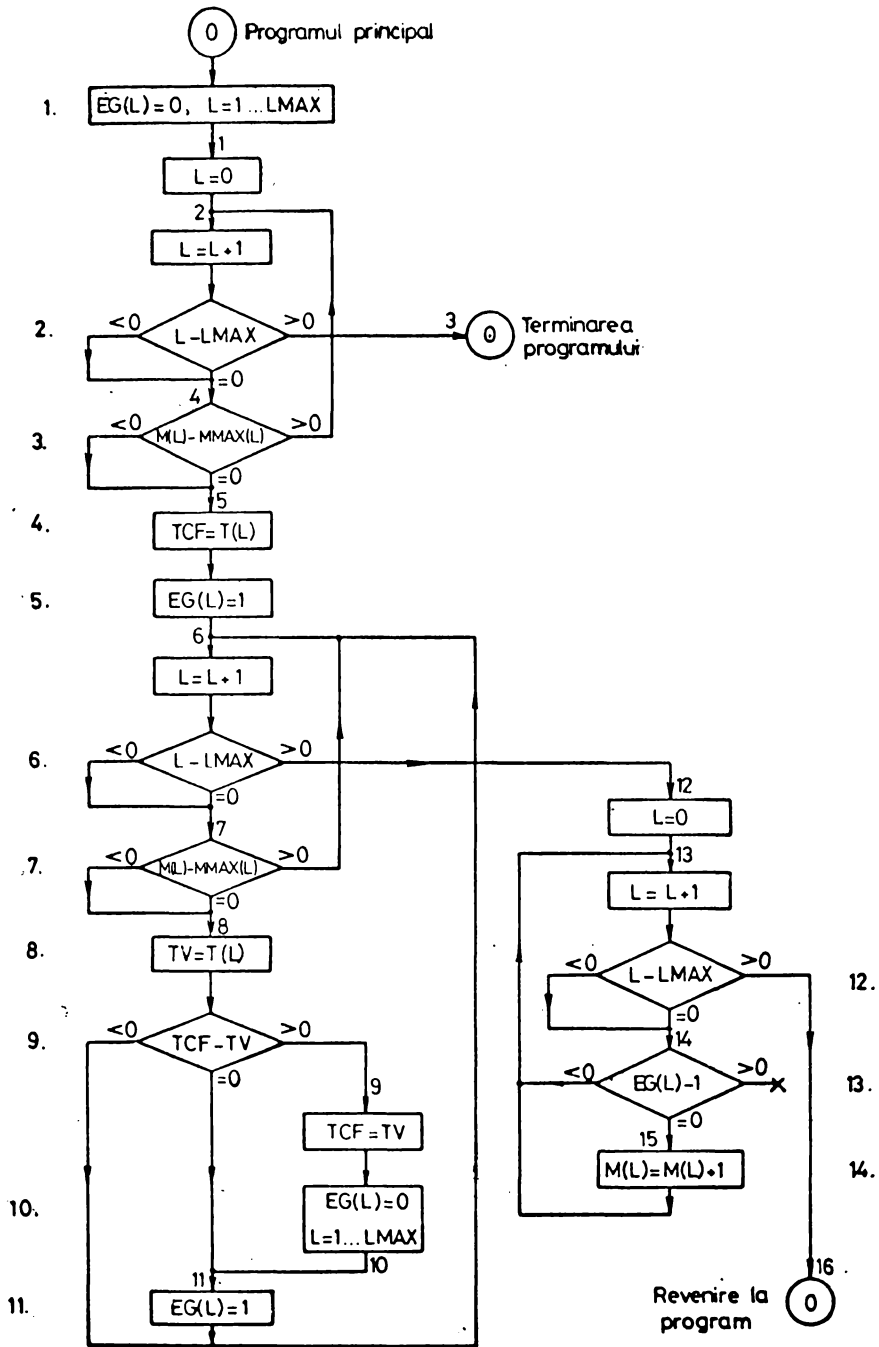


Fig.4-3 Ordinograma subrutinei MOMENT.



indicatorul de egalitate a timpului din tabelul variabilei cu numărul  $L$  cu timpul cel mai mic dintre cele  $L_{MAX}$  momente ce se compară. În caz de egalitate  $EG(L)=1$  iar în caz contrar  $EG(L)=0$ .

Blocurile din fig.4-3 au următoarea semnificație :

1. Anularea indicatorilor de egalitate.
2. Verificarea epuizării variabilelor.
3. Verificarea epuizării tabelelor variabilelor.
4. Stabilirea primului tabel neepuizat și a timpului minim cu care se începe comparația (TCF).
5. Stabilirea primului indicator de egalitate.
6. Verificarea epuizării variabilelor.
7. Verificarea epuizării tabelului variabilei ce urmează după prima variabilă cu tabelul neepuizat.
8. Stabilirea momentului ce se compară cu TCF.
9. Comparația între două momente din două tabele pentru stabilirea timpului minim TCF.
10. Anularea indicatorilor de egalitate.
11. Stabilirea indicatorului de egalitate al variabilei  $L$  căreia îi corespunde TCF.
12. Verificarea epuizării variabilelor.
13. Cercetarea indicatorului de egalitate.
14. Trecerea la momentul următor din tabel dacă indicatorul de egalitate este egal cu 1.

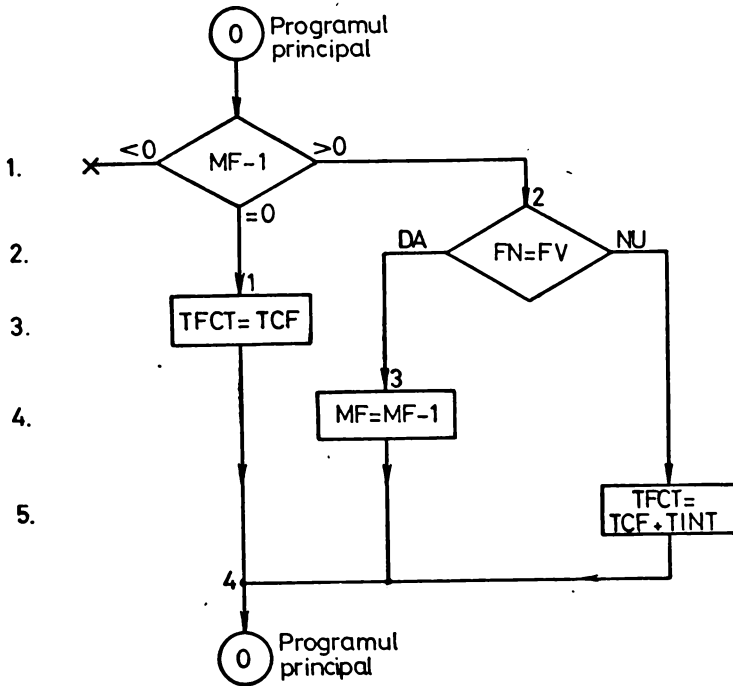
În fig.4-3 sînt marcate de asemenea pe liniile de trecere de la un bloc la altul etichetele din programul FORTRAN corespunzător subrutinei.

Subrutina DEPASIRE este foarte simplă. În cadrul ei se mărește cu 1 numărul de ordine al poziției din tabelul funcției, se intrerupe sau se trece la un alt segment și se tipărește un avertisment dacă se depășește spațiul rezervat tabelului funcției în memorie.

În fig.4-4 se prezintă ordinograma subrutinei LISTA.

Blocurile din fig.4.4 au următoarea semnificație :

1. Verificarea numărului de poziții din tabelul funcției completate pînă în acel moment.
2. Compararea valorii calculate a funcției logice cu valoarea din poziția anterioară dacă numărul de poziții din tabel este  $> 1$ .
3. Pentru primul rînd din tabel se egalează timpul funcției cu TCF care în acest caz este egal cu 0 și se păstrează momentul de referință.



**Fig.4-4.** Ordinograma subrutinei LISTA .

4. Anularea din tabelul funcției a poziției în care funcția nu s-a modificat.

5. Adăugarea timpului de întârziere unificat.

În cazul când se operează cu primul rând din tabelul funcției momentul inițial trebuie să fie zero deci același cu momentul inițial din tabelele variabilelor. De aceea în fig.4-4, în ramura 1-4 a subrutinei nu se mai adaugă timpul de propagare prin schema logică.

Valoarea inițială a funcției logice va fi dată aici de valorile inițiale ale variabilelor de intrare.

În continuare se prezintă cele trei subrutine scrise în FORTRAN. În cadrul subrutinei MOMENT declarațiile de tip pentru tablouri s-au scris pentru  $L_{MAX} = 6$  dar de fapt numărul variabilelor de intrare nu este limitat.

```
SUBROUTINE MOMENT (T,M,MMAX,LMAX,TCF,*)
DIMENSION M(6),MMAX(6)
INTEGER T(6),TCF,TV
DO 1 L=1, LMAX
EG(I) = 0
1 CONTINUE
L=0
2 L=L+1
IF(L-LMAX)4,4,3
3 RETURN 1
4 IF(M(L)-MMAX(L))5,5,2
5 TCF=T(L)
EG(L)=1
6 L=L+1
IF(L-LMAX)7,7,12
7 IF(M(L)-MMAX(L))8,8,6
8 TV=T(L)
IF(TCF-TV)6,11,9
9 TCF=TV
DO 10 I=1, LMAX
EG(I)=0
10 CONTINUE
11 EG(L)=1
GO TO 6
12 L=0
13 L=L+1
IF(L-LMAX)14,14,16
14 IF(EG(L)-1)13,15,15
15 M(L)=M(L)+1
GO TO 13
16 RETURN
END
```

```
SUBROUTINE LISTA (FV,FM,TCF,TFCT,TINT,MP)
LOGICAL FV,FM
INTEGER TFCT,TINT,TCF
IF(MP-1)1,1,2
1 TFCT=TCF
GO TO 4
2 IF(FM.AND.FV)OR(.NOT.FM.AND..NOT.FV)GO TO 3
TFCT=TCF+TINT
GO TO 4
```

```
3 MF=MF-1
4 RETURN
END
```

```
SUBROUTINE DEPASIRE (MREZ, MF, NRF, #)
DIMENSION MREZ (NRFMAX)
MF=MF+1
IF (MREZ(NRF)-MF)1,3,3
1 WRITE (108,2) NRF
2 FORMAT (' MREZ DEPASIT LA FUNCTIA NR',2X,I2)
RETURN 1
3 RETURN
END
```

Segmentul de program prezentat mai sus și subrutinele aferente au fost verificate și utilizate în cadrul programelor de simulare a structurilor logice celulare de logaritmare și antilogaritmare. Cu ajutorul acestora s-a simulat ușor schema complexă constituită de o structură logică celulară pentru numere cu 28 de biți.

#### 4.2. Simularea structurilor logice celulare de generare a logaritmilor și antilogaritmilor.

Pentru verificarea rezultatelor obținute în Capitolele II și III, la studiul algoritmului bazat pe descompunerea în factori și termeni și la studiul structurilor logice celulare de generare a logaritmilor și antilogaritmilor s-a utilizat simularea pe calculatorul numeric FELIX C-256 a structurilor.

Intrucît generarea antilogaritmilor este asemănătoare cu generarea logaritmilor s-au stimulat numai structurile logice pentru generarea logaritmilor, concluziile rămînînd valabile și pentru cealaltă operație.

Au fost simulate astfel următoarele structuri :

- structura logică celulară de descompunere în factori simplă (fig.3-7) realizată cu celulele de forma dată în fig.3-8,
- structura logică celulară de însumare a termenilor (fig.3-10) realizată cu celula din fig.3-11,
- structura logică celulară de descompunere în factori cu anticipare (fig.3-25) realizată cu celula din fig.3-22.

La alcătuirea celulelor s-au considerat circuite logice integrate de tip TTL rapide [69] avînd toate același timp de prepagare pe un nivel logic  $t_p$ . De aceea timpul  $t_p$  s-a adoptat drept unitate. Acest considerent a fost impus de faptul că în cazul

adoptării unor timpi de propagare diferiți pentru diversele circuite logice dintr-o celulă ar fi rezultat tabele ale variabilelor și funcțiilor (tabelul 4-1) cu un număr foarte mare de rânduri și acestea nu ar mai fi încăput în memoria internă a calculatorului. Chiar și dacă s-a considerat același timp  $t_p$  pentru toate circuitele logice programele de simulare (împreună cu subrutinele atașate de editorul de legături) au ocupat un volum de memorie internă de cca. 64 koctet. Secționarea programului de simulare, care ar fi permis micșorarea volumului de memorie internă necesar la un moment dat pentru calcule prin folosirea unei memorii externe lente de capacitate mare, nu a fost practic posibilă din cauza naturii ciclice a programului și a necesității permanente a schimbului de informație cu memoria externă ceea ce ar fi condus la o creștere exagerată a duratei simulării în timp ce rezultatele nu ar fi diferit prea mult față de cele obținute în ipoteza făcută.

În acest fel simularea unei descompunerii în factori sau a unei însumări de termeni pentru un operand aplicat la intrările unei structuri logice celulare cu 28 de biți durează 1...2 minute iar compilarea și editarea legăturilor programului - cca 2 minute. Acest timp relativ redus a permis simularea unui număr mai mare de exemple.

Programele de simulare scrise în FORTRAN, inclusiv segmentele pentru tipărirea rezultatelor și subrutinele aferente includ 400-600 cartele.

Cu ajutorul programelor de simulare s-au cercetat următoarele aspecte ale funcționării structurilor logice celulare de descompunere în factori și de însumare a termenilor :

- durata maximă a descompunerii în factori și a generării logaritmului,

- traseul de propagare cu lungime maximă a transportului și împrumutului,

- reducerea duratei maxime a descompunerii prin modificarea modului de realizare concretă a celulelor,

- delimitarea regiunii active a structurii logice de descompunere în factori cu anticipare,

- timpul de stabilire a stării inițiale "0".

Rezultatele obținute prin simularea unor structuri logice celulare pentru numere cu 28 biți au coincis în foarte bună măsură cu cele deduse teoretic în Capitolele II și III, atât în ceea ce privește erorile la generarea logaritmului cât și durata maximă a generării acestuia.

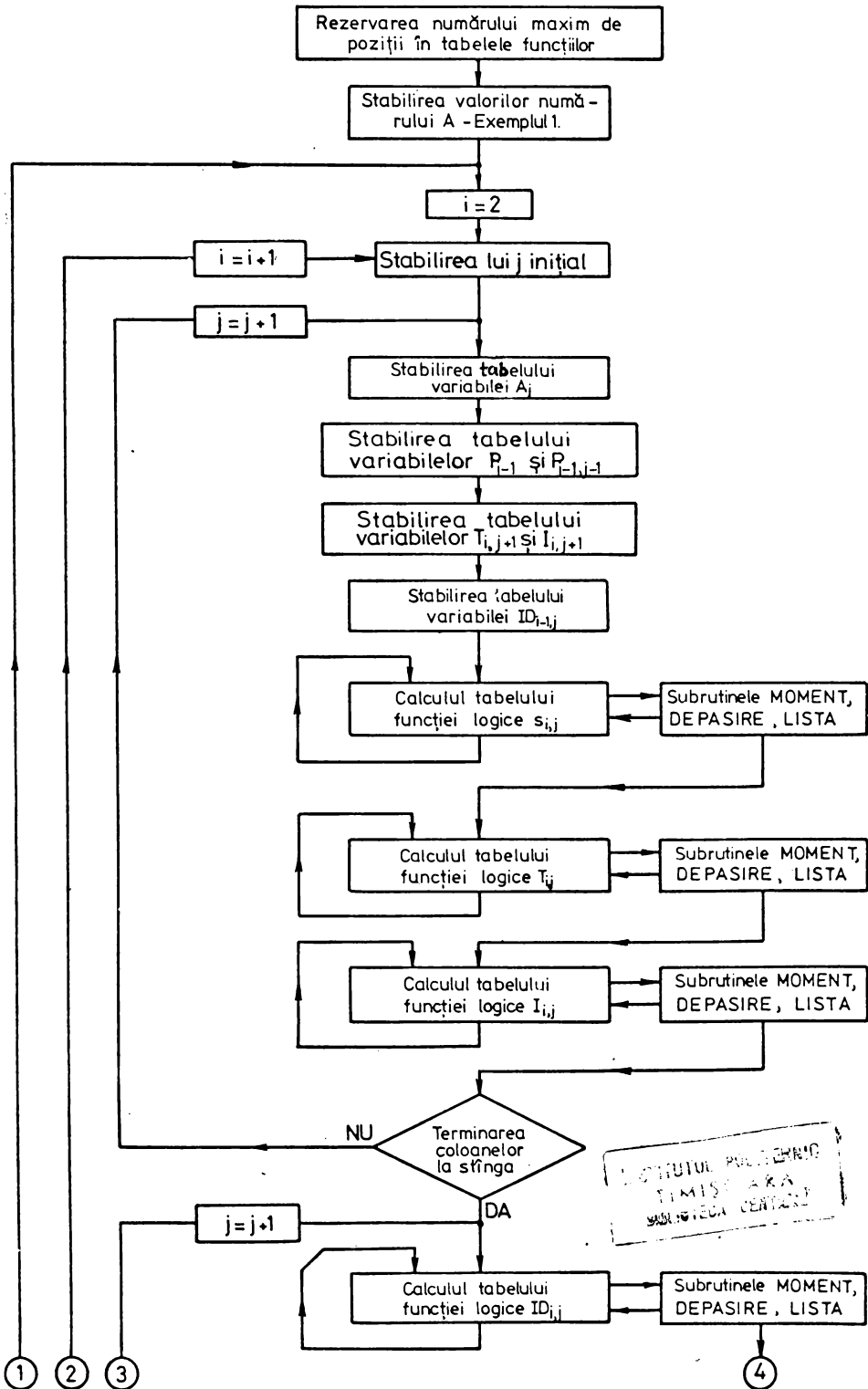
Simulându-se o serie de exemple, alese astfel încât durata descompunerii să fie cât mai mare, s-au confirmat ipotezele privind cazurile cele mai defavorabile din punct de vedere al duratei, admise la calculul analitic al timpului în Capitolul III. Astfel, traseul de propagare cu lungime maximă a transportului și imprumutului rezultat la simulare a coincis cu cel presupus în Capitolul III.

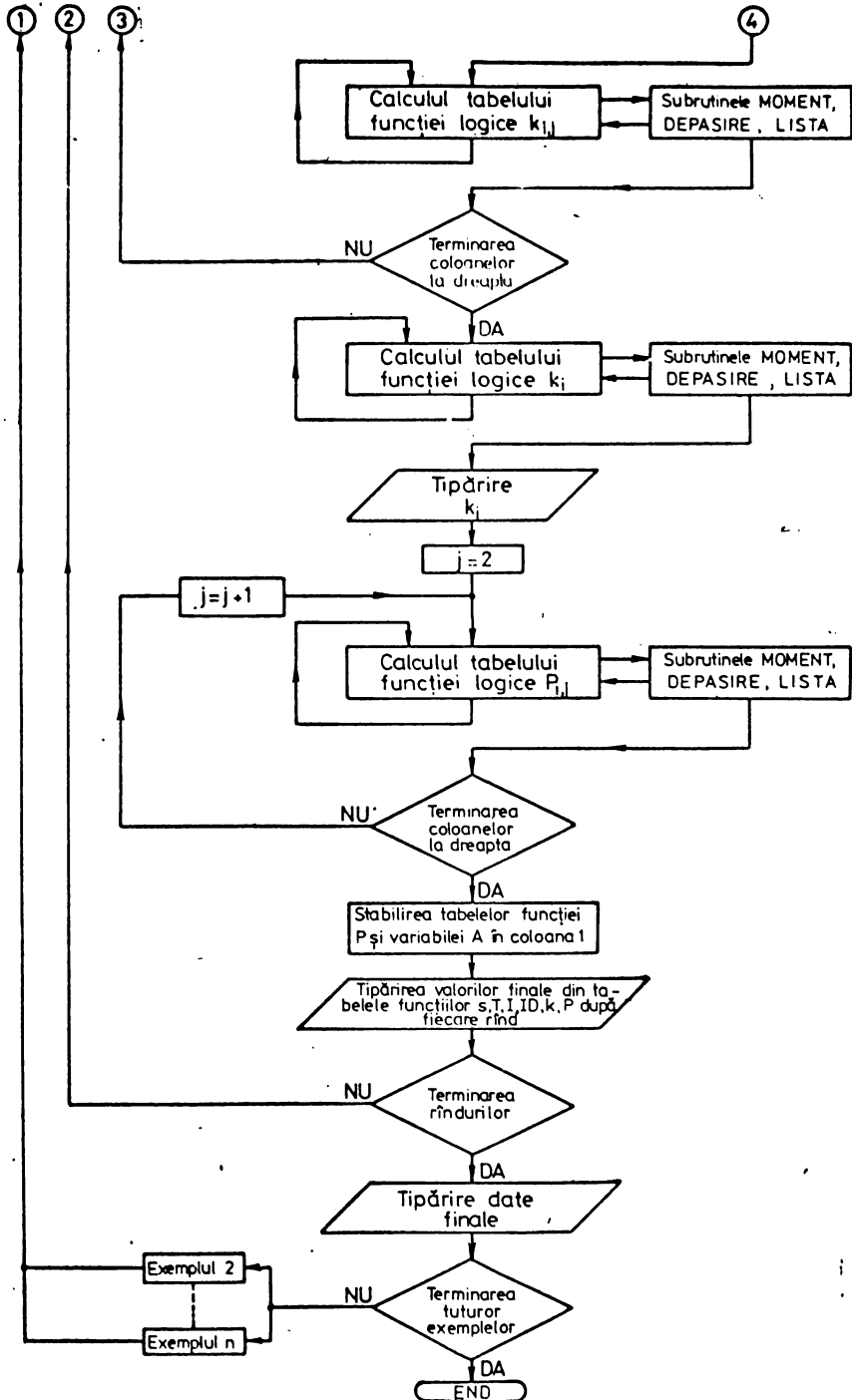
Prin încercarea mai multor variante de realizare a celulelor structurilor, folosind circuite integrate TTL, s-au găsit cele care asigură o durată minimă a descompunerii în factori. Este vorba de celulele prezentate în fig. 3-8, 3-10, 3-22 și 3-23 în care suma este realizată cu două nivele logice de circuite NU-SI (negațiile necesare la intrările acestora se obțin cu invertoare) iar transportul este realizat prin circuite SI-SAU.

În fig. 4-5 se prezintă ordinograma programului de simulare a structurii logice celulare de descompunere în factori cu anticipare (fig. 3-25) în care notațiile corespund celor utilizate la scrierea ecuațiilor logice (3-72)...(3-77).

Ca anexă la teză se prezintă rezultatul obținut la simularea structurii logice celulare de descompunere în factori cu anticipare pentru cazul operandului  $A=1,11...11$  care la descompunerea fără anticipare conduce la cazul cel mai defavorabil din punct de vedere al duratei (Capitolul III). Se poate remarca faptul că pentru  $n=28$  în locul unei durate de  $530 t_p$  (relația 3-38) rezultă prin anticipare o durată de  $\sim 140 t_p$  (timpul de stabilire a produsului în ultimul rând al structurii).

Pe anexă este marcată cu verde propagarea transportului în interiorul zonei de identitate (care este delimitată în partea dreaptă cu linie albastră). Această propagare a transportului nu influențează asupra duratei totale a descompunerii în factori. Traseul de întârziere care impune aici durată descompunerii în factori este marcat cu linie roșie în anexă. Se remarcă deci efectul anticipării în structura logică celulară de descompunere în factori.





**Fig.4-5** Ordinoograma programului de simulare a structurii logice celulare de descompunere în factori cu anticipare.



## CAPITOLUL V

### DISPOZITIV ARITMETIC CU VIRGULA MOBILA LOGARITMIC

În Capitolul III s-a arătat posibilitatea generării logaritmulor și antilogaritmilor binari cu ajutorul unei structuri logice celulare. În cazul unei structuri cu anticipare, cu comasare și asincronă rezultă duratele minime și maxime (relațiile 3-122, 3-123, 3-124) :

$$t_{\log \min} = t_{\text{antilog} \min} = 63 t_p \approx 0,4 \mu s \quad (5-1)$$

$$t_{\log \max} = 562 t_p \approx 3,4 \mu s \quad (5-2)$$

$$t_{\text{antilog} \max} = 493 t_p \approx 3 \mu s \quad (5-3)$$

dacă  $n = 28$  iar circuitele integrate utilizate au  $t_p = 6$  ns.

Considerând că durata medie a generării logaritmului și antilogaritmului este media aritmetică a duratelor limită de mai sus rezultă :

$$t_{\log \text{ med}} = 1,9 \mu s \quad (5-4)$$

$$t_{\text{antilog} \text{ med}} = 1,7 \mu s \quad (5-5)$$

Ținând cont că durata operațiilor de înmulțire și împărțire într-un dispozitiv aritmetic paralel cu virgulă mobilă obișnuit realizat cu același tip de circuite integrate [74] este de ordinul 24...29  $\mu s$ , este avantajos, din punct de vedere al vitezei de calcul, să se realizeze un dispozitiv aritmetic paralel cu virgulă mobilă logaritmic. Acest dispozitiv va realiza adunarea și scăderea după algoritmi obișnuiți [55] iar înmulțirea și împărțirea cu ajutorul logaritmulor. Fără o complicație prea mare se poate prevedea în plus la acest dispozitiv realizarea operațiilor de ridicare la putere extragerea rădăcinii puterii, logaritizarea și antilogaritizarea (acestea din urmă în scopul calculării puterilor și radicalilor de orice ordin precum și a logaritmulor și antilogaritmilor în orice bază) /71/. Prin urmare dispozitivul aritmetic logaritmic poate efectua în total 8 operații spre deosebire de un dispozitiv aritmetic obișnuit. Dacă dispozitivul este utilizat în calcule științifice - ingineresti el permite rezolvarea unor programe fără a mai apela la o serie de subrutine pentru unele calcule matematice, rezultând o economie suplimentară de timp de calcul.

Pentru a se asigura aceeași precizie în operațiile cu logaritmi ca și la un dispozitiv obișnuit cu lungime simplă de cuvânt, structura logică celulară se generează logaritmul și antilogaritmul

crebuie să conțină circuite pentru un număr mai mare de biți. Astfel, pentru operanși cu 24 biți după virgulă este necesară o structură cu 28 de rânduri și coloane. Eroarea rezultatului este provocată de eroarea de la generarea logaritmului și antilogaritmului. Pentru o structură logică celulară cu 28 biți eroarea maximă posibilă este de ordinul  $2^{-24}$  (Capitolul II). Ea se poate reduce la  $2^{-25}$  dacă structura se realizează cu 29 biți sau printr-o corecție, așa cum s-a arătat în Capitolul II.

În ceea ce privește reprezentarea numerelor în virgulă mobilă în calculator, cazul cel mai favorabil din punct de vedere al vitezei dispozitivului aritmetic logaritmice este acela al reprezentării binare semn-mărime fiind numerele sint normalizate în domeniul  $[1, 2)$ . În acest caz se evită o serie de microoperații legate de aducerea numărului în domeniul impus de algoritm.

Este posibil să se aplice algoritmi pentru operații prezentate mai jos și în cazul reprezentării hexadecimale [76] fiind însă necesară transformarea în binar a exponentului și aducerea părții fracționare (normalizată în hexadecimale) în domeniul  $[1, 2)$ . Aceste transformări se fac prin simple deplasări. Reprezentarea hexadecimale este avantajoasă în dispozitivul aritmetic cu virgulă mobilă logaritmice datorită reducerii mari a duratei normalizării dar lungeste operațiile fără normalizare și reduce precizia părții fracționare.

În cazul unor operanși reprezentați în complement de 2 este necesară recomplementarea pentru reprezentarea în semn-mărime întrucât nu există relații simple între logaritmul unui număr și logaritmul complementului de 2 al numărului.

În cele ce urmează se vor prezenta mai întâi algoritmi elaborați pentru cele 6 operații aritmetice cu logaritmi, considerându-se operanși reprezentați în binar, în semn-mărime, normalizați în modul obișnuit, adică în domeniul  $[0, 1)$  și având exponentul polarizat  $/71/$ .

Algoritmul pentru adunare și scădere nu utilizează logaritmi și poate fi deci algoritmul cunoscut pentru dispozitive aritmetice cu virgulă mobilă [55]. De aceea el nu s-a mai prezentat aici.

#### 5.1. Algoritmi pentru operațiile cu logaritmi $/71/$

Pentru elaborarea amănunțită a algoritmilor operațiilor aritmetice s-a adoptat formatul operanșilor din fig.5-1 care este identic cu cel folosit în "operatorul cu virgulă flotantă" al calculatoarelor FMIX C-256 și IRIS-50 [75,76] pentru lucrul cu lungime

simplic de cuvint.

Cele două părți ale numărului fracționar au fost denumite în fig.5-1 "exponent polarizat" (EP) și "parte fracționară" (PF) pentru ca noțiunile de "caracteristică" și "mantisă" să poată fi utilizate la exprimarea logaritmilor, evitându-se astfel orice confuzie. Exponentul este polarizat cu 64 fiind întotdeauna pozitiv. S reprezintă semnul părții fracționare.

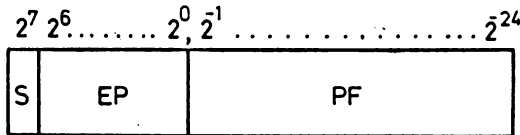


Fig.5-1. Formatul operanzilor.

Operațiile cu doi operanzi se efectuează în forma :

$$\text{Operandul I} \left\{ \begin{array}{c} + \\ - \\ \times \\ \div \\ \vdots \end{array} \right\} \text{operandul II}$$

operandul I fiind într-un registru general [76] iar operandul II în memorie sau într-un alt registru general.

În cazul când rezultă un exponent polarizat negativ (subdepășirea exponentului) sau parte fracționară nulă se prevede egalarea cu zero a numărului. Numărul zero are partea fracționară și exponentul polarizat nule.

5.1.1. Algoritmul pentru înmulțire și împărțire

În cadrul dispozitivului cu virgulă mobilă logaritmic aceste două operații sînt practic identice. Ele necesită generarea logaritmilor celor doi operanzi, adunarea sau scăderea logaritmilor și generarea antilogaritmului rezultatului adunării sau scăderii. Etapele ce trebuie parcurse în ciclul de execuție al instrucției sînt următoarele :

a) Se preia primul operand dintr-un registru general al calculatorului.

b) Dacă operandul este nul se stabilește direct rezultatul nul. Dacă operandul nu este nul se memorează semnul lui și în locul lui în registru se înscrie 0.

c) Se trimite ultimii 23 de biți ai părții fracționare a primului operand la intrările structurii logice celulare pentru generarea logaritmului. Întrucît virgula s-a considerat deplasată cu o poziție la dreapta pentru aducerea părții fracționare în do-

meniul 1, 2), va fi necesară corecția cu -1 a exponentului polarizat (corecția se efectuează la punctul  $g_2$ ).

De la structura logică celulară se obține în mod asincron mantisa logaritmului părții fracționare a operandului cu 24 de biți care se înscriu în pozițiile  $2^{-1} \dots 2^{-24}$  ale registrului operandului (fig.5-2). Caracteristica logaritmului este chiar exponentul operandului deci rezultă o caracteristică polarizată.

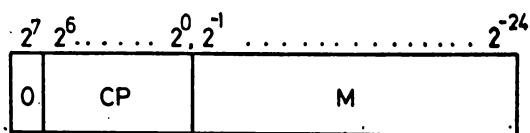


Fig.5-2. Formatul logaritmului.

În fig.5-2, cu CP s-a notat caracteristica polarizată iar cu M mantisa logaritmului binar.

c<sub>2</sub>) În paralel cu generarea logaritmului operandului I se citește din memorie sau dintr-un registru general al calculatorului cel de al doilea operand.

d) Dacă operandul II este nul, în cazul înmulțirii se stabilește un rezultat nul iar în cazul împărțirii se efectuează de-rutarea pentru împărțire cu zero. În caz contrar se memorează semn-ul operandului al doilea și în locul lui în registru se înscrie zero.

e) Se trimit ultimii 23 de biți al părții fracționare a celui de al doilea operand la intrările structurii logice pentru generarea logaritmului. Corecția cu -1 a exponentului polarizat, necesară datorită mutării virgulei cu o poziție la dreapta pentru încadrarea părții fracționare a numărului în domeniul 1, 2), se face la punctul  $g_2$ .

De la structura logică celulară se obține în mod asincron mantisa logaritmului cu 24 biți care se introduce în pozițiile  $2^{-1} \dots 2^{-24}$  ale registrului celui de al doilea operand. Caracteris-tica polarizată a logaritmului este chiar exponentul polarizat.

f) În cazul înmulțirii se face adunarea celor doi logaritmi. În cazul împărțirii se face scăderea celor doi logaritmi prin adunarea complementului de 2 al logaritmului operandului al doilea inclusiv poziția  $2^7$  pentru semn.

g<sub>1</sub>) Mantisa rezultatului, cu 24 biți, se trimite la struc-tura logică celulară pentru generarea antilogaritmului. Resulta-tul reprezentând partea fracționară a unui număr cuprins în dome-niul 1, 2), se obține în mod asincron cu 23 biți care se plasează

în pozițiile  $2^{-2} \dots 2^{-24}$  ale registrului pentru rezultat. În poziția  $2^{-1}$  se înscrie 1. Virgula antilogaritmului, aflată după acest 1, trebuie mutată cu o poziție spre stînga pentru aducerea părții fracționare a rezultatului în domeniul  $[0,1)$ . Corecția cu +1 a exponentului polarizat se face la punctul  $g_2$ .

Caracteristica polarizată a logaritmului rezultat la punctul f devine exponentul polarizat necorectat al rezultatului înmulțirii sau împărțirii. Resultatul nu mai trebuie normalizat.

$g_2$ ) Se face corecția exponentului polarizat necesară din cauza mutărilor virgulei operanzilor la logaritmare și după anti-logaritmare precum și din cauza adunării sau scăderii a două caracteristici ambele polarizate cu 64. Astfel la înmulțire se va aduna corecția 1011111 iar la împărțire 01000001 (complementul de 2 al corecției de la înmulțire).

h) Se verifică apariția unei supradepășiri sau a unei subdepășiri a exponentului polarizat al rezultatului. La supradepășire în pozițiile  $2^7$  și  $2^6$  ale exponentului polarizat apare perechea de biți 10 iar la subdepășire - perechea 11. La supradepășire se efectuează o derutare iar la subdepășire se anulează rezultatul.

i) Se stabilește semnul rezultatului și se introduce în poziția  $2^7$  a registrului rezultatului.

j) Se transferă rezultatul într-un registru general al calculatorului.

În cazul înmulțirii și împărțirii nu apar deplasări, nu se pierd prin aceasta cifre ale rezultatului și nu este necesară rotunjirea. Deasemenea, la împărțire nu este necesar ca deîmpărțitul să fie mai mic decît împărțitorul, ceea ce simplifică procedura.

### 5.1.2. Algoritmul pentru ridicare la patrat și extragerea rădăcinii patrute.

Acste operații se realizează în mod asemănător într-un dispozitiv aritmetic cu virgulă mobilă logaritmă. Ele necesită generarea logaritmului operandului, deplasarea lui cu o poziție la stînga sau la dreapta și generarea antilogaritmului lui. Etapele ce trebuie parcurse în ciclul de execuție al instrucției sînt următoarele :

a) Se preia operandul dintr-un registru general sau din memoria calculatorului.

b) În cazul extragerii rădăcinii patrute se verifică dacă operandul este negativ cînd se efectuează o derutare. În cazul ridicării la patrat în poziția pentru semn se înscrie zero intrucît

semnul nu contează. Se verifică dacă operandul este nul cînd se stabilește direct rezultatul nul.

c) Se trimit ultimii 23 biți ai părții fracționare a operandului la intrările structurii logice celulare pentru generarea logaritmului.

Se la structura logică celulară se obține în mod asincron mantisa logaritmului părții fracționare a operandului cu 24 de biți care se introduce în pozițiile  $2^{-1} \dots 2^{-24}$  ale registrului operandului. Caracteristica polarizată a logaritmului este chiar exponentul polarizat.

Pentru extragerea rădăcinii patrate corecția caracteristicii datorită mutării virgulei la generarea antilogaritmului și pentru polarizare corectă se face înainte de deplasare, prin adunarea cantității 01000001 ca și la împărțire.

d) Se efectuează deplasarea cu o poziție la stînga, pentru ridicare la patrat sau la dreapta, pentru extragerea rădăcinii patrate, a logaritmului complet (caracteristica și mantisa).

e) Pentru ridicarea la putere se face corecția caracteristicii polarizate necesară datorită mutării virgulei la generarea logaritmului și antilogaritmului și pentru polarizare corectă. Se ține cont că s-a efectuat o deplasare astfel că se adună corecția 10111111, ca și la înmulțire.

În cazul extragerii rădăcinii patrate se poate efectua o rotunjire a mantisei cînd prin deplasare la dreapta se pierde un bit 1 (1 în poziția  $2^{-25}$  după deplasare):

f<sub>1</sub>) cei 24 de biți ai mantisei logaritmului se trimit la intrările structurii logice celulare pentru generarea antilogaritmului. Rezultatul, reprezentînd partea fracționară a unui număr cuprins în domeniul [1, 2) se obține în mod asincron, cu 23 de biți ce se plasează în pozițiile  $2^{-2} \dots 2^{-24}$  ale registrului rezultatului. În poziția  $2^{-1}$  se înscrie un 1.

Caracteristica polarizată devine exponent polarizat. Corecția cu +1 a exponentului polarizat datorită mutării virgulei s-a efectuat la punctul e sau e. Rezultatul nu necesită normalizare.

f<sub>2</sub>) Se verifică apariția unei supradepășiri sau a unei subdepășiri a exponentului polarizat al rezultatului ca la înmulțire. La supradepășire apare perechea de biți 10 iar la subdepășire - perechea 11 în pozițiile  $2^7$  și  $2^6$  ale exponentului polarizat. Se efectuează o derușare în cazul supradepășirii sau se anulează rezultatul în cazul subdepășirii.

g) Se transferă rezultatul într-un registru general al calculatorului.

### 5.1.3. Algoritmul pentru logaritmare.

Această operație este necesară ca operație de sinestătătoare la efectuarea simplă, prin program sau eventual cablat, a unor operații mai complexe : ridicarea la o putere oarecare, extragerea rădăcinii de ordin oarecare calculul exponențialelor și a logaritmilor în altă bază. Pentru aceasta este obligatoriu ca logaritmul edată generat să fie reprezentat în virgulă mobilă ca orice operand. Reprezentarea aceasta se obține prin normalizare obișnuită cu numărarea deplasărilor efectuate.

Operația se aplică numai numerelor pozitive și diferite de zero. Logaritmul obținut va fi pozitiv sau negativ după cum exponentul operandului, după corecția cu -1 pentru mutarea virgulei, este pozitiv sau negativ.

Sucesiunea etapelor din ciclul de execuție al instrucției este următoarea :

a) Se preia operandul dintr-un registru general sau din memoria calculatorului.

b) Se verifică semnul operandului. Dacă acesta este negativ se efectuează o derutare.

c) Se trimite ultimii 23 de biți ai părții fracționare a operandului la intrările structurii logice celulare pentru generarea logaritmului. Mantisa logaritmului, obținută în mod asincron, cu 24 de biți se plasează în pozițiile  $2^{-1} \dots 2^{-24}$  ale registrului pentru logaritm. Exponentul polarizat devine caracteristică polarizată.

e<sub>2</sub>) Se face corecția cu -1 a caracteristicii polarizate, pentru a se ține cont de mutarea virgulei cu o poziție la dreapta la generarea logaritmului. Scăderea acestui 1 se face prin adunarea complementului de 2, adică în binar : 1111111.

d) Dacă caracteristica este negativă se efectuează complementul de 2 al întregului operand inclusiv poziția pentru semn. Prin aceasta se inversează semnul mantisei (se adună 1 la mantisă) și se înlătură polarizarea caracteristicii.

e) Se înscris 0 în poziția  $2^7$  și  $2^6$  a registrului logaritmului pentru ca eventualii biți 1 să nu fie deplasați.

f) Dacă conținutul pozițiilor  $2^5 \dots 2^0$  este diferit de zero se face o normalizare la dreapta. Deplasările se numără într-un numărător (maximum 6 deplasări). Dacă conținutul acestor poziții este nul atunci se face eventual o normalizare la stînga. Deplasă-

riile se numără într-un numărător (maximum 23 deplasări). Dacă după 23 deplasări nu a apărut un 1 în dreapta virgulei - mantisa este nulă și se stabilește rezultat nul.

g) Conținutul numărătorului se introduce în pozițiile  $2^4 \dots 2^0$  ale exponentului.

h) Dacă s-au făcut deplasări la stînga acestea conduc la un exponent negativ și se efectuează în acest caz complementul 2 al exponentului inclusiv poziția pentru semn.

i) Se face corecția exponentului pentru o polarizare corectă și pentru stabilirea semnului rezultatului. Dacă caracteristica a fost pozitivă se adună 1 în poziția  $2^6$  iar dacă caracteristica a fost negativă se adună 1 în pozițiile  $2^7$  și  $2^6$ .

j) Numărul obținut se transferă într-un registru general al calculatorului.

În cazul operației de logaritmă nu apar supradepășiri sau subdepășiri ale exponentului polarizat.

#### 5.1.4. Algoritmul pentru antilogaritmă

Algoritmul pentru această operație este asemănător cu cel al operației de logaritmă, doar succesiunea fazelor este inversată. Operația se poate aplica numerelor pozitive sau negative. Un număr pozitiv (e în poziția  $2^7$ ) conduce la un exponent pozitiv (1 în poziția  $2^6$ ) iar un număr negativ (1 în poziția  $2^7$ ) conduce la un exponent negativ (e în poziția  $2^6$ ) al rezultatului. Resultatul operației este întotdeauna un număr pozitiv. Etapele parcurse în ciclul de execuție a instrucției sînt următoarele :

a) Se preia operandul dintr-un registru general sau din memoria calculatorului.

b) Dacă operandul este nul atunci antilogaritmul este 1 adică în virgulă flotantă 0,000001,000..., rezultat se stabilește direct. Se verifică semnul și valoarea exponentului. Dacă exponentul este pozitiv și cantitatea din pozițiile  $2^5 \dots 2^0$  este mai mare decît 6 se semnalizează supradepășire în cazul operandului pozitiv sau subdepășire în cazul operandului negativ. Cînd exponentul este negativ se efectuează complementul de 2 al exponentului polarizat inclusiv poziția pentru semn. Dacă pozițiile  $2^5 \dots 2^0$  conțin un număr mai mare decît 23 (numărul maxim de deplasări) se semnalizează subdepășire și se anulează rezultatul.

c) Pozițiile  $2^4 \dots 2^0$  ale exponentului polarizat - în cazul exponentului pozitiv - sau ale complementului de 2 al exponentului polarizat - în cazul exponentului negativ - se plasează într-un



numărător, ele indicând cantitatea deplasărilor ce trebuie efectuate. Sensul deplasărilor îl stabilește semnul pe care l-a avut exponentul operandului. În pozițiile  $2^7 \dots 2^0$  ale registrului operandului se înscrie 0.

d) Se efectuează deplasări ale părții fracționare a operandului după cum urmează :

- în cazul exponentului pozitiv se fac deplasări cu o poziție la stânga, reducând de fiecare dată conținutul număratorului cu 1, până la anularea lui (maximum 6 deplasări) ;

- în cazul când exponentul a fost negativ (înainte de efectuarea complementului de 2 al lui) se efectuează deplasări cu o poziție la dreapta, reducând de fiecare dată conținutul număratorului cu 1, până la anularea lui (maximum 23 deplasări).

e) În cazul când operandul a fost negativ se efectuează complementul de 2 al întregului operand inclusiv poziția pentru semn.

f<sub>1</sub>) Biții din pozițiile  $2^{-1} \dots 2^{-24}$  ai operandului se trimit la intrările structurii logice celulare pentru generarea antilogaritmului. Aceasta se obține în mod asincron cu 23 de biți, care se deplasează în pozițiile  $2^{-2} \dots 2^{-24}$  iar în poziția  $2^{-1}$  se înscrie un 1.

f<sub>2</sub>) Se face corecția exponentului rezultatului pentru polarizare corectă și datorită mutării virgulei cu o poziție la stânga la generarea antilogaritmului. Dacă operandul a fost pozitiv și a avut exponent negativ se adună corecția 0000001. În celelalte cazuri se adună corecția 0100001.

g) Se verifică dacă în urma efectuării corecției a apărut o supradepășire (10 în pozițiile  $2^7, 2^6$ ) când se efectuează o derulare.

h) Se trimite rezultatul într-un registru general al calculatorului.

## 5.2. Structura dispozitivului aritmetic cu virgulă mobilă logaritmică.

Structura dispozitivului aritmetic cu virgulă mobilă a fost adoptată astfel încât ea să coincidă în cea mai mare parte cu structura unui dispozitiv aritmetic cu virgulă fixă astfel încât aceste două dispozitive să poată fi înlocuite printr-unul singur. Prin urmare dispozitivul nu va conține elemente separate pentru prelucrarea exponenților. Acest lucru este înlesnit și de faptul că operațiile cu logaritmi se efectuează cu caracteristica și

mantisa neseperate.

Dispozitivul propus de autorul tezei (fig.5-3) constă din trei registre cu 32 poziții binare considerate realizate cu bistabile master-slave, un numărător cu 5 poziții binare și structura logică celulară de generare a logaritmului și antilogaritmului binar (cu anticipare, comasare și asincronă).

Registrul acumulator A include și circuitele pentru formarea sumei și transportului simultan pe două nivele [55],[76]. Operandul I se poate aduce în registrul A dintr-un registru general al calculatorului [75],[76].

Registrul M poate primi operandul II din memorie sau dintr-un registru general. În operațiile cu un singur operand acesta poate fi primit de registrul M numai din memorie.

Registrul B este necesar pentru păstrarea părții fracționare ce se logaritmează sau a mantisei ce se antilogaritmează și pentru aplicarea lor fără întrerupere la intrările structurii logice celulare până la terminarea generării logaritmului sau antilogaritmului de către aceasta.

În fig.5-3 cu linie continuă s-a reprezentat circulația părții fracționare sau mantisei numerelor iar cu linie întreruptă circulația exponentului sau caracteristicii. O linie dublă continuă sau întreruptă reprezintă circulația perechilor de valori cu negațiile lor (ambele ieșiri de la bistabile).

Structura logică celulară se consideră realizată cu circuite integrate în tehnologie rapidă cu  $t_p = 6$  ns, având 28 de coloane și 28 de linii (Capitolul III).

Deoarece s-a urmărit determinarea duratei totale a operațiilor în dispozitivul aritmetic cu virgulă mobilă, inclusiv ciclul de instrucție, a fost necesar ca înainte de proiectarea acestuia să se stabilească în formă generală structura unității centrale a calculatorului și structura cuvintului instrucție. Ele s-au adoptat asemenea cu cele ale calculatorului FELIX C-256 pentru ca în final să se poată face o comparație între dispozitivul aritmetic cu virgulă propus în teză și operatorul în virgulă flotantă (OVF) al acestui calculator [75],[76].

De asemenea orologiul și registrul de fază al dispozitivului de comandă s-au considerat de tipul celor utilizate în calculatorul FELIX-256. Orologiul este realizat deci cu o linie de întârziere ce poate funcționa recurent în absența unei condiționări, cu o perioadă  $T_6=250$  ns  $T_9=350$  ns și condiționat, în care caz perioada de recurență se adaugă la timpul de așteptare a diferitelor

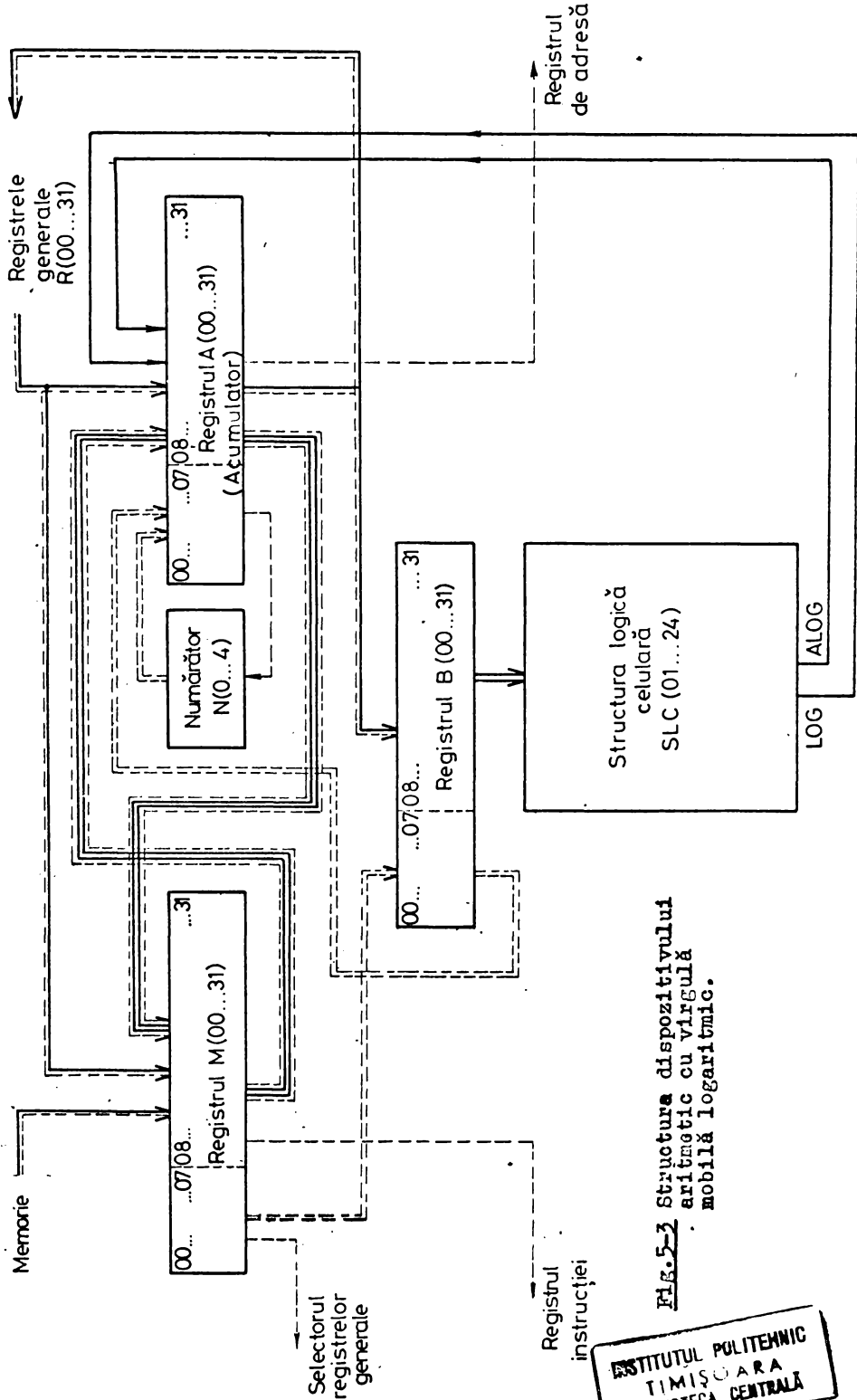


FIG. 5-3 Structura dispozitivului aritmetic cu virgulă mobilă logaritmică.

INSTITUTUL POLITEHNIC  
TIMIȘOARA  
BIBLIOTECA CENTRALĂ

condiții provenind de la memorie sau de la structura logicii celulare de logaritmare și antilogaritmare. Impulsurile furnizate de orologiu au o durată de 40 ns.

Registrul de faze se consideră realizat dintr-un șir de bistabile master-slave comandate de impulsul de orologiu astfel încît la un moment dat un singur bistabil, corespunzător unei anumite "faze", este stabilit pe "1". Prin urmare numărul de bistabile este egal cu numărul de faze necesare la executarea unei instrucții.

Faza reprezintă deci un interval de timp egal cu T6 sau T9 în care se poate efectua o microoperație. În prima parte a unei faze (210 ns sau 310 ns) pînă la apariția impulsului de orologiu se stabilesc valorile logice ale intrărilor de comandă ale bistabilelor din registre sau din dispozitivul de comandă. La apariția impulsului de orologiu informația se înscrie în bistabilele "master" iar la terminarea impulsului de orologiu informația se înscrie în bistabilele "slave".

Acest mod de lucru permite ca în aceeași fază să se transfere informația dintr-un registru în altul și să se înscrie o nouă informație în primul registru.

Dispozitivul aritmetic cu virgulă mobilă propus a fost proiectat logic de către autorul tezei dar din cauza volumului mare al tabelelor și ecuațiilor proiectarea nu este inclusă în materialul de față.

La proiectarea dispozitivului aritmetic cu virgulă mobilă logaritmico s-a urmărit realizarea unor durate cît mai mici ale celor 8 operații, adică realizarea acestora într-un număr cît mai redus de faze. Acesta a fost criteriul de bază în proiectare. Din acest motiv numai primele 7 faze ale tuturor celor 8 instrucții au putut fi făcute identice și cuprinse deci într-o secvență comună. Aceasta reprezintă ciclul instrucției.

Ciclul de execuție al instrucției conține fazele 08...21 pentru adunare, scădere, înmulțire și împărțire, 08...19 pentru ridicare la patrat, extragerea rădăcinii patrate, antilogaritmare și 08...18 pentru logaritmare. Intrucît ultima fază a fiecărei instrucții este identică este posibil să se considere încă o secvență comună incluzînd această fază.

La stabilirea microoperațiilor executate în fiecare fază a instrucțiilor se utilizează logaritmi s-a ținut cont de modul special în care se lucrează cu structura logicii celulare de generare a logaritmului și antilogaritmului asincronă (Capitolul III).

Mai întîi la intrările structurii trebuie aplicat numărul

zero cu un timp  $t > t_{0max} = 312$  ns înainte de aplicarea operandului, pentru stabilirea stării inițiale celui mai avantajos. Prin urmare comanda de stabilire la "0" a intrărilor structurii se va da cu o fază lungă (T9) sau două faze scurte (T6) mai înainte de aplicarea operandului la intrări.

Testarea semnalului  $ID_{29, 24}$  de terminare a descompunerii în structura logică celulară se face numai după un timp  $t > t_{0max} = 312$  ns, adică o fază lungă (T9) de la aplicarea operandului la intrările structurii. Orologiul dispozitivului de comandă se va opri pînă la apariția semnalului  $ID_{29, 24}$  cînd se repornește. La repornire faza în curs se continuă cu încă o perioadă T6, timp suficient pentru stabilirea la valorile corecte a ieșirilor pentru logaritm sau antilogaritm ale structurii logice celulare deoarece:

$$T6 - t_H = 210 \text{ ns} \quad (n+2)t_p = 180 \text{ ns} \quad (5-6)$$

unde  $t_H = 40$  ns este durata impulsului de orologiu. Prin urmare deja la sfîrșitul aceleiași faze se poate prelua și utiliza logaritmul sau antilogaritmul de la structura logică celulară.

Durata microoperației de adunare la un sumator pentru numere cu 32 de biți cu transport simultan cu două nivele, utilizînd circuite integrate cu  $t_p = 6$  ns, rezulta de o valoare sub T6 (aproximativ 100 ns) astfel că ea se poate realiza într-o singură fază.

Duratele celor opt operații realizate de dispozitivul aritmetic cu virgulă mobilă proiectat au rezultat cuprinse între limitele date în Tabelul 5-1. Tot acolo se dau și duratele medii ale operațiilor determinate prin considerarea mediei aritmetice a timpilor maximi și minimi de generare a logaritmului și antilogaritmului (aici de terminare a descompunerii) și a timpilor minim și maxim de normalizare. S-a ținut cont de suprapunerea unor faze în timp cu efectuarea descompunerii în structura logică celulară. În realitate durata medie a operațiilor de descompunere în structura logică celulară este mai mică decît cea obținută prin medie aritmetică deoarece cazurile de durată apropiată de cea maximă sînt extrem de puține.

Duratele din tabelul 5-1 au fost stabilite în următoarele condiții :

- adresarea la operandul II sau la operandul unic este directă iar operandul este în memorie,
- cererea de acces la memorie este satisfăcută în timpul de acces de 350 ns [75],
- operații sînt diferiți de zero,
- nu apar subdepășiri ale exponentului rezultatului,

- nu se produce derutări,
- durata fazelor scurte este de 250 ns iar a celor lungi 350 ns,
- se include și ciclul instrucției care durează 2,1 μs.

Tabelul 5-1

Instrucția	Cod	Durata minimă	Durata maximă	Durata medie
Adunare sau Scădere	AD SC	5,95 μs	11,45 μs	8,70 μs
Înmulțire sau Împărțire	INM IMP	6,00 "	14,15 "	9,60 "
Ridicarea la patrat sau Extragerea rădăcinii patrata	RID EXTR	5,65 "	10,95 "	7,95 "
Logaritmare	LOG	5,30 "	13,65 "	9,30 "
Antilogaritmare	ALOG	5,55 "	13,50 "	9,35 "

Fața de un dispozitiv aritmetic cu virgulă mobilă obișnuit dispozitivul logaritmice are o serie de particularități și avantaje ca :

- folosirea unei structuri asemănătoare cu cea a unui dispozitiv aritmetic cu virgulă fixă fiind posibilă suprapunerea celor două dispozitive,

- folosirea unui număr mare de comenzi ce apar la dispozitivul cu virgulă fixă,

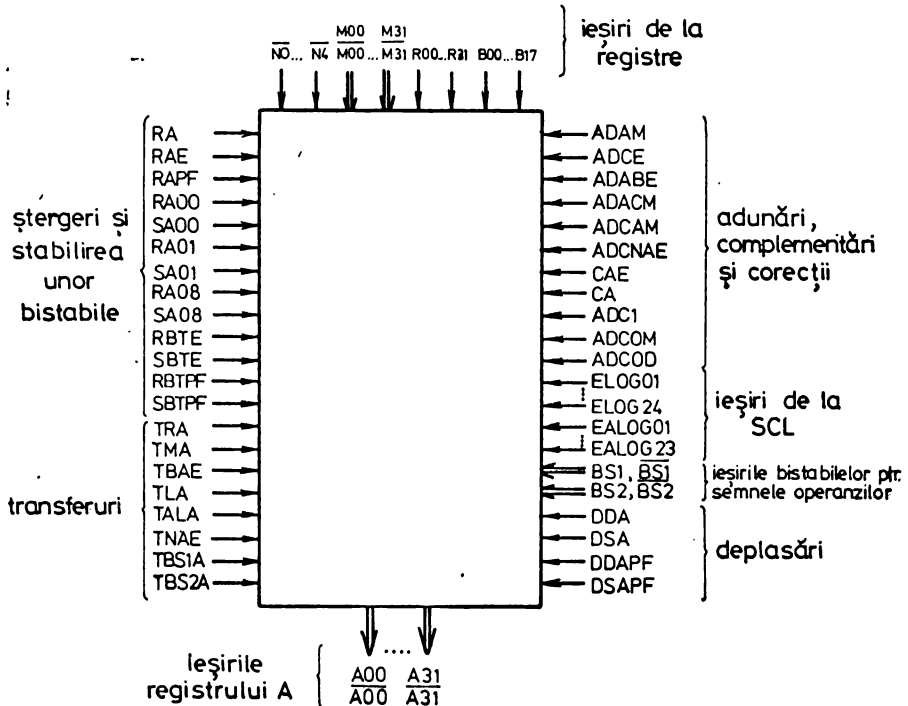
- asigurarea unor durate medii a operațiilor aproximativ egale și mai mici,

- cantitatea fazelor necesare la toate cele 8 instrucții este aproximativ aceeași și nici o instrucție nu necesită reluarea întregii succesiuni de faze,

- lipsa necesității normalizării și rotunjirii la înmulțire și împărțire,

- suprapunerea microoperațiilor de citire din memorie a operandului II și de generare a logaritmului operandului I ceea ce reduce durata înmulțirii și împărțirii.

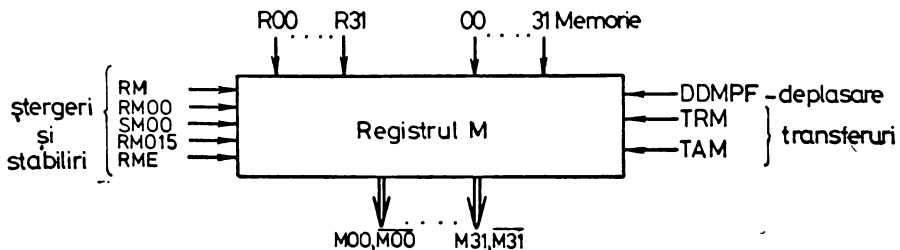
În fig.5-4 se prezintă registrul acumulator A sub formă de bloc cu borne de intrare și ieșire [61]. La acesta vin comenzi de la dispozitivul de comandă și ieșiri de la registrele M,R,B,N și de la structura logică celulară. Spre alte registre și spre dispozitivul de comandă pleacă perechile de ieșiri ale bistabilelor A00 ... A31.



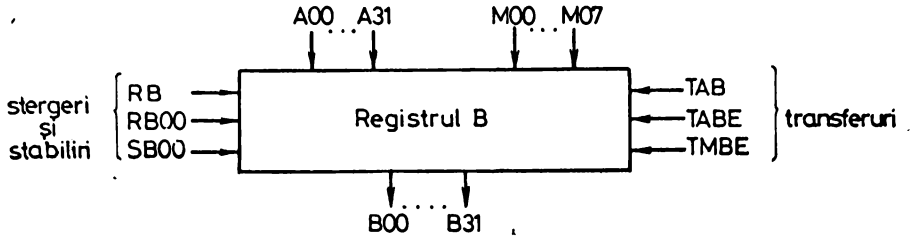
**Fig.5-4.** Blocul registrului acumulator A.

Numărul relativ mare de comenzi ale registrului A se datorește în special faptului că se prelucrează în același registru și exponentul și partea fracționară a numerelor în forma cu virgulă mobilă. Blocul acumulatorului mai include două bistabile pentru transport în pozițiile  $2^0$  și  $2^{-24}$  cu ajutorul cărora se poate simplu aduna un bit 1 în aceste poziții la efectuarea complementului de 2.

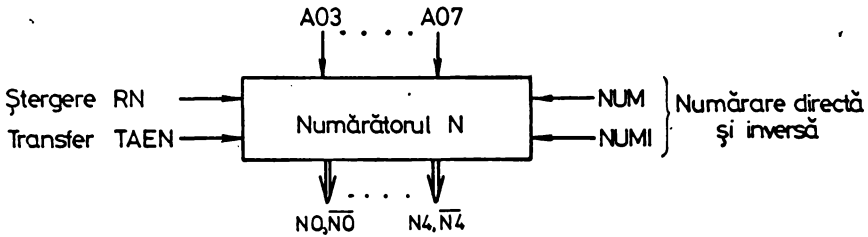
În fig.5-5, 5-6 și 5-7 se prezintă sub formă de blocuri cu borne de intrare și ieșire registrele M, B și numărătorul N.



**Fig.5-5.** Blocul registrului M.

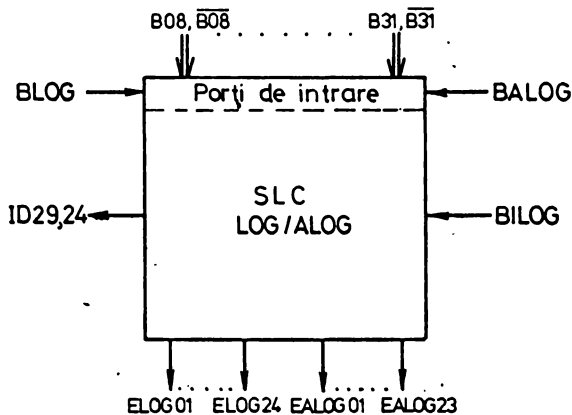


**Fig.5-6.** Blocul registrului B.



**Fig.5-7.** Blocul numărătorului N.

In fig.5-8 se prezintă sub formă de bloc cu borne de intrare și ieșire structura logică celulară pentru generarea logaritmului și antilogaritmului.



**Fig.5-8.** Blocul SLC

Pentru generarea logaritmului se dau comenzile  $BLOG=1$  și  $BILOG=1$  iar pentru generarea antilogaritmului se utilizează numai 23 de biți la ieșirea SLC care se plasează în dreapta unui 1 din poziția  $2^{-1}$  a acumulatorului deci precizia de calcul este mai bună



decît s-a estimat anterior.

Folosirea unui dispozitiv de comandă local a dispozitivului aritmetic cu virgulă mobilă logaritmică nu este avantajoasă din cauza numărului mare de conexiuni dintre acesta și dispozitivul de comandă central. Problema dispozitivului de comandă local intervine inevitabil acolo unde dispozitivul aritmetic cu virgulă flotantă este o opțiune pentru un calculator numeric universal.

Comparînd dispozitivul aritmetic cu virgulă mobilă logaritmică propus în acest capitol cu un dispozitiv de tip obișnuit, ca de exemplu operatorul virgulă flotantă al calculatorului FELIX C-256 [75], [76] care este un dispozitiv de performanță, rezultă următoarele concluzii generale privind cantitatea circuitelor și viteza operațiilor :

- dispozitivul logaritmic propus conține în plus structura logică celulară de generare a logaritmului și antilogaritmului, restul circuitelor, inclusiv cele pentru comanda dispozitivului aflate în dispozitivele de comandă, fiind comparabile ca extindere.

- precizia de calcul cu lungime simplă de cuvînt este practic aceeași ;

- durata operațiilor de adunare și scădere este aproximativ aceeași la ambele dispozitive [74] ;

- dispozitivul logaritmic realizează înmulțirea într-un timp mediu de  $9,6 \mu s$  față de  $23,7 \mu s$  de la dispozitivul obișnuit [74] adică de cca 2,5 ori mai repede și împărțirea într-un timp mediu de  $9,6 \mu s$  față de  $28,8 \mu s$  de la dispozitivul obișnuit adică de 3 ori mai repede.

- dispozitivul logaritmic poate realiza în plus patru operații : ridicare la pătrat, extragerea rădăcinii pătrate, logaritizarea și antilogaritizarea iar cu ajutorul acestora se fac simplu încă o serie de operații ca ridicarea la o putere de orice ordin, extragerea unei rădăcini de orice ordin, calculul logaritmilor și antilogaritmilor în orice bază, adică operații care se efectuează prin subrutine în dispozitivul obișnuit, într-un timp relativ lung.

Singurul dezavantaj al dispozitivului logaritmic este deci acela al necesității unei structuri logice celulare de dimensiuni mari, cu un număr mare de circuite logice. Într-adevăr, la realizarea structurii cu circuite integrate TTL standard cantitatea de capsule necesare este foarte mare. În cazul utilizării unei tehnologii LSI și ELSI dimensiunile structurii și cantitatea capsulelor pot deveni însă acceptabile.

## C O N C L U Z I I

In cadrul primei părți a tezei (Capitolele I, II, III, IV) s-a arătat posibilitatea generării logaritmilor și antilogaritmilor binari prin hardware obținându-se o soluție bazată pe descompunerea în factori și termeni, cu următoarele performanțe :

- schema electronică constă dintr-o structură logică celulară care prezintă avantajele tipice acestor structuri și care operează cu numere normalizate în domeniul [1, 2),

- durata generării logaritmului și antilogaritmului binar, pentru o cantitate de biți  $n=28$ , este cuprinsă între  $0...532 t_p$  respectiv între  $0...463 t_p$  (unde  $t_p$  este timpul de propagare tipic pe un nivel al circuitelor logice utilizate) situație ce se exploatează printr-o funcționare asincronă a schemei,

- eroarea logaritmului sau antilogaritmului se poate face oricât de mică prin simpla creștere a numărului de celule deoarece ea afectează numai ultimii 4-5 biți.

Soluția propusă de autorul tezei elimină sau atenuază dezavantajele soluțiilor propuse de alți autori, comentate în Capitolul I al tezei.

In măsura în care integrarea pe scară largă și extralargă va permite realizarea în viitor, la dimensiuni acceptabile, a structurii logice celulare de generare a logaritmilor și antilogaritmilor binari cu anticipare și asincronă, soluția propusă de autorul tezei va putea fi aplicată în instalații de calcul specializate, în calculatoare electronice de birou și în calculatoarele electronice universale pentru calcule cu numere fracționare, permițând efectuarea prin cablaj a unui număr mare de operații în plus față de cele 4 operații clasice. Soluția propusă în teză constituie deci un pas înainte în dezvoltarea firmware-ului calculatoarelor numerice și deci încă un pas spre generația a IV-a de calculatoare.

Pentru demonstrarea posibilităților unei structuri logice celulare de generare a logaritmilor și antilogaritmilor binari s-a conceput în Capitolul V un dispozitiv aritmetic cu virgulă mobilă logaritmic, care operează pe baza unor algoritmi speciali și care poate efectua rapid 4 operații aritmetice în plus față de cele obișnuite și anume :

- ridicarea la patrat,
- extragerea rădăcinii patrute,
- logaritmare în baza 2,
- antilogaritmare în baza 2,

ultimele două constituind o posibilitate de a executa în continuare, cablat sau prin program, operații de ridicare la orice putere, extragere a rădăcinii de orice ordin, calculul logaritmilor și antilogaritmilor în orice bază.

Conținând în plus față de un dispozitiv aritmetic cu virgulă mobilă clasice doar structura logică celulară, dispozitivul aritmetic logaritmice poate efectua înmulțirea și împărțirea de 2,5 respectiv 3 ori mai repede decât cel clasic. Inafară de aceasta, dispozitivul aritmetic logaritmice cu virgulă mobilă conceput mai are o serie de avantaje ca :

- posibilitatea utilizării aceluiași registre ca și dispozitivul aritmetic cu virgulă fixă,
- folosirea unui număr mare de comenzi de la dispozitivul aritmetic cu virgulă fixă.

#### Contribuțiile autorului

În cadrul tezei autorul a adus o serie de contribuții în domeniul aritmeticii și al structurii dispozitivelor aritmetice ale calculatoarelor numerice.

Principalele contribuții, în ordinea în care apar în teză, sînt următoarele :

1. Analiza critică și comparativă a algoritmilor existenți de calcul al logaritmilor și antilogaritmilor, stabilirea duratei operațiilor în cazul celui de al treilea algoritm Dean, semnalarea incorectitudinii algoritmului Perle și indicarea unei soluții de corectare a acestuia (Capitolul I.).

2. Elaborarea unui algoritm nou de calcul al logaritmilor și antilogaritmilor binari bazat pe înmulțiri și împărțiri cu constante de forma  $C_1 = 2^{2^{-1}}$ , utilizabil la generarea prin hardware a logaritmilor și antilogaritmilor binari (Capitolul II).

3. Elaborarea unui algoritm nou de calcul al logaritmilor și antilogaritmilor binari bazat pe descompunerea în factori de forma  $(1+2^{-1})$  și termeni de forma  $L_1 = \log_2(1+2^{-2})$ , care necesită numai operații de adunare, deplasare și comparare. Analiza erorilor algoritmului și a posibilităților de reducere a acestora (Capitolul II).

4. Calculul constantelor  $L_1$  și  $C_1$  care intervin în cei doi algoritmi, cu ajutorul calculatorului electronic cu 43 cifre binare exacte (13 cifre zecimale), utile la operații cu numere avînd o cantitate mare de biți (Capitolul II).

5. Concepția unui dispozitiv de generare a logaritmilor și antilogaritmilor binari care utilizează algoritmul bazat pe înmulțiri și împărțiri cu constante și care este mai simplu și mai rapid decât un alt dispozitiv similar cunoscut în literatură. Dispozitivul este aplicabil în calculatoarele în care operațiile de înmulțire și împărțire se efectuează în mod obișnuit sau printr-o structură logică celulară când este necesar în plus doar un generator de constante  $C_1$  (Capitolul III).

6. Elaborarea unei metode de proiectare a generatoarelor de constante  $C_1$  și  $L_1$  constând dintr-un registru de deplasare cu modificarea stării, care necesită o cantitate de circuite logice minimă și care este ușor de realizat cu circuite integrate TTL. Generatoarele sînt necesare atunci cînd algoritmi elaborați de autor se implementează pe un dispozitiv aritmetic obișnuit (Capitolul III).

7. Concepția unei structuri logice celulare rapide de generare a antilogaritmilor binari bazată pe înmulțirea constantelor  $C_1 = 2^{2^{-1}}$ , utilizabilă în unele instalații de calcul specializate (Capitolul III).

8. Concepția unei structuri logice celulare de generare a logaritmilor și antilogaritmilor binari bazată pe descompunerea în factori de forma  $(1+2^{-1})$  și termeni  $L_1 = \log_2(1+2^{-1})$ , singura cunoscută în literatura de specialitate.

Structura a fost concepută în mai multe variante :

- structuri logice simple separate,
- structură logică simplă cu comasare,
- structuri logice cu anticipare separate,
- structură logică cu anticipare și comasare,
- structură logică cu anticipare și comasare asincronă.

Ultima din acestea, generează logaritmul sau antilogaritmul într-un timp cuprins între 0 și o valoare maximă sub  $m^2 t_p$  (unde  $m$  este cantitatea de biți a operanzilor în calculator iar  $t_p$  este timpul de propagare tipic pe un nivel logic din celulele structurii). Deci generarea durează un timp mediu mai mic decât  $\frac{1}{2} m^2 t_p$ , timpul cel mai scurt realizat pînă în prezent de un dispozitiv de generare a logaritmilor și antilogaritmilor. Structura este utilizabilă într-un dispozitiv aritmetic cu virgulă mobilă (Capitolul III).

9. Elaborarea unui program de simulare pe calculator numeric a unei scheme logice combinaționale bazat pe urmărirea selectivă cu aplicație specială la simularea structurilor logice celulare (Capitolul IV).

10. Elaborarea algoritmilor pentru 6 operații aritmetice care utilizează logaritmi, dintr-un dispozitiv aritmetic cu virgulă mobilă ce dispune de o structură logică celulară de generare a logaritmilor și antilogaritmilor binari (Capitolul V).

11. Concepția și proiectarea unui dispozitiv aritmetic cu virgulă mobilă logaritmic care poate efectua 8 operații aritmetice (adică 4 operații în plus față de un dispozitiv obișnuit) și care are următoarele performanțe :

- realizează înmulțirea și împărțirea într-un timp de 25 respectiv de 3 ori mai mic decât un dispozitiv obișnuit,

- poate folosi aceleași registre și o parte din comenzi ca și un dispozitiv aritmetic cu virgulă fixă (Capitolul V).

BIBLIOGRAPHIS

1. Mitchell J.M., Computer multiplication and division using binary logarithms. IRE Transactions on Electronic Computers, EC 11, No.4, 1962, p.512-517.
2. Meggit J.E. Pseudo division and pseudo multiplication processes. IBM Journal, April 1962, p.210-226.
3. Ginkin G.G., Logarifmi, deĭbelfi, deĭfloghi. Gosudarstvennoe Energeticeskoe Izdatelstvo, Moskva 1962, p.256-260.
4. Larsen R.P., Mayo M.M., Modeling and simulation of digital network. Communications of ACM, Vol.8, May 1965, p.308-312.
5. Combet H., Van Zonneveld, Verbeek L., Computation of the base two logarithm of binary numbers. IEEE Transaction on Electronic Computers, EC 14, No.6, December 1965, p.863-867.
6. Dean K.J., Binary logarithms. Electronic Engineering, Vol.40, No.488, 1968, p.560-562.
7. Dean K.J., Design of binary logarithms generators. Proceedings of the IEE, No.115, 1968, p.1118-1120.
8. Hoffmann, J.C., Lacase B., Csillag P., Iterative logical network for parallel multiplication. Electronics Letters, Vol.4, No.9, 1968, p.178.
9. Kants W.H., Levitt K.M., Waksman A., Cellular interconnection arrays. IEEE Transactions on Computers, Vol.C 17, No.5, May 1968.
10. Burton D.P., Noaks D.R., High - speed iterative multiplier. Electronics Letters, Vol.4, No.13, 1968, p.262.
11. Dean K.J., Binary division using a data dependent iterative arrays. Electronics Letters, Vol.4, No.14, June 1968, p.283-284.
12. Dean K.J., Cellular logical array for extracting square roots. Electronics Letters, Vol.4, No.15, 1968, p.314-315.

13. Dean K.J., Versatile multiplier arrays. Electronics Letters, Vol.4, No.16, 1968, p.333-334.
14. Dean K.J., Design for a full multiplier. Proceedings of the IRE, Vol.115, No.11, November 1968, p.1592-1594.
15. Dean K.J., Iterative arrays of logical circuits for performing arithmetic. Electronic Engineering, Vol.40, No.490, December 1968, p.694-697.
16. Rammamoorthy C.V., Economides S.C., Fast multiplication cellular arrays for LSI implementation. 1969 Fall Joint Computer Conf., AFIPS Proceedings, Vol. 35, p.89-98.
17. Andrews C.A., Algorithm for finding logarithms of binary numbers to the base two. IBM Technical Disclosure Bulletin, Vol.11, No.8, January 1969, p.914-916.
18. De Mori R., Suggestion for an IC fast parallel multiplier, Electronics Letters, Vol.5, No.3, February 1969, p.50-51.
19. Dean K.J., A fresh approach to logarithmic computation. Electronic Engineering, Vol.41, No.494, April 1969.
20. Philo P.W., An algorithm to evaluate the logarithm of a number to base 2 in binary form. The Radio and Electronic Engineer, Vol.38, 1969, p.49-50.
21. Dean K.J., Some applications of cellular logic arithmetic arrays. The Radio and Electronic Engineer, Vol.37, No.4, April 1969, p.225-227.
22. Guild, H.H., Fully iterative fast array for binary multiplication and addition. Electronic Letters, Vol.5, No.12, June 1969, p.263.
23. Dean K.J., Cellular logical array for obtaining the square of a binary number. Electronics Letters Vol.5, No.16, August 1969, p.370-371.
24. Perle M.D., The dual logarithm algorithm. Computer Design, Vol.9, No.1, January 1970, p.88-90.

25. Hall, B.L., Lynch D.D., Dwyer S.J., Generation of products and quotients using approximate binary logarithms for digital filtering applications. IEEE Transactions on Electronic Computers Vol.C 19, No.2, February 1970, p.97-105.
26. Logan J.R., A design technique for digital squaring network. Computer Design, Vol.9, No.2, February 1970, p.84-88.
27. Guild H.H., Some cellular logical arrays for nonrestoring binary division. The Radio and Electronic Engineer, Vol.39, No.6, June 1970, p.345-348.
28. Florine J., Calculateurs numériques cellulaires. Automatisation, Vol.15, No.718, Juillet-August 1970, p.327-330.
29. Guild H.H., Cellular logical array for nonrestoring square root extractions. Electronics Letters, Vol.6, No.3, 1970, p.66-67.
30. De Vries R.C., Chao M.H., Fully iterative array for extracting square roots. Electronics Letters, Vol.6, No.8, 1970, p.255-256.
31. Frécon L., Multiplicateur cellulaire parallele des nombres en virgule flottante. Electronics Letters, Vol. 6, No.8, 1970, p.226-228.
32. White G., Generalised cell for use in iterative and near iterative arithmetic arrays. Electronics Letters, Vol.6, No.9, 1970, p.270-271.
33. Majithia J.C., Nonrestoring binary division using a cellular array. Electronics Letters, Vol.6, No.10, 1970, p.303-304.
34. Walker P.A.W., Asincron binary division array. Electronics Letters, Vol.6, No.16, 1970, p.515-517.
35. Socaneanju A., Dispozitiv cablat sub formă de matrice pentru realizarea împărțirii binare. Dosar 65911/1970, OSIM Bucuresti.
36. Cingudean M., Matrice logică iterativă pentru ridicarea la patrat a numerelor binare. Sesiunea de comunicări științifice în domeniul calculatoarelor electronicii și automatizării, IPT. Mai 1970.



37. Ciugudean M., Structuri celulare de logaritmare și antilogaritmare, pentru un dispozitiv aritmetic cu virgulă mobilă. Referat nr.3 pentru doctorat, septembrie 1970.
38. Pop V., Schemă logică iterativă pentru efectuarea înmulțirii binare. Buletinul Științific și Tehnic al I.F.T. Seria electrotehnică, Tom 15, fasc.2, 1970, p.233-238.
39. Habibi A., Wints P.A., Fast multipliers. IEEE Transactions on Computers, Vol.C 19, No.2, February 1970, p.153-157.
40. Krausener I.M., Description et application d'une unité arithmétique a MSI - utilisant les circuits SN 74-181/182. Inter Electronique, Vol.25, Nr.12, Decembre 1970, p.38-45.
41. Pezaris S.D., A 40 ns-17 bit by 17 bit array multiplier IEEE Transactions on Computers, Vol.C, February 1971, p.462-447.
42. Dean K.J., Cellular multiplier subarrays : a critical path approach to propagation times. Electronics Letters, Vol.7, No.3, 1971, p.75-77.
43. Gardiner A.B., Hont J., Comparaison of restoring and non restoring cellular array dividers. Electronics Letters, Vol.7, No.8, 1971, p.172-173.
44. Jullien, G.A., Fast algorithm for digital logarithmic conversion. Electronics Letters, Vol.7, No.9, 1971, p.218-220.
45. Nicoud J.D., Dessoulavy R., Logarithmic convertor. Electronics Letters, Vol.7, No.9, 1971, p.230-231.
46. Guild H.H., Fast versatile binary comparator array. Electronics Letters, Vol.7, No.9, 1971, p.225-226.
47. Devereel J., Multiplication of complex numbers using iterative arrays. Electronics Letters, Vol.7, No.9, 1971, p.205-207.
48. Kingsbury M.G., High-speed binary multiplier. Electronics Letters, Vol.7, No.10, 1971, p.277-278.
49. Frécon L., Réseau logique cellulaire pour l'extraction

- des racines carrées (virgule flottante). Electronics Letters, Vol.7, No.13, 1971, p.361-362.
50. Majithia J.C., Siemens K.H., Comment on the speed of binary multiplication using cellular arrays. Electronics Letters, Vol.7, No.15, 1971, p.430-431.
51. Gex A., Multiplier-divider cellular array. Electronics Letters, Vol.7, No.15, 1971, p.442-444.
52. Gardiner A.B., Asynchronous binary restoring divider array. Electronics Letters, Vol.7, No.18, 1971, p.542-544.
53. Deverel J., Generation of sines and cosines using iterative arrays. Electronics Letters, Vol.7, No.20, 1971, p.616-618.
54. Deegan I., Concise cellular array for multiplication and division. Electronics Letters, Vol.7, No.23, 1971, p.702-704.
55. Dancea I. Dispozitivele aritmetice ale calculatoarelor numerice. Editura Tehnică, București 1971.
56. Ciugudean M. Circuit logic iterativ de antilogaritmare. Prima sesiune de comunicații științifice a tinerilor ingineri și cercetători studenți din Timișoara. Secția Calculatoare-electronică. Dec. 1971, p.57-66.
57. Boyce A.H., Emmerson B.G., Stringer D.V., West B.G., Simulation of binary logic circuits by digital Computers. Elpress Informatica. Vicislitelinaia Tehnika, No.37, 1971.
58. Ciugudean M. Algoritm de calcul al logaritmilor și antilogaritmilor binari utilizabil în calculatoarele electronice. Automatica și Electronica, Nr.3, 1972, p.105-109.
59. Soceneanu A., Toma C.I., Cellular logic array for redundant binary division. Proceedings of the IEE, Vol. 119, No.10, October 1972.

60. Ralph T., High speed binary multiplication using the MC 10181. Application note AN-566. Motorola Semiconductor Products Inc., 1972.
61. Rogoijan A., Metoda pentru sinteza schemei logice a unui calculator numeric. Teză de doctorat. Institutul Politehnic București, 1974.
62. Marino D., New algorithms for the approximate evaluation in hardware of binary logarithms and elementary functions. IEEE Transactions on Computers, December, 1972, Vol.C 21, No.12, p.1416-1421.
63. Pop V., Schemă logică iterativă pentru înmulțirea și împărțirea binară. Automatica și Electronica No.1, 1973, p.37-43.
64. Ciugudean M., Program de simulare a unei scheme logice combinate bazat pe urmărirea selectivă. Buletinul Științific și Tehnic al IPT. Seria electrotehnică. Tom 18, Fasc.1/1973, p.49-58.
65. Schmid H., BCD Logic. Electronic Design, June 1973.
66. Ciugudean M., Algoritm și schemă logică pentru calculul logaritmilor și antilogaritmilor binari bazate pe înmulțiri și împărțiri cu constante. Automatica și electronica, Nr.6, 1973, p.278-282.
67. Toma C.I., Cellular logic array for multiplication of signed binary numbers. Report No.6, North Carolina State University. Department of electrical engineering, November 1973.
68. Compagnie International pour l'Informatique, Manuel d'utilisation IRIS 50.
69. Texas Instruments Inc. Integrated Circuits 1971.
70. Ciugudean M., Popescu V., Generator de constante pentru calculul logaritmilor și antilogaritmilor binari în calculatoarele electronice. Buletinul Științific al I.P.T. Fasc.1, 1975.
71. Ciugudean M., Algoritm pentru un operator aritmetic cu virgulă flotantă logaritmică. Sesiunea de comunicări științifice în domeniul calculatoarelor IPT, mai 1974 (în curs de publicare).

72. Cingudean M., Algorithm for computing logarithms and antilogarithms. Computer Design, July 1974, p.106.
73. Cingudean M., Determinarea unor șiruri de constante utilizate la generarea logaritmilor și antilogaritmilor binari în calculatoarele electronice. Studii și cercetări matematice. Academia RSR (în curs de publicare).
74. I.T.C.București, Programul NANO pentru calculatorul FELIX C-256.
75. Epure M., și alții, Calculatoarele FELIX C-256, IRIS-50, IBM 360/30,40. Funcționare și depanare. Ed.Tehnică, 1974.
76. C.I.I. Manual de utilizare al calculatorului IRIS-50.